

BME 231

SAYISAL MANTIK
TASARIMI
DERSİ
PROJE RAPORU

KONU: Dijital Tmleřik Devreler

Hazırlayan: [REDACTED]

No: [REDACTED]

ğretim Grevlisi: Mehmet Yksekkaya

İÇİNDEKİLER

Konu	Sayfa no
Tümleşik devrelere giriş	1
Özel karakteristikler	2-3
4-bit full adder with fast carry(74F283)	4
Datasheet	5-6
Kaynaklar	7

Tümleşik Devrelere Giriş

Tümdevre sayısal lojik aileler şu şekilde sıralanabilir:

RTL	→	direnç-transistor lojik
DTL	→	diyot-transistor lojik
TTL	→	transistor-transistor lojik
ECL	→	emetör-kuplajlı lojik
MOS	→	metal-oksit yarı iletkeni
CMOS	→	tümleşik metal-oksit yarı iletkeni

RTL ve DTL'nin sadece tarihsel gelişim içinde yeri vardır ve artık sayısal sistemlerin tasarımında kullanılmamaktadır. RTL yaygın olarak kullanılan ilk ticari sayısal devre ailesi olmuştur. TTL devreleri DTL devrelerinin yerini almıştır. Aslında TTL kapıları, DTL kapılarının düzenlenmiş halidir. TTL, ECL ve CMOS kullanılarak oluşturulmuş devrelerde çok sayıda SSI, MSI, LSI, VLSI yapılarında devreler bulunmaktadır. MOS, genellikle LSI ve VLSI yapılarında oluşturulmuş lojik devrelerde kullanılır.

Her tümdevre sayısal lojik ailesindeki temel devre bir VEDEĞİL veya VEYADEĞİL kapısıdır. Bu temel devre diğer tüm karmaşık sayısal elemanların elde edildiği yapı bloğudur.

VEDEĞİL ve VEYADEĞİL kapıları genellikle ikili değişkenler cinsinden gerçekleştirdikleri Bole fonksiyonlarıyla tanımlanır. Bu kapıların giriş-çıkış ilişkilerini yüksek ve düşük seviyeli gerilimler olarak değerlendirmek gerekir. Bir ya da birden fazla giriş düşükse kapının çıkışı yüksek; bir ya da birden fazla giriş yüksekse kapının çıkışı düşük olmalıdır.

Özel Karakteristikler

Tümdevre sayısal lojik ailelerinin karakteristikleri, genellikle her ailedeki temel kapı devreleri analiz edilerek karşılaştırılır. Değerlendirme ve karşılaştırmada kullanılacak en önemli parametreler; çıkış yelpazesi, güç kaybı, yayılma gecikmesi ve gürültü payıdır.

Çıkış Yelpazesi

Bir kapının çıkış yelpazesi, kapının çıkışına bağlanabilecek ve kapının normal çalışmasını etkilemeyecek standart yüklerin sayısını belirtir. Standart bir yük genellikle, aynı lojik ailedeki başka bir kapının girişinin ihtiyaç duyduğu akım miktarı olarak tanımlanır. Bir kapının çıkışı genellikle diğer kapıların girişine bağlıdır. Her giriş, kapının çıkışından bir oranda akım harcar, böylece her ek bağlantının kapının yükünü artırdığı söylenebilir. Sayısal devre aileleri için bu yüzden maksimum çıkış yükü belirlenir. Belirlenen maksimum yükü aşmak kapının tam görevini yapmasını engelleyebilir. Çıkış yelpazesi için ,bir kapının çıkışlarına bağlanabilecek maksimum girişlerin sayısı da denir ve bir sayıyla gösterilir.

Güç Kaybı

Her elektronik devrenin işlem yapabilmesi için belli bir güce ihtiyacı vardır. Güç kaybı mW ile ifade edilir ve kapının ihtiyacı olan güç miktarını gösterir. Bu parametreyi gösteren sayı başka bir kapıdan elde edilen gücü değil, güç kaynağından kapıya aktarılan gücü ifade eder. Dört kapılı bir tümdevre, güç kaynağından her kapıda kaybolacak gücün dört katı kadar bir güce ihtiyaç duyar.

Bir kapıda kaybolan güç miktarı, devrenin çektiği I_{cc} akımı ve besleme gerilimi V_{cc} ’den hesaplanır. Güç, V_{cc} ile I_{cc} ’nin çarpımıdır.

Yayılma Gecikmesi

Bir kapının yayılma gecikmesi, ikili sistem işaretinin değerinde bir değişiklik olduğunda işaretin girişten çıkışa ulaşması için gerekli ortalama geçiş gecikmesi zamanıdır. İşaretleri girişlerden çıkışlara doğru kapı boyunca yayılması belli bir zaman alır. Bu süre kapının yayılma gecikmesi olarak tanımlanır. Gecikme nanosaniye ile ifade edilir.

Bir sayısal devrenin girişlerinden çıkışlarına doğru hareket eden işaretler bir seri kapıdan geçerler. Kapılardaki yayılma gecikmelerinin toplamı, devrenin

toplam gecikmesidir.İşlem zamanının önemli olduğu durumlarda sayısal devre küçük bir yayılma gecikmesine ve girişlerle çıkışlar arasında minimum sayıda kapıya sahip olmalıdır.

Çoğu sayısal devrede giriş işaretleri birden fazla kapıya aynı anda uygulanır.Dış girişlere bağlanan tüm kapılar,devrenin ilk lojik kademesini oluşturur.İlk kademede yer alan bir kapının çıkışından en az bir giriş alan kapılar,ikinci lojik kademeyi,benzer biçimde üçüncü ve daha yüksek kademeleri oluştururlar.Devrenin toplam yayılma gecikmesi,devrenin lojik kademe sayısının bir kapının yayılma gecikmesiyle çarpımına eşittir.Böylece lojik kademe sayısındaki bir azalma sağlayacak ve daha hızlı devreler oluşacaktır.

Gürültü Payı

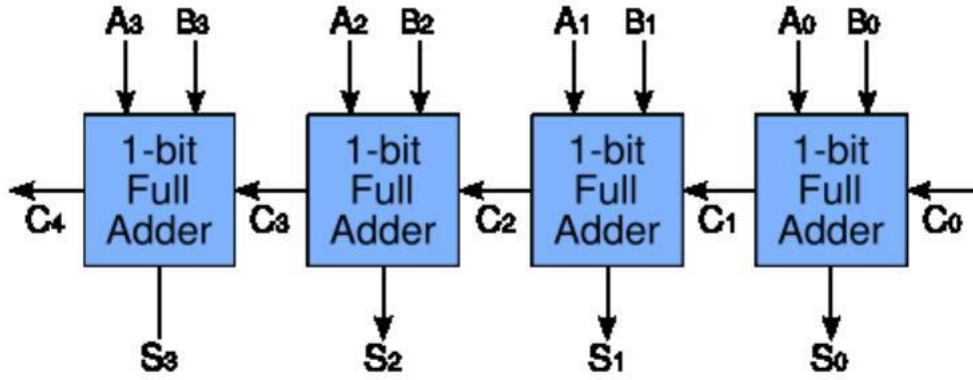
Endüstriyel ve diğer benzer kaynaklı fakat farklı yapıdaki elektrik işaretleri,lojik devreler arasındaki bağlantı kabloları üzerinde istenmeyen gerilimlere yol açar.Bu gerilimlere gürültü denir.İki çeşit gürültü vardır:DC gürültü ve AC gürültü.DC gürültüsü,bir işaretin gerilim seviyelerindeki sürüklenmeden oluşur.AC gürültüsü,diğer anahtar işaretlerinin yaratabileceği değişken bir işarettir.

Gürültü payı,devrenin çıkışında istenmeyen bir değişikliğe neden olmayan,sayısal devrenin giriş işaretine eklenen maksimum gürültü gerilimidir.Devrelerin bir gürültü çevresinde güvenli işlem yapma yeteneği uygulamalarda önemlidir.Gürültü payı volt ile ifade edilir ve kapının kabul edebileceği maksimum gürültü işaretini belirtir.

Gürültü payı,kapının çıkışında mümkün olan gerilim işareti bilgisinden ve kapının girişinde gerek duyulan gerilim işaretiinden hesaplanabilir.

4-bit full adder with fast carry

İncelenmek üzere seçilen sayısal devre elemanı 4-bitlik tam toplayıcıdır. Bilindiği gibi birden fazla toplayıcıyla 1 bitten fazla değerlerin toplama işlemleri gerçekleştirilebilir. Bunun gerçekleşmesi için tam toplayıcılar paralel işleme sokulur. Her bir tam toplayıcının birer carryin'i (Cin) ve carryout'u (Cout) olur.



74F283 kodlu sayısal devre elemanı da bu genel özellikleri göstermektedir. 2 tane 4 bitlik değer toplamasını sağlamaktadır. Girişlerde sayıların 1 bitlik bölümleri, çıkışlarda toplamın 1 bitlik bölümleri vardır. Cin girişi ve Cout çıkışı da mevcuttur. Ground ve Vcc girişleri vardır.

Karakteristik özelliklerine gelince, bu sayısal devre elemanının, Cout'u 5.7 ns'de üretebilmek için look-ahead'i dahildir. Bu kapasite sistem üreticisine ekonomik performans ve ripple-carry implementasyonunun azaltılmış paketinin eldesini sağlar. Eleman 0 santigrat ile 70 santigrat dereceler arasındaki işlemler için tasarlanmıştır. Tüm all-active-high ve all-active-low operandlarıyla kullanılabilir.

Devre elemanında çıkış yelpazesi, güç kaybı, yayılma gecikmesi ve gürültü payı parametreleri de sağlanmaktadır. Diğer sayfada verilen datasheet'te bu özellikler görülebilmektedir.

Devrenin paket hali, bağlantılarının gösterildiği durum, fan out durumu ve devrenin fonksiyon tablosu aşağıda verilmiştir.

KAYNAKLAR

- “Digital Design “ Mano 2nd edition chapter 10
- <http://focus.ti.com/docs/prod/folders/print/sn74f283.html>
- www.fairchildsemi.com/ds/74/74F83.pdf
- <http://www.standardics.nxp.com/products/fast/pdf/74f283.pdf>