

1. Aşağıdaki soruları yanıtlayınız

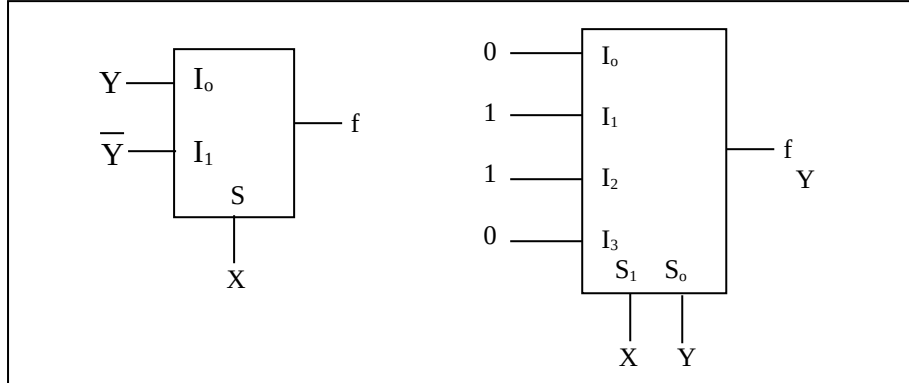
a) $F(x,y,z) = x'(y'+z)$ olduğuna göre, $F'(x,y,z)$ ifadesinin özbiçimsel toplamların-çarpımı (canonical product-of sums) ve özbiçimsel çarpımların-toplamı (canonical sum-of products) ifadelerini $\prod$ ve $\sum$ standart kalıplarında yazınız.

	x y z	$F=x'(y'+z)$	F'
0	0 0 0	1	0
1	0 0 1	1	0
2	0 1 0	0	1
3	0 1 1	1	0
4	1 0 0	0	1
5	1 0 1	0	1
6	1 1 0	0	1
7	1 1 1	0	1

$F'(x,y,z) = \sum (2, 4, 5, 6, 7)$
 $= \prod (0, 1, 3)$

b) XOR işlevini, X, Y değişkenleri için:

- 2x1 MUX ile
- 4x1 MUX ile oluşturunuz. (girdilerde 0-1 kullanabilirsiniz)



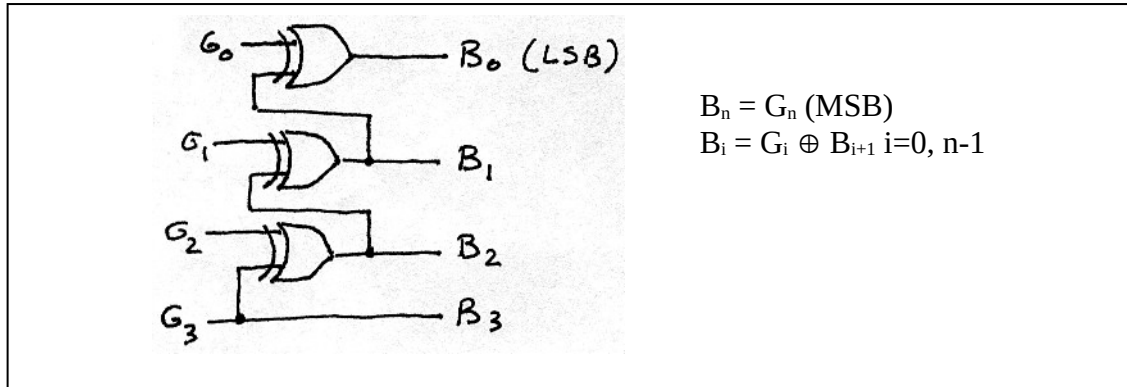
c) Hamming kodda, 6-bit veri sözcüğüne kaç adet denetim biti eklemek gerekir? Bu denetim bitleri hangi pozisyonlara yerleşir?

$2^k \geq m + k + 1$ olacağına göre, $2^4 = 16 > 6 + 4 + 1$ koşulu, 4 denetim biti ile sağlanır. Bu bitler, 2'nin kuvvetleri olan pozisyonlara, yani, 1, 2, 4, ve 8. pozisyonlara yerleşir.

d) İşaret-genlik (signed magnitude) yapısındaki gösterimi 00110 olan sayının işaretli 2'ye tümleyen (signed 2's complement) yapısında karşılığı ne olur?

Yine 00110 olarak kalır. Çünkü, en anlamlı bit 0 olduğundan sayı pozitiftir.

- e) Yalnızca 3 adet XOR geçiti kullanarak, bir 4-bit Gray-to-Binary kod dönüştürücü çiziniz.



2. Aşağıdaki soruları yanıtlayınız

- a) Yandaki durum çizelgesi ile tanımlanan “sequential” devrede, gereksiz durumlar bulunup bulunmadığını araştırınız ve şayet varsa, devrenin gereksiz durumları bulunmayan eşdeğerine karşılık gelen indirgenmiş durum çizelgesini bulunuz.

Şimdiki Durum	Gelecek Durum		Çıktı	
	x = 0	x = 1	x = 0	x = 1
a	f	b	0	0
b	d	c	0	0
c	f	e	0	0
d	g	a	1	0
e	d	c	0	0
f	f	b	1	1
g	g	h	0	1
h	g	a	1	0

Verilen çizelgedeki durumları, aynı girdi dizilerine karşın, aynı çıktı dizileri üretilip üretilmediklerine bakarak denklik kümeleri içinde toparlarsak:

$$P_0 = (abcdefgh)$$

$$P_1 = (abce)(dh)(f)(g)$$

$$P_2 = (ac)(be)(dh)(f)(g)$$

Buluruz. Bu da verilen “sequential” devrenin kendisine denk olan 5 durumlu bir devreye indirgenebileceğini gösterir. Her küme içinden bir durum seçer ve gelecek durumlarla çıktıları buna göre yeniden düzenleyerek indirgenmiş çizelgeyi oluştururuz:

Şimdiki Durum	Gelecek Durum		Çıktı	
	x = 0	x = 1	x = 0	x = 1
a	f	b	0	0
b	d	a	0	0
d	g	a	1	0
f	f	b	1	1
g	g	d	0	1

- b) J-K flip-floplar kullanarak, 0-2-4-6-5-3-1 dizisini (binary) art arda yineleyen bir senkron sayaç tasarlayınız. J-K flip-floplarda yalnızca J, K ve saat girişleri bulunmaktadır. Tasarımınıza önce durum ve uyarı (J-K giriş sinyalleri) çizelgesini oluşturarak başlayınız ve devrenizin (combinational bölüm) hem minimal olmasına, hem de kullanılmayan durumdan çıkabilmesine özen gösteriniz.

ŞD		GD					
$Q_2Q_1Q_0$		a	b	c	J_2K_2	J_1K_1	J_0K_0
0	0 0 0	0	1	0	0 -	1 -	0 -
2	0 1 0	1	0	0	1 -	- 1	0 -
4	1 0 0	1	1	0	- 0	1 -	0 -
6	1 1 0	1	0	1	- 0	- 1	1 -
5	1 0 1	0	1	1	- 1	1 -	- 0
3	0 1 1	0	0	1	0 -	- 1	- 0
1	0 0 1	0	0	0	0 -	0 -	- 1
7	1 1 1	-	-	-	-	-	-

Yandaki çizelgeden görüleceği gibi:
 $K_2 = Q_0$, $K_1 = Q_1$ olmaktadır.

Q_1Q_0

Q_2	00	01	11	10
0	0	-	-	0
1	0	-	-	1

Q_1Q_0

Q_2	00	01	11	10
0	-	1	0	-
1	-	0	-	-

Q_1Q_0

Q_2	00	01	11	10
0	1	0	-	-
1	1	1	-	-

J_1

Q_1Q_0

Q_2	00	01	11	10
0	0	0	0	1
1	-	-	-	-

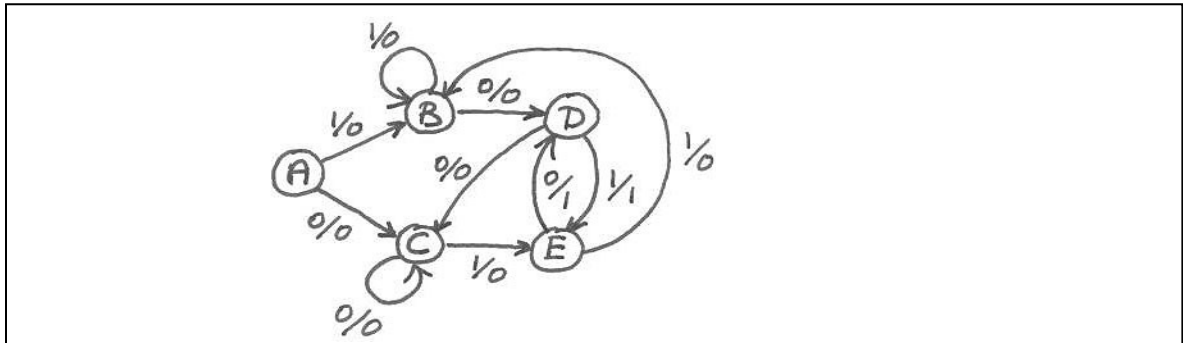
J_2

$J_0 = Q_1Q_2$ $K_0 = Q'_1Q'_2$ $J_1 = Q'_0 + Q_2$ $J_2 = Q_1Q'_2$

$Q_2Q_1Q_0 = 111$ iken, $J_0=1$ $K_0=0$, $J_1=1$ $K_1=1$, $J_2=0$ $K_2=1$ olacağından, gelecek durum $Q_2Q_1Q_0 = 100$ olur. Bu da geçerli bir durumdur.

c) İletilen bitleri girdi ucundan seri olarak alan ve her 101 veya 010 dizisini algılayışında, 1 çıktısı, bunun dışında ise 0 çıktısı veren bir “sequential” devrenin durum çizgesini (state diagram) oluşturunuz. Diziler iç içe (overlapping) olabilir. Çizgeniz minimum sayıda durum içermelidir.

ÖRNEK: girdi dizisi: 0 0 1 0 1 0 1 1 1 0 1 1 0 0 ... (en soldaki bit, ilk giren bittir)
çıktı dizisi: 0 0 0 1 1 1 1 0 0 0 1 0 0 0 ...



3. Aşağıda verilen A, B, C ve D işlevlerini gerçekleştiren bir PLA devresi çizin. Devrenizdeki çarpım terimleri (product terms) minimal olmalıdır.

$$A(x,y,z) = \Sigma(0,2,4,6,7) \quad C(x,y,z) = \Sigma(0,1,6,7)$$

$$B(x,y,z) = \Sigma(1,3,5) \quad D(x,y,z) = \Sigma(1,3,5,7)$$

x	yz			
	00	01	11	10
0	1	0	0	1
1	1	0	1	1

A

x	yz			
	00	01	11	10
0	1	1	0	0
1	0	0	1	1



x	yz			
	00	01	11	10
0	0	1	1	0
1	0	1	0	0

x	yz			
	00	01	11	10
0	0	1	1	0
1	0	1	1	0

D

Karnaugh çizgeleri üzerinden minimal işlevleri yazarsak:

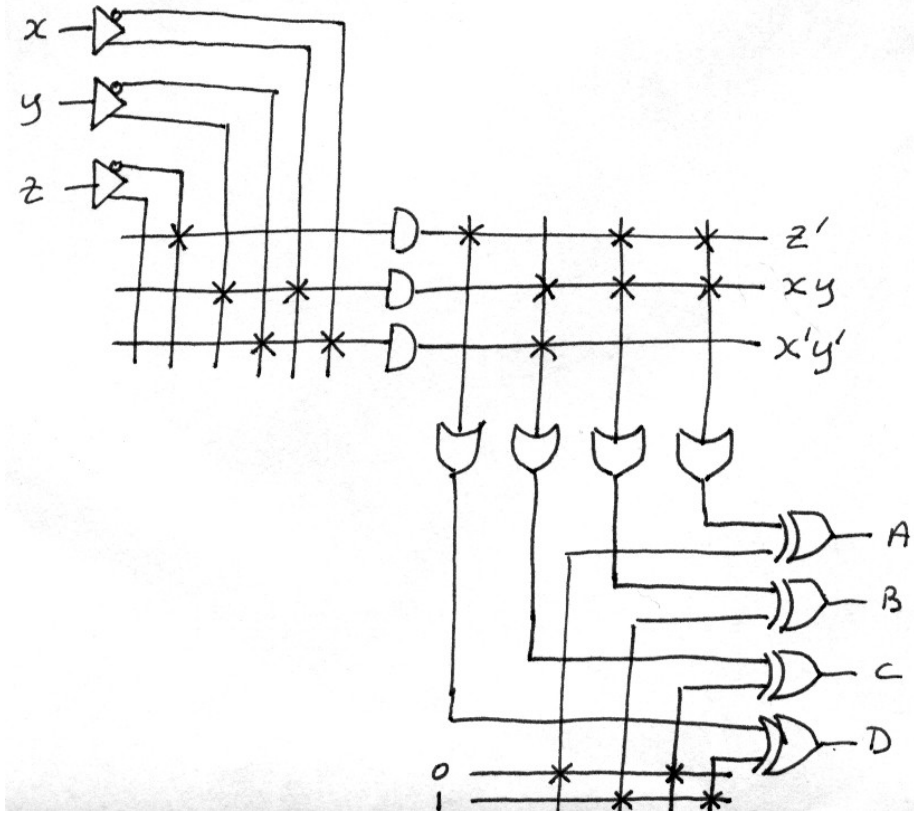
$$A = z' + xy \quad B = x'z + y'z$$

$$A' = x'z + y'z \quad B' = z' + xy$$

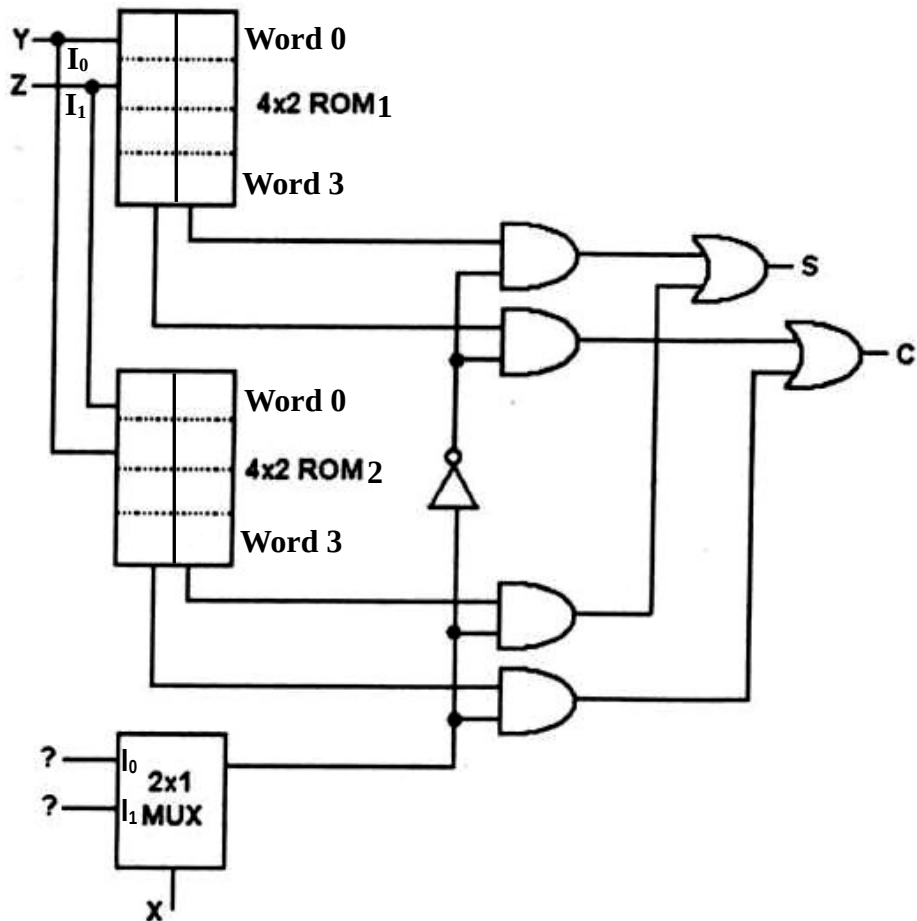
$$C = xy + x'y' \quad D = z$$

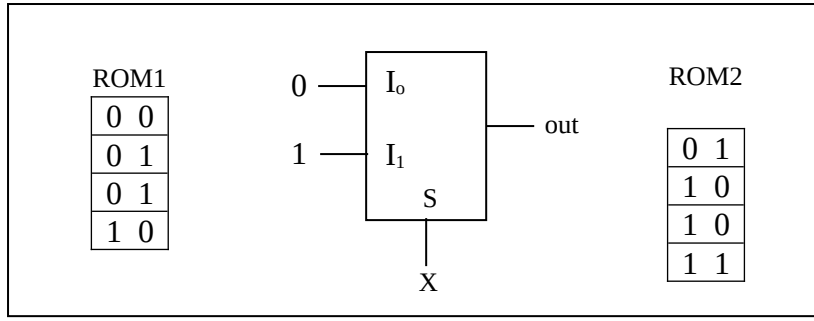
$$C' = x'y + xy' \quad D' = z'$$

Bulunuz. Bold ifadeler en az çarpım terimi gerektirmektedir.

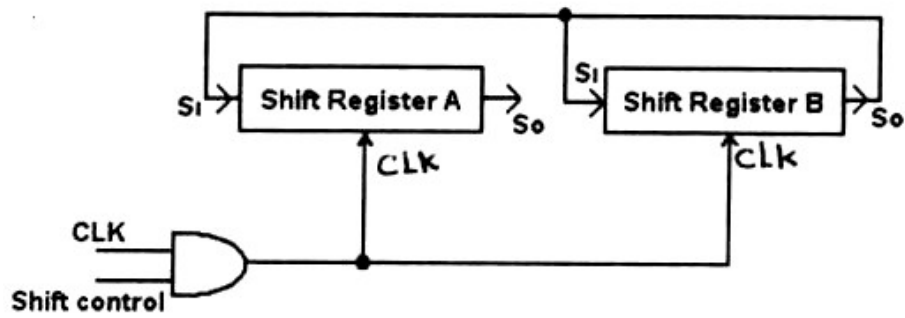


4. a) Aşağıda verilen devrenin tam toplayıcı (full adder) olabilmesi için, ROM1 ve ROM2 gözlerine ve ? işareti ile belirlenen yerlere gereken bitleri (0-1) yazınız.





b) Aşağıdaki devrede Shift control = 1 olduktan sonra gelen T1, T2 ve T3 saat vurularında, A ve B yazmaçlarının içeriği ne olur? (başlangıçta A=1100 ve B=1110 yüklüdür.)



3 clock darbesinden sonra A = 1101 ve B = 1101 olur

A = 1100	B = 1110
0110	0111
1011	1011
1101	1101

PUANLAR:

Soru-1: 25p

Her şık
5 p

Soru-2: 37p

a) 10p
b) 15p
c) 12p

Soru-3: 18p

18p

Soru-4: 20p

a) 12p
b) 8p

SÜRE: 120 dakika