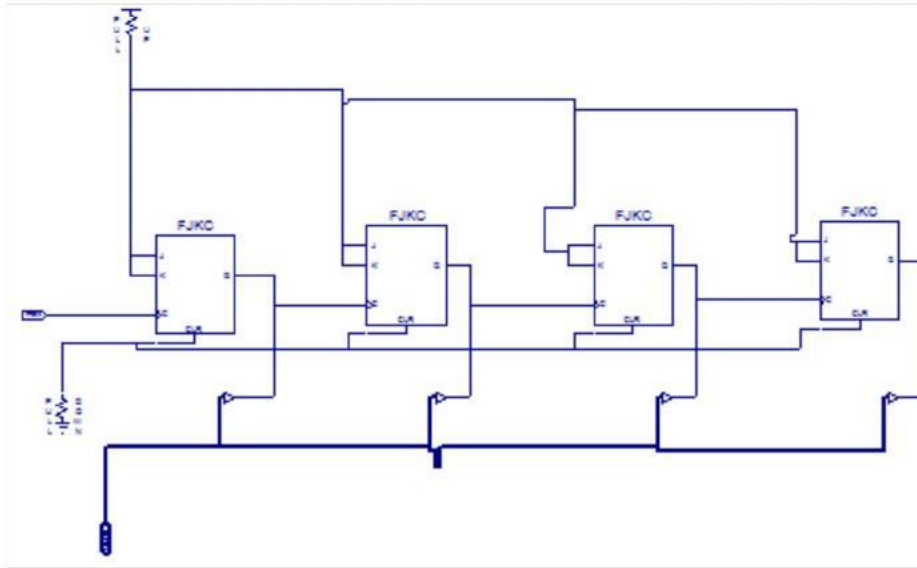
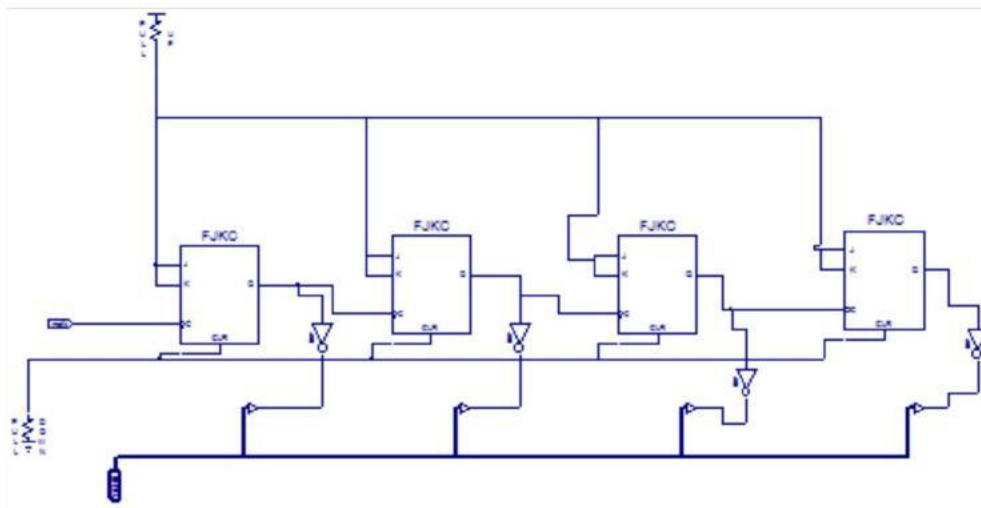


Şekil 1



Şekil 2



Şekil 3



lab8_2.rar



lab 8.1.rar



lab8_3.rar

Devrede verilen FD kısmı içinde flip-flop vardır. Mclk girişinden öncelikle verilen 0 girdisi flip-flopun alt kısmındaki nor bölümüne 0-0 olarak girer ve 1 çıktısı gelir. 1 çıktısı üstteki nor'a 0 ile girerek 1 çıktısı verir. Flip-flop dışındaki inverter aracılığı ile 1-0 çıktısına dönüşerek sonuç oluşturulur. 0 çıktısı geriye flip-flop'un üstteki nor'una giriş yapar. Mclk girişi ile devre bu işlemi tekrarlar sonuçta yukarıdaki veri çıktısı elde edilir.

2-)

Pull Up tan gelen "1" değeri ile birlikte mclk dan gelen dalga flip flopa giriyorlar ve Q(0) değeri elde ediliyor, aynı şekilde pull up tan gelen "1" ve bir önceki flip floptan çıkan değer 2. flip flopa giriyor ve Q(1) değeri elde ediliyor. Bu yolla Q(3) ve Q(2) değerleride çıktı oluyor. Mclk devrede selekt işlemi yapıyor. J ve k girişleri ise flip flop görevi görüyor. Clr ise clear görevini üstleniyor. Pull down kısmı ise clear değerlerini 0 (sıfır) olarak ayarlıyor. Sonuçlar Q(3:0) lık 4 bitlik bir şekilde ele alınıyor ve mclk değiştikçe bu devre 15 den 0 a 1 er azaltarak sayaç görevi görüyor.

4-)

Devre 1'de yaptığımız işleri devre 2 deki devre ile aynı şekilde yapamayız ; çünkü devre 2 330 ns sonra 0000 dan 1111 çıktısını veren bir başka devre ama eğer bize 330 ns zaman sonunda yapılan ölçümler yarıyorsa o şekilde işimize yarayabilir.

İkinci bir yol olarak ta 3.devremizin sadece least significant bitini okursak birinci devre ile aynı işi görmüş olur.