

Deneyin 1. sorusunda şekilde verilen devre D flip flopı kullanılarak tasarlanmıştır. Bu devredeki D flip flop ı clock girişinin high edge(yükselen kenar) kısmında tetiklenir. Daha sonra giriş değeri çıkışa direk olarak iletilir. Fakat bu devrede çıkışın hemen önüne bir inverter koyulduğu için çıkış girişin tersi olacaktır. Çıkış sinyali ile giriş sinyali arasındaki bağlantı, birbirlerinin tersleri olmalarıdır.

Deneyin 2. sorusunda verilen devre, 1111 değerinden 0000 değerine kadar azalan bir counter devresidir. Bu devre 4 tane JK flip flop ı kullanılarak oluşturulmuştur. Her JK flip flop ı bir biti tutmak için kullanılmıştır. Bu flip floplardan birinin çıkışı diğerinin clock girişine bağlıdır. Bu da bize şunu sağlar; İlk flip flop çalıştıktan sonra, diğer flip flop çalışır. Yani bir flip flop ın çalışması, diğer flip flop a bağlıdır. İlk clock pulse da devre 1111 çıkışını verir. İkinci clock pulse da ise, 1. jk flip flopından çıkan deger 0 olur ve diğer flip flop etkilenmez. Çünkü bu devrede jk flip flopları clock pulse high edge konumundayken tetiklenmektedir. Yani kısacası bu durumda diğer flip flop çıkışları aynı değerlerini korur. İkinci durumda çıkış 0111 olur. Bununla onluk tabanda karşılığı 14 tür. Böylece devre her bir clock darbesiyle bitleri kaydırarak azalır.

Deneyin 3. sorusunda bizden 0000 dan ileri doğru sayacak şekilde bir devre tasarlamamız istenmiştir. Bunu yapabilmemiz için şekil 2 deki bütün clock girişlerine bir inverter yerleştirdik. Böylece bu devre 0000 dan ileri doğru sayan bir sayaç haline geldi. Bu devredeki flip floplarda gelen değerın çıkışa iletilmesi için clock pulse ın low edge(düşen kenar) kısmında tetiklenir ve iletilir.

Deneyin 4. sorusunda bahsettiğiniz işlemi gerçekleştirebiliriz. Şekil 3 deki devrenin ilk jk flip flop ı gelen değerin tersini çıkışa iletmektedir. İlk sorudaki devrede bir tersleyici olduğuna göre aynı işlem gerçekleşmiş olur.