

Bu deneyde amacımız iki katlı yükselteçlerin özelliklerini ve kullanım alanlarını gözlemlemektir. Bu devre, tek katlı yükselteçlerin cascode denilen şekilde bağlanmış halidir.

İlk bölüm yüksek empedans sağlamak için, orta bölüm voltaj kazancı hesaplarında kullanılan akım değerleri için, son bölüm ise kazanç kaybını önlemek için kullanılır.

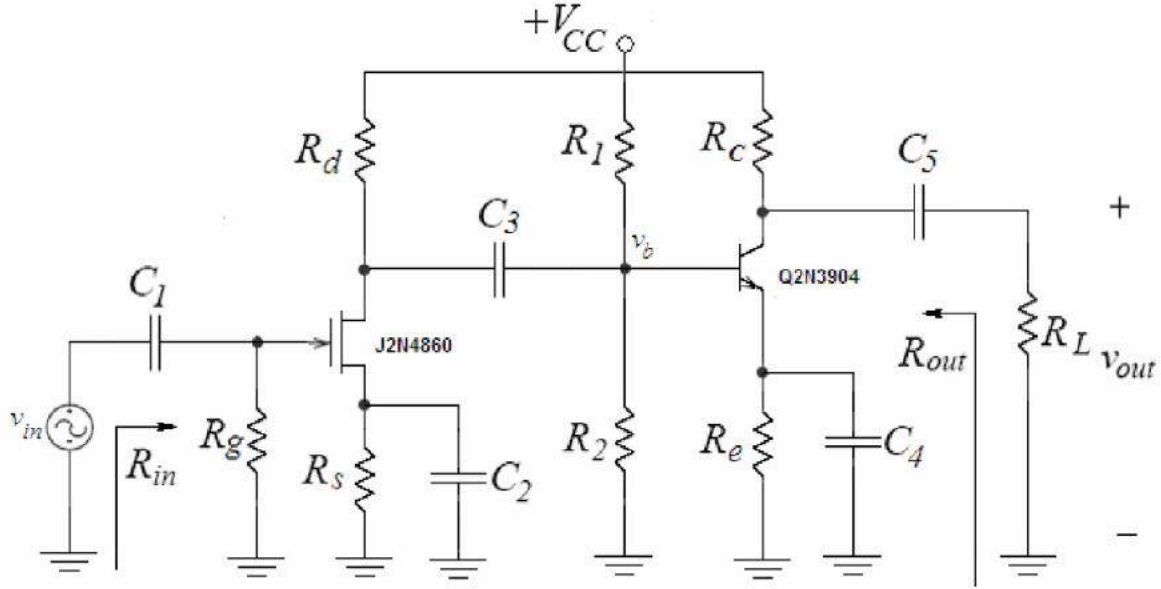


figure1

Şekildeki devreyi kurdum. $V_{CC} = 12V$ DC, sinyal üreticini de $40mV_{p-p}$ ve $1kHz$ frekansta ayarladıktan sonra deneye başladım.

1) Benden istenen transistör üzerindeki gerilimleri ölçtüm

JFET			
	V_G	V_D	V_S
Değer	0.001V	5.97V	2.01V

BJT			
	V_B	V_C	V_E
Değer	7.05V	9.1V	6.4V

Bu değerler, ön çalışmada bulunan teorik değerlere çok yakın çıktı. Tıpa tıp aynı çıkmamasının sebebi, hassas ölçüm yapamamak, β değerinin tam olarak 100 değerine elde edilememesi ve ısıya dönüşen enerji olabilir.

$$I_D = V_S / R_S \text{ formülünden ;}$$

$$I_D = 2.01 / 330$$

$$I_D = 6.09mA$$

$$I_C = V_E / R_E \text{ formülünden;}$$

$$I_C = 6.4 / 2.2 \times 10^3$$

$$I_C = 2.90mA$$

2) Verilen devre voltaj bölücü devredir. Bu devreyi kullanmamın nedeni, giriş sinyalinin genliğini 0.1 mV olarak sağlayamamaktayım. $R_1 = 8.2k\Omega$, $R_2 = 1k\Omega$ ve $V_s = 5 \text{ mV}_{\text{peak}}$. Buna göre ;

$$V_{in} = 5 \times 10^{-3} \times (1k\Omega / 1k\Omega + 8.2k\Omega)$$

$$V_{in} = 0.55 \text{ mV}_{\text{peak}}$$

$$V_b = 4.57 \text{ mV}$$

$$V_{out} = 0.374 \text{ V}$$

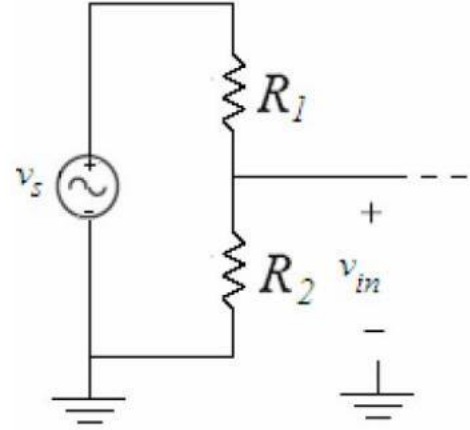
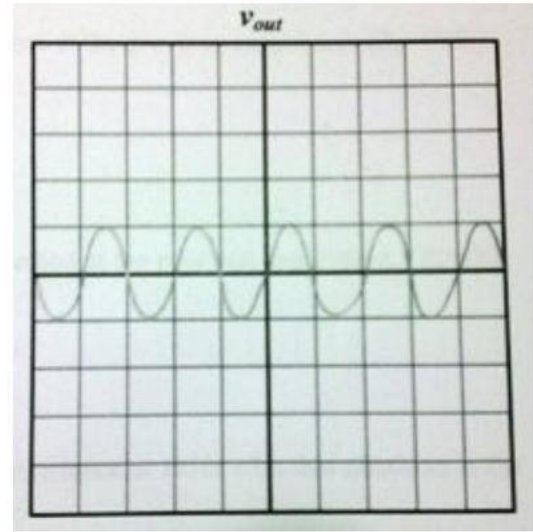
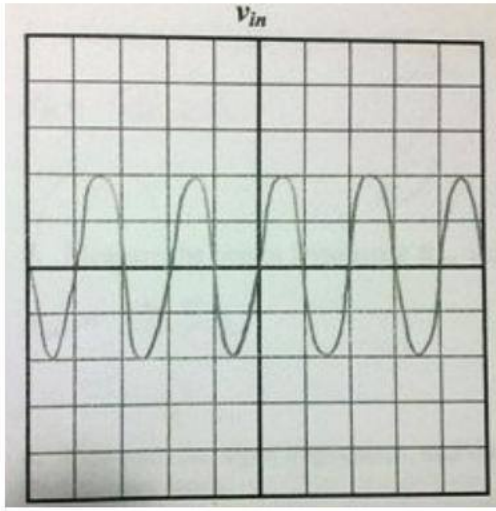


figure4



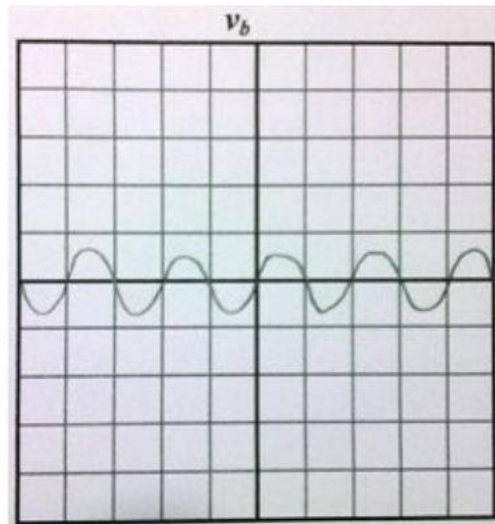
$$A_{v - \text{firststage}} = -(V_b / \text{mV}) = -8.32 \text{ (faz kayması var)}$$

$$A_{v - \text{secondstage}} = -(V_{out} / \text{mV}) = -81.9 \text{ (faz kayması var)}$$

$$A_{v - \text{overall}} = A_{v - \text{firststage}} \times A_{v - \text{secondstage}} = 681.4$$

3) Giriş sinyalinin artırdığımda, çıkış bozulma başladığı andaki

$$V_{out \text{ undistorted}} =$$



$$V_{in} = -(4.57 \text{ mV} / 0.55 \text{ mV}) = -8.32 \text{ (faz kayması var)}$$

$$V_b = -(0.374 \text{ V} / 4.57 \text{ mV}) = -81.9 \text{ (faz kayması var)}$$

$$\text{firststage} \times A_{v - \text{secondstage}}$$

genliğini yavaş yavaş voltajında bir süre sora gözlemledim. Bozulmanın gerilim;

$$2.48 \text{ V}$$

4) Giriş direncini, bir önceki deneyde yaptığımız gibi yerleştirdim. Ancak verilen potun değerinin ($R=500k\Omega$) yetersiz olduğunu gözlemledim. Yine de bu değer yaklaşık olarak;

$$R_{in} = 540k\Omega$$

5) Yine aynı şekilde çıkış direnci için verilen potu($1K\Omega$) yerleřtirdim;

$$R_{out} = 945\Omega$$

6) Çıkış empedansına baktığımızda, ön çalışmada elde ettiğim direnç değeri ile deneyde elde ettiğim direnç değeri birbirine çok yakındır. Giriş empedansları için, ön çalışma ile deney arasında bir miktar fark gözlenmiştir. Giriş ve çıkış empedansları arasındaki ilişki giriş ve çıkış sinyallerinin genliklerine bağlıdır.