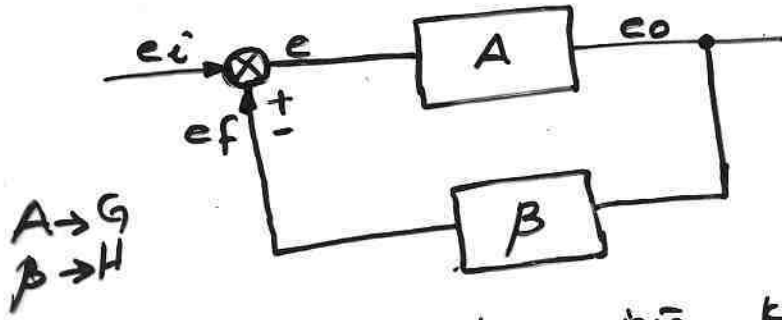


OSİLATÖRLER



e_f negatif ise negatif, pozitif ise pozitif geri besleme söz konusudur.

Negatif geri besleme için kapalı gözün kazancı

$$e_o = e \cdot A \quad e_f = \beta \cdot e_o$$

$$e = e_i - \beta \cdot e_o$$

$$e_o = (e_i - \beta \cdot e_o) \cdot A$$

$$e_o = e_i \cdot A - \beta \cdot A \cdot e_o$$

$$e_o + A \cdot \beta \cdot e_o = e_i \cdot A$$

$$e_o (1 + A \cdot \beta) = e_i \cdot A$$

$$\frac{e_o}{e_i} = \frac{A}{1 + A \cdot \beta}$$

$$A_g = \frac{A}{1 + A \cdot \beta}$$

Pozitif geri besleme içinse kapalı gözün kazancı;

$$A_g = \frac{A}{1 - A \cdot \beta}$$

Bir osilatör devresi frekansı belirleyecek L-C, R-C devresi ve bu elemanların kaybettikleri enerjiyi telafi edecek bir amplifikatör devresinden oluşur.

Bir osilatörün osilasyon yapabilmesi için pozitif geri beslemeye sahip olması ve Barkhausen kriterlerine uyması gerekir.

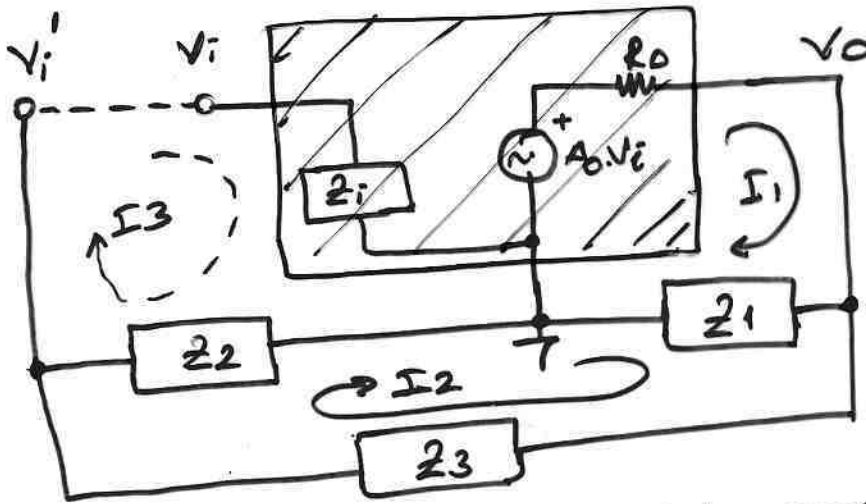
1) Kapalı göz kazancı birle eşit ve bir'den büyük olmalıdır.

$$\beta \cdot A \geq 1 \quad \text{yada} \quad H \cdot G \geq 1$$

2) Kapalı göz faz açısı 360° ve katları kadar olmalıdır.

$$\theta_{göz} = n \cdot \theta \quad (\theta = 360^\circ)$$

Osilator blok diyagramı daha açık çizilirse;



Genel osilator blok şeması

Osilatorlar akort (tark) devresinde yer alan elemanlara göre sınıflandırılırlar. Devrede kapalı göz söz konusu değilken giriş gerilimi V_i , kapalı göz varken V_i' 'dir. İdeal bir osilatördeki amplifikatörün giriş empedansı ∞ , çıkış empedansı ise sıfır olmalıdır. Z_i büyük seçilmelidir, R_o 'ın küçük seçilmesi ise çıkıştaki bütün gerilimin akort devresi üzerine düşmesini sağlar. Geribesleme devresinin kazancı;

$$\beta = \frac{V_i'}{V_o}$$

Amplifikatör kazancı $\frac{V_o}{V_i} = A_0$ 'dır.

Kapalı göz kazancı $A\beta = \beta \cdot A_0 = \frac{V_i'}{V_i}$ olur

Devrede üçüncü gözdeki I_3 akımı $Z_i \gg 0$ old. için sıfır kabul edilirse, birinci ve ikinci göz denklemleri;

$$A_0 \cdot V_i = I_1 (R_o + Z_1) - I_2 \cdot Z_1$$

$$0 = -I_1 Z_1 + I_2 (Z_1 + Z_2 + Z_3)$$

$V_i' = I_2 \cdot Z_2$ old. göre yukarıdaki denklemlerden I_2 çekilirse;

$$I_2 = \frac{\begin{vmatrix} (R_0 + Z_1) & A_0 \cdot V_i \\ -Z_1 & 0 \end{vmatrix}}{\begin{vmatrix} (R_0 + Z_1) & -Z_1 \\ -Z_1 & (Z_1 + Z_2 + Z_3) \end{vmatrix}} = \frac{A_0 \cdot V_i \cdot Z_1}{-Z_1^2 + (R_0 + Z_1)(Z_1 + Z_2 + Z_3)}$$

$$V_i' = I_2 \cdot Z_2 = \frac{A_0 \cdot V_i \cdot Z_1 \cdot Z_2}{-Z_1^2 + (R_0 + Z_1)(Z_1 + Z_2 + Z_3)}$$

$$A_d = \frac{V_i'}{V_i} = \frac{A_0 \cdot Z_1 \cdot Z_2}{-Z_1^2 + (R_0 + Z_1)(Z_1 + Z_2 + Z_3)}$$

Kapalı göz kazancı
nın rezonans dışındaki
değeri

* Rezonansta $Z_1 + Z_2 + Z_3 = 0$ olduğundan;

$$A_d = \frac{A_0 \cdot Z_1 \cdot Z_2}{-Z_1^2} \Rightarrow A_d = -A_0 \frac{Z_2}{Z_1}$$

$A_0 \rightarrow$ açık devre gerilim kazancı
 $Z_2/Z_1 \rightarrow$ geri besleme oranı

Osilasyon için;

$$A_d = \underbrace{-A_0}_A \cdot \underbrace{\frac{Z_2}{Z_1}}_{\beta} \geq 1 \text{ olmalıdır.}$$

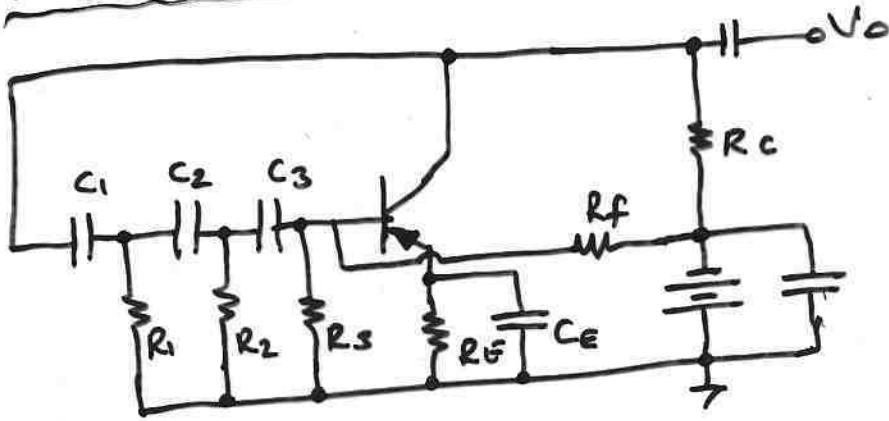
Geri besleme devresinin kazancı $\Rightarrow \frac{Z_2}{Z_1} = \beta$

$-\frac{Z_1}{Z_2} \geq A_0$ olmalıdır $\rightarrow$ osilasyon şartı

Osilatörün tipine göre Z_1, Z_2 ve Z_3 değişir;

	Z_1	Z_2	Z_3	Yükselteç
Hartley osc	L	L	C	Çevirici
	L	C	L	İzleyici
Colpits osc	C	C	L	Çevirici
	L	C	C	İzleyici
Clapp osc	C	C	LC (seri)	Çevirici
Kristal osc	C	C	X _{TAL}	Çevirici

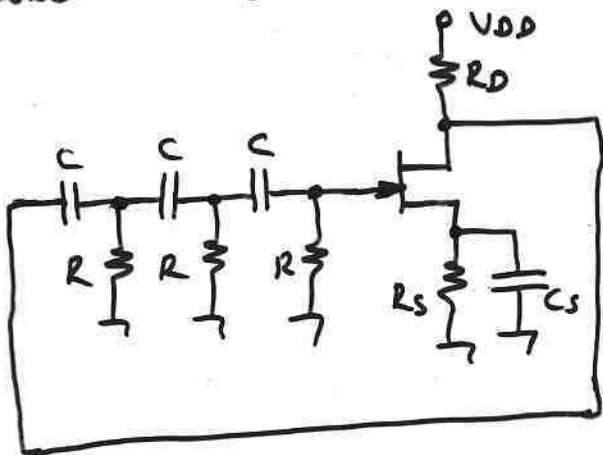
RC FA2 KAYMALI OSC



$$f = \frac{1}{2\pi(6R^2 + 4RRL)C^2}$$

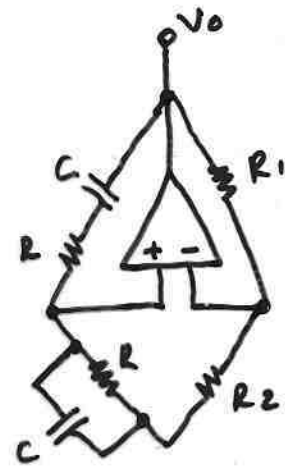
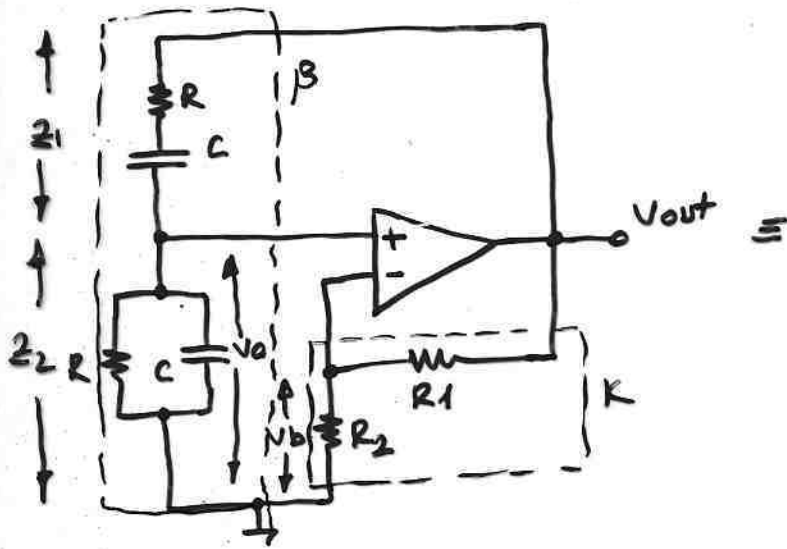
R_F ve R_C dirençleri polarizasyon dirençleridir. C_1, C_2, C_3 ve R_1, R_2, R_3 faz ve geri besleme devresini oluşturur.

Devreye besleme gerilimi uygulandığında R_C devresinin sağ ve dışarıları osilasyonları başlatır ve devrenin sağ ve dışarıları osilasyonları başlatır ve devrenin sağ ve dışarıları osilasyonları başlatır. Baz akımındaki bir değişim kolektör akımında 180° faz kayması ve yükseltilmiş olarak kendini gösterir. Baz'a döndürülen sinyalin fazı 180° kaydırılarak pozitif geri besleme sağlanır. Çıkış sinüsoidaldir. Her bir R_C devresi fazı 60° kaydırır. Faz kaydırıcı devredeki direnç ve kondansatörler tek bir frekans için fazı 180° kaydırırlar. Diğer frekanslar için kapasitif reaktanslar artacağı veya azalacağı için faz kayması da olur ve osilasyon devam etmez. Osilator frekansı transistör parametrelerine, geri besleme elemanlarına ve yüküne bağlıdır. Yükselteç olarak diğer yükselteç devreleri de kullanılabilir (op-amp, JFET). Rezonans frekansının genel ifadesi ve JFET'li RC faz kaymalı osc aşağıdadır.



$$f = \frac{1}{2\pi\sqrt{6}RC}$$

WIEN KÖPRÜ OSC



Köprü tipi esdeğeri

$V_a \rightarrow$ pozitif geri besleme gerilimi
 $V_b \rightarrow$ negatif " " "

$$f = \frac{1}{2\pi RC}$$

Devrede iki tip geri besleme söz konusudur. Op-amp'ın her iki girişine de geri besleme yapılmıştır. Enerji RC (paralel) uçlarından + girişe verilmiştir. Gevirmek girişe ise R_1, R_2 üzerinden gelen gerilim uygulamıştır. Yst-seller kararlılığı sağlamak için pozitif geri beslemenin yanında negatif geri besleme de yapılmıştır.

$$\beta = \frac{V_a}{V_{out}}$$

$$K = \frac{V_{out}}{V_b}$$

$$V_b = \frac{R_2}{R_1 + R_2} \cdot V_{out}$$

$$V_a = \frac{\frac{\frac{R}{j\omega C} V_{out}}{R + \frac{1}{j\omega C}}}{R + \frac{1}{j\omega C} + \frac{R/j\omega C}{R + \frac{1}{j\omega C}}} \Rightarrow V_a = \frac{\frac{R}{j\omega C} V_{out}}{\left(R + \frac{1}{j\omega C}\right)^2 + \frac{R}{j\omega C}}$$

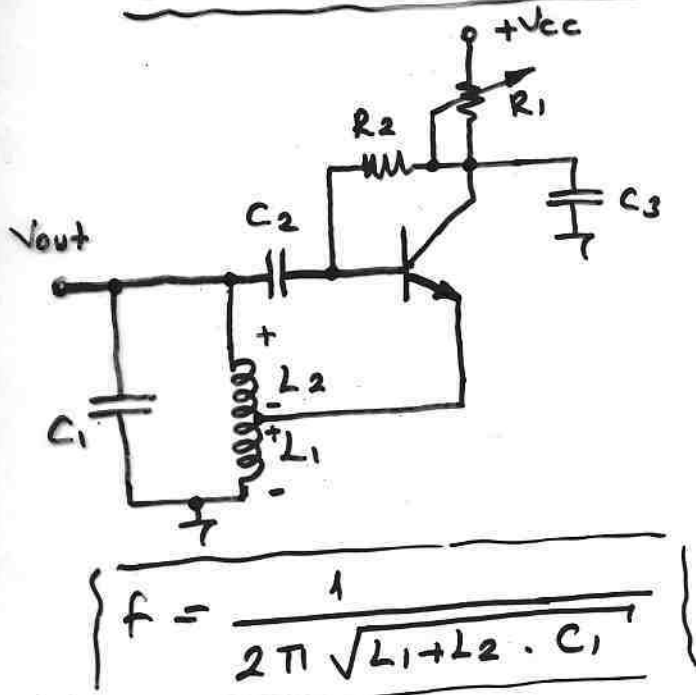
osilasyon şartı;
 $K \cdot \beta = 1$ old. göre $\omega C = \frac{1}{R}$

o halde $\frac{V_a}{V_{out}} = \frac{1}{3}$ olur.

$V_a = V_b$ olacağına göre;

$$\frac{R_2}{R_1 + R_2} = \frac{1}{3}$$

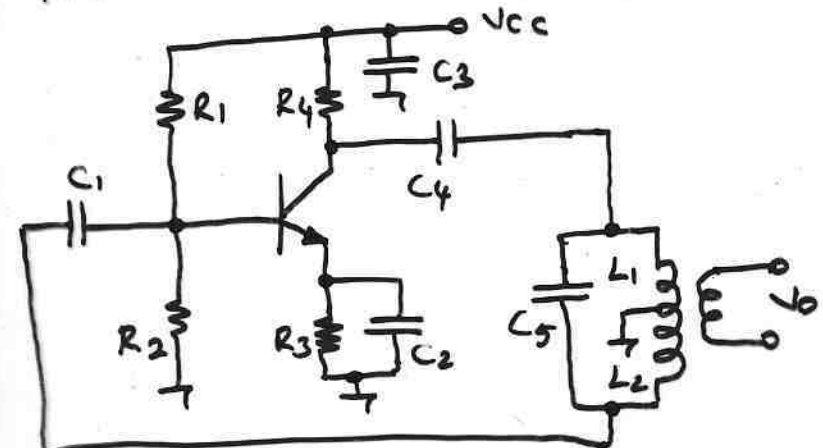
SERİ HARTLEY OSC



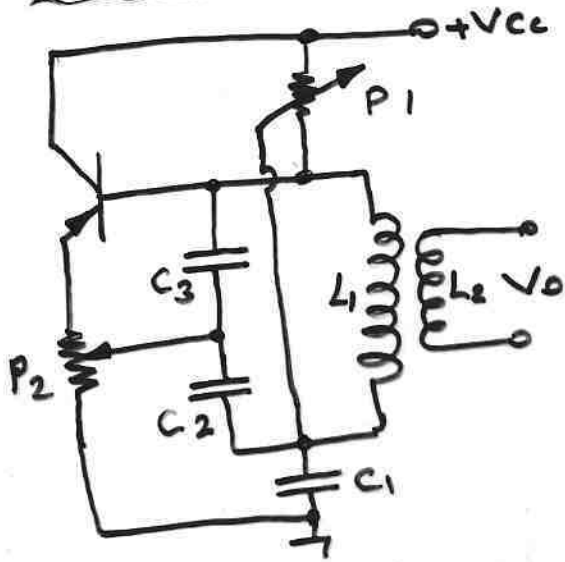
Transistör kollektör polarizasyonu R_1 , bazı $R_1 - R_2$, emiter ise L_1 üzerinden alın. C_2 yokken besleme gerilimi devreye uygulanırsa baz ve kollektör akımı R_1 ve R_2 'nin belirlediği değere ulaşmaya kadar L_1 'de bir manyetik alan meydana getirir. Bu manyetik alan L_2 'yi kestiğinde L_2 uçlarında da bir gerilim endükleşir. C_1 , L_1 ve L_2 'deki gerilime şarj olur. C_2 kondansatörü deşarj olur.

rede olmadığı için, emiter akımı normal değere ulaştıktan sonra C_1 kondansatörü bobin tarafından deşarj edilmeye başlar. Bu şarj ve deşarj kondansatörün depoladığı enerji bitene kadar devam eder. Dolayısıyla bir süre sonra bu salınım sona erecektir. Böylece sönümlü bir osilasyon elde edilir. C_2 kondansatörü devreye bağlanırsa tank devresindeki değişimler amplifikatöre uygulanacağından tank devresinin enerji alışveriş sürecinde kaybettiği enerji geri beslenerek emiter akımının meydana getirdiği değişiklik ve sönümün önüne geçilir. Devrenin frekansını L_1 , L_2 ve C_1 belirler. C_3 kondansatörü transistöre ac açıdan şase potansiyeline tutar. Dolayısıyla boardaki değişim transistörde etkili olur. Kaynak akımının bir kısmı frekansı belirleyen bobin üzerinden geçtiği için buna seri hartley osc denir. Frekansı belirleyecek bobin hesap edildikten sonra $1/3$ 'ünde

ya çıkarılarak bu ya emiteye bağlanır. Diğer kısım şaseye bağlanır. Paralel Hartley osc'de dc akım yolu rezonans devresinden geçmez. Yada paralel Hartley osc genişletilebilir.



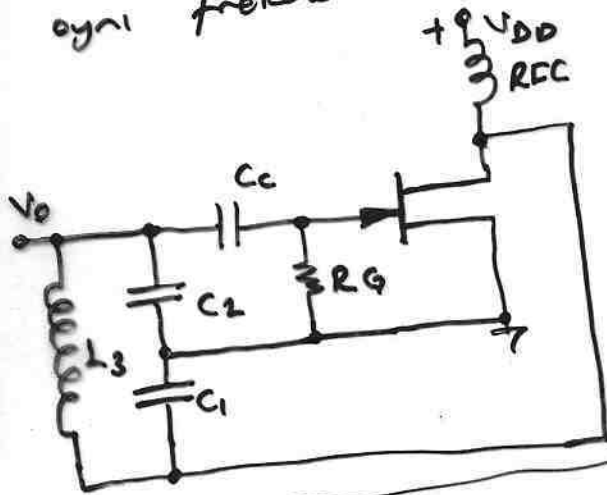
COLPITTS OSC



$$C_T = C_2 // C_3$$

$$f = \frac{1}{2\pi\sqrt{L_1 C_T}}$$

Transistor kollektor polarizasyonu V_{cc} 'den, bazı P_1, L_1 üzerinden emiter P_2 üzerinden alınır. C_1, L_1 'in alt ucunu ac aciden göre polarizasyonda tutar. İyi bir sonuç almak için C_2, C_3 'ün en az 10 katı büyüklükte olmalıdır. Devreye gerilim uygulandığında P_1, L_1 üzerinden geçen boş akımı neticesinde P_2 üzerinden emiter akımı geçer. P_2 ve V_{BE} gerilimleri C_2 ve C_3 kondansatörlerini şarj eder. Akım değişimi durduğunda C_2 ve C_3, L_1 tarafından deşarj edilirler. L_1 aldığı enerji ile C_2 ve C_3 'ü bu öncelikle ters yönde şarj eder. Boş, emiter akımları L_1, C_2 ve C_3 'e bağımlı olarak değişir. L_1 'den ürettikleri frekansta bu akım geçmeye başlar. L_1 'deki manyetik alan L_2 'yi keseceğinden L_2 uçlarında da aynı frekansta sinüsoidal gerilim elde edilir.



$$f = \frac{1}{2\pi\sqrt{L_3 C_T}}$$

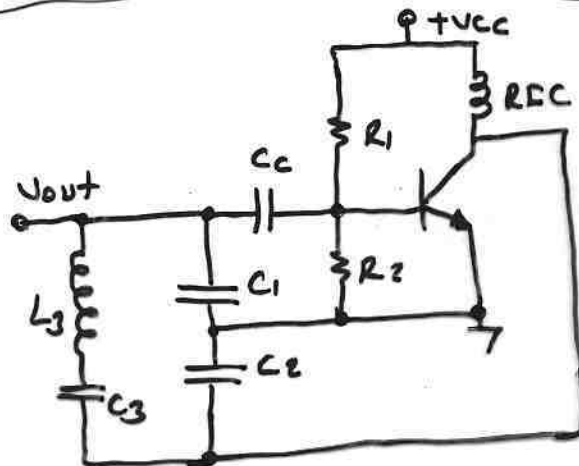
$$C_T = C_1 // C_2$$

→ Colpitts osc

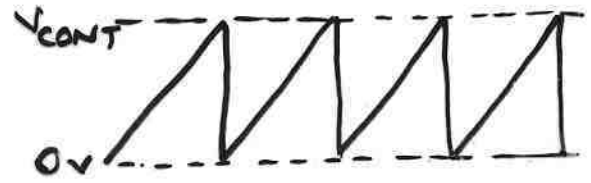
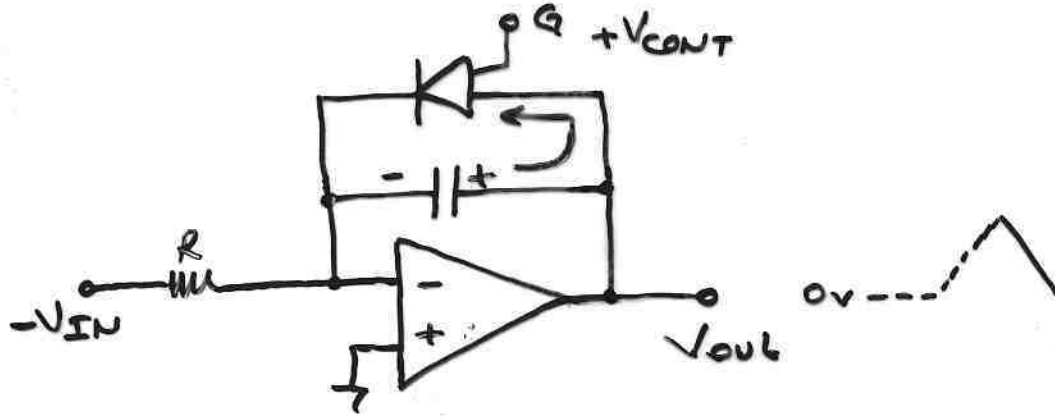
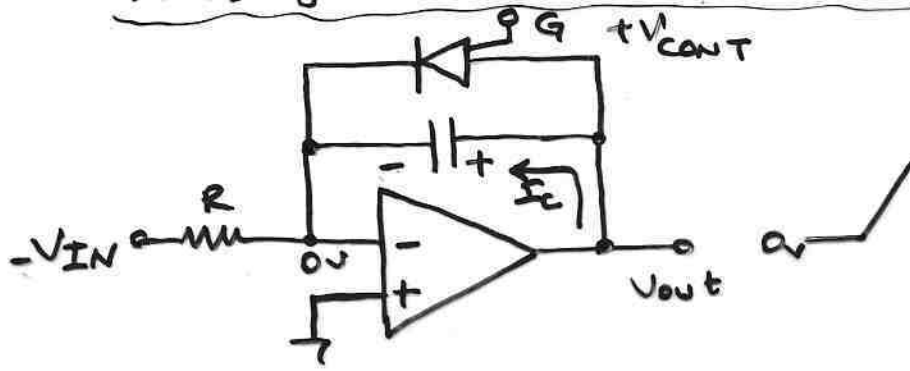
CLAPP OSC

$$f = \frac{1}{2\pi\sqrt{L_3 C_{es}}}$$

$$C_{es} = C_1 // C_2 // C_3$$



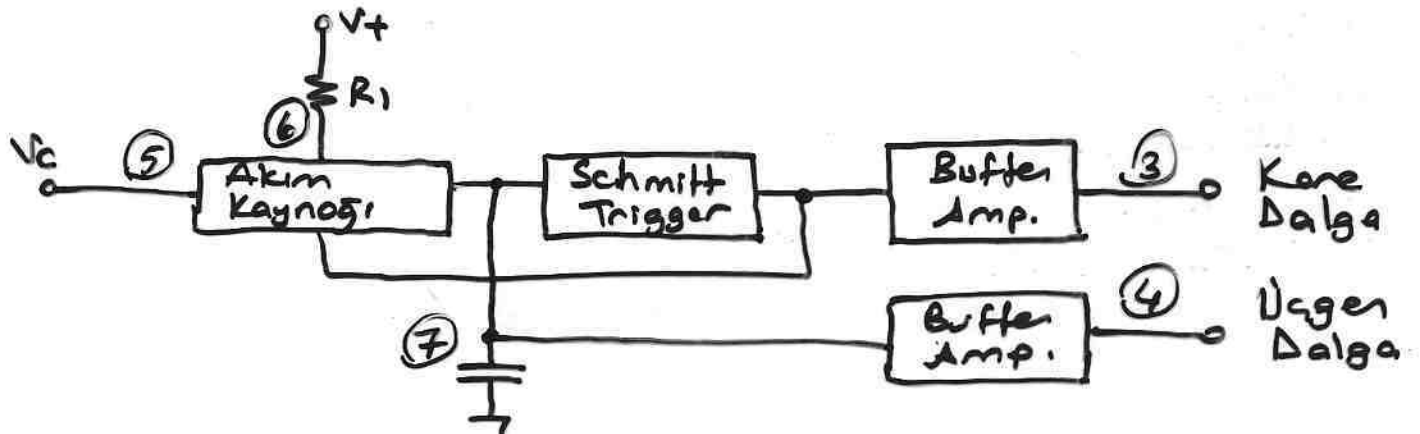
VOLTAJ KONTROLLÜ OSC (VCO)

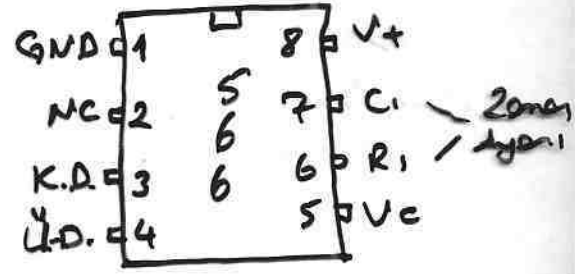
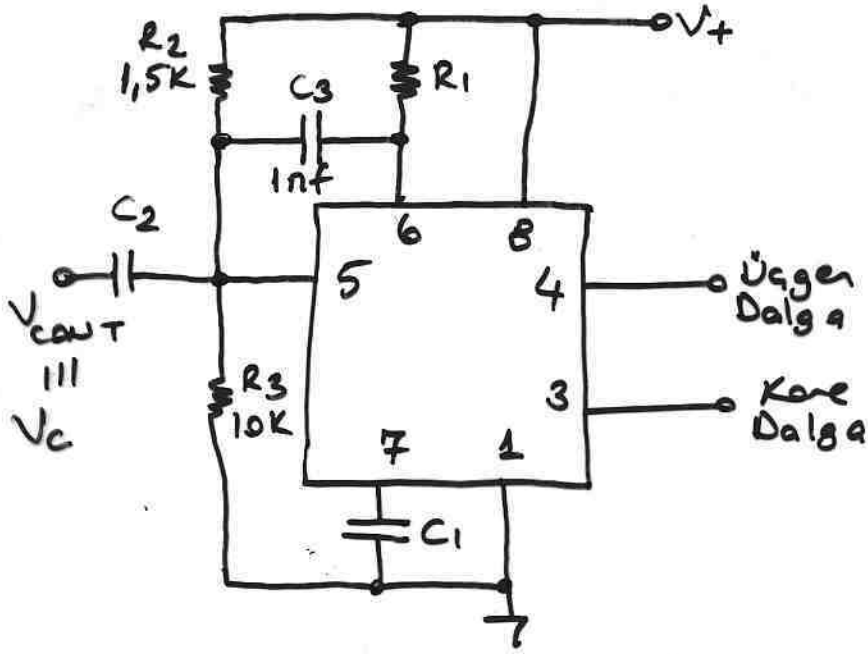


PUT, anod (A) voltajı, gate (G) voltajını aştığı anda iletme geçer. Bu nedenle V_{CONT} geriliminin değeri, PUT'un kondensatörü deşarj etmek için iletme geçmeden önce çıkış voltajının enişebileceği gerilgi tespit eder ve bu değişim frekansı ayarlar.

İntegral Alıcı VCO devresi

566 integral alıcı VCO devresine bir örnek tir. Blok diyagramında görüldüğü gibi R_1 , C_1 ve V_c ile ayarlanan frekansta kare ve üçgen dalga üretir.





566 Tipik Bağlantısı

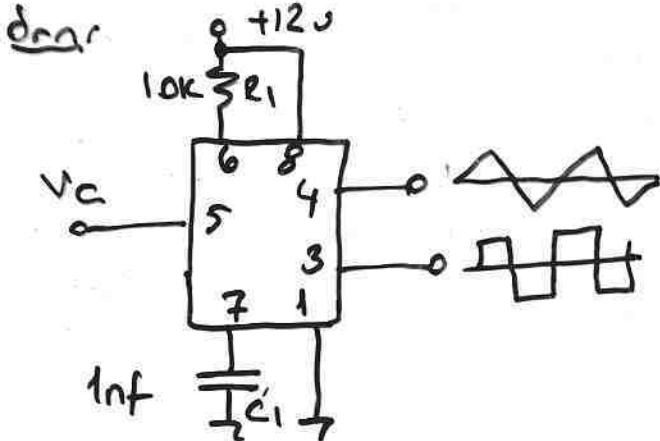
R_2 ve R_3 ile oluşturulan voltaj bölücü devre serbest çalışma (veya) merkez frekansını ayarlar. 5. bacakta voltaj V_c aşağıdaki alan içinde olmalıdır. V_+ da kaynak voltajıdır.

$$0.75 V_+ \leq V_c \leq V_+ \quad (1)$$

Değişken kontrol voltajı V_{cont} C_2 sayesinde 5 nolu uçta voltaj değişimi ile birleşir böylece üretilen frekans aşağıdaki formüle göre bulunur.

$$f_o = \frac{2 [(V_+) - V_c]}{R_1 C_1 V_+} \quad (2)$$

Bir başka uygulama ise de bu voltajın eşitlik (1) ile ifade edilen limitler içinde olmak üzere 5 nolu kontrol girişine direkt olarak uygulanaktır. DC voltajdaki her değişim frekansın değişmesine sebep olur. V_c artarsa f_o azalır.



V_c , 10V'den 11V'a kadar değişmektedir. Çıkış frekansındaki değişimi hesaplayınız.

$$V_c = 10V \Rightarrow f_o = \frac{2 (12V - 10V)}{10K \cdot 1.159 \cdot 12V}$$

$$f_o = 33.33 KHz$$

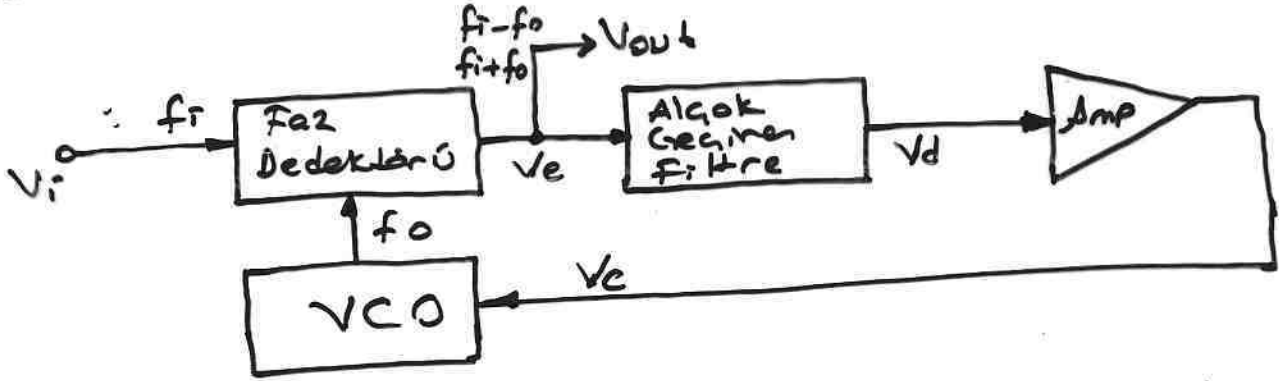
$$V_c = 11V \Rightarrow f_o = \frac{2 (12V - 11V)}{10K \cdot 1.159 \cdot 12V} = 16.67 KHz$$

Çıkış frekansındaki değişim:

$$\Delta f_o = 33.33 KHz - 16.67 KHz = 16.66 KHz$$

FAZ KİLİTLİ LOOP (PLL)

PLL, bir faz dedektörü, bir alçak geçiren filtre ve bir voltaj kontrollü osilatörden (VCO) oluşan geribeslemeli bir devredir. Kommunikasyon sistemlerinde, alıcılarda (TV) demodulatörlerde (FM) modemlerde ve dekodörlerde yaygını olarak kullanılır.



Giris sinyali olmadığında hata voltajı (V_e) 0'dır ve frekans VCO'nun ürettiği f_o temel frekansıdır. Buna serbest dalga veya merkez frekansı denir. Bir giriş sinyali uygulandığı zaman faz dedektörü giriş sinyalinin fazını ve frekansını VCO frekansı ile karşılaştırır ve hata voltajını üretir. Bu hata voltajı giriş frekans ve VCO frekansının arasındaki faz ve frekans farkıyla orantılıdır. Hata voltajı karşılaştırılan iki frekansın fark ve toplam bileşenlerini kapsar $f_i - f_o$, $f_i + f_o$. Alçak geçiren filtre yalnızca fark frekansını (V_d) geçirir. ki bu ileri bileşenden düşük olanıdır. Bu sinyal yükseltilenerek VCO'ya, V_c kontrol voltajı olarak geri beslenir. VCO frekansının f_i frekansını izlemesi beklenir. V_c ile VCO frekansını değiştirilerek f_i 'ye yaklaşan frekanslar üretir. Bu döngü $f_i = f_o$ olana kadar devam eder. $f_i = f_o$ olduğunda $V_e = 0$ olur. VCO'nun f_i 'yi izleyebilmeye başladığı alt ve üst frekans sinyalleri aralığına yakalama sahası denir. VCO'nun $f_i = f_o$ olduktan sonra oluşan sinyal değişimlerini izleyebildiği alt ve üst frekans aralığına da kilitleme sahası denir.

Toplam ve Fark Frekansları : Faz dedektörü bir çoklayıcı gibi giriş frekansı f_i ve VCO frekansı f_o 'nun toplam ve farkını üretir. Bu işlemi matematiksel olarak ifade edersek;

$$V = V_p \cdot \sin 2\pi f t \quad \text{bir sinüsü ifade ederse,}$$

Giriş sinyali ve VCO voltajını şöyle yazabiliriz;

$$V_i = V_{ip} \sin 2\pi f_i t$$

$$V_o = V_{op} \sin 2\pi f_o t$$

Bu iki sinyal faz dedektöründe karşılaştığında aşağıdaki voltaj üretilir;

$$V_{out} = V_{ip} V_{op} (\sin 2\pi f_i t) (\sin 2\pi f_o t)$$

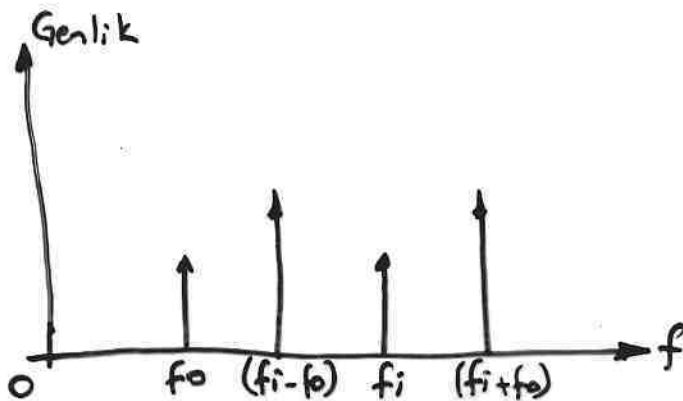
$$(\sin A) (\sin B) = \frac{1}{2} [\cos (A-B) - \cos (A+B)]$$

$$V_{out} = \frac{V_{ip} \cdot V_{op}}{2} [\cos (2\pi f_i t - 2\pi f_o t) - \cos (2\pi f_i t + 2\pi f_o t)]$$

$$V_{out} = \frac{V_{ip} \cdot V_{op}}{2} [\cos 2\pi (f_i - f_o) t - \cos 2\pi (f_i + f_o) t]$$

$$V_{out} = \frac{V_{ip} V_{op}}{2} \cos 2\pi (f_i - f_o) t - \frac{V_{ip} V_{op}}{2} \cos 2\pi (f_i + f_o) t$$

Görüldüğü gibi faz dedektörünün çıkışı fark frekansı bileşenini $(f_i - f_o)$ ve toplam frekans bileşenini $(f_i + f_o)$ içerir.



Faz dedektörü frekans spektrumu

İki sinüs dalgası (eşit frekanslı) bir faz dedektörüne giriş olarak uygulandığında çıkış; sinyallerin faz açıları-
nın farkıyla orantılı dc bir bileşene ve giriş fre-
kansının iki katı ac bir bileşene sahiptir.

$$V_1 = V_{p1} \sin 2\pi f t$$

$$V_2 = V_{p2} \sin (2\pi f t + \phi) \rightarrow \text{faz farkı}$$

$$\sin A \cdot \sin B = \frac{1}{2} [\cos (A-B) - \cos (A+B)]$$

$$V_{out} = V_{p1} \cdot V_{p2} \sin (2\pi f t) \sin (2\pi f t + \phi)$$

$$= \frac{V_{p1} \cdot V_{p2}}{2} [\cos (2\pi f t - 2\pi f t + \phi) - \cos (2\pi f t + 2\pi f t + \phi)]$$

$$= \frac{V_{p1} \cdot V_{p2}}{2} [\cos \phi - \cos (2\pi 2 f t + \phi)]$$

$$V_{out} = \frac{V_{p1} V_{p2}}{2} \cos \phi - \frac{V_{p1} V_{p2}}{2} \cos (2\pi 2 f t + \phi)$$

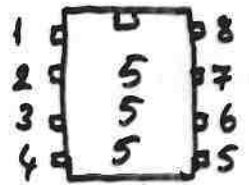
Bu eşitlikteki ilk terim, değer faz açısı ϕ 'ye bağlı olan terimdir;

$$V_{out(dc)} = \frac{V_{p1} V_{p2} \cos \phi}{2}$$

$$\cos \phi = \frac{2 V_{out(dc)}}{V_{p1} V_{p2}}$$

Faz dedektörü çıkışındadır bu iki bileşenden ac olan bileşen filtrelerin (A.G.F) dc bileşen ise VCO'ya geri beslenir.

555 Zamanlayıcı Entegresi



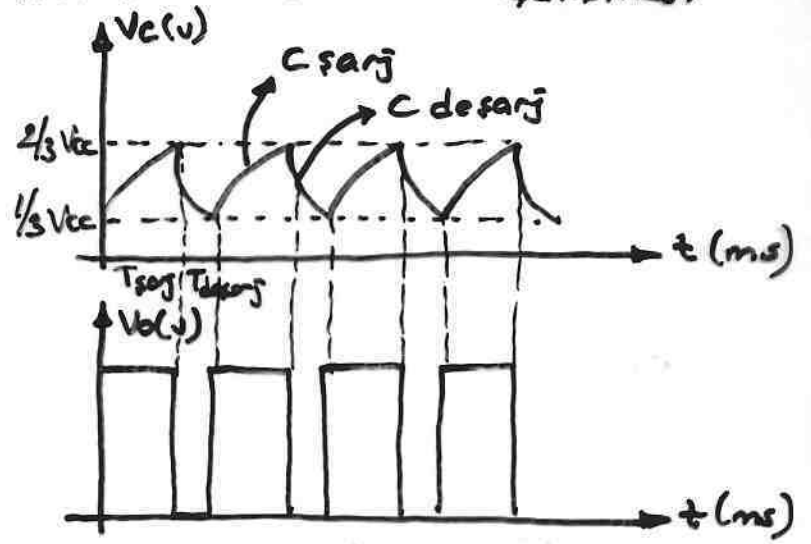
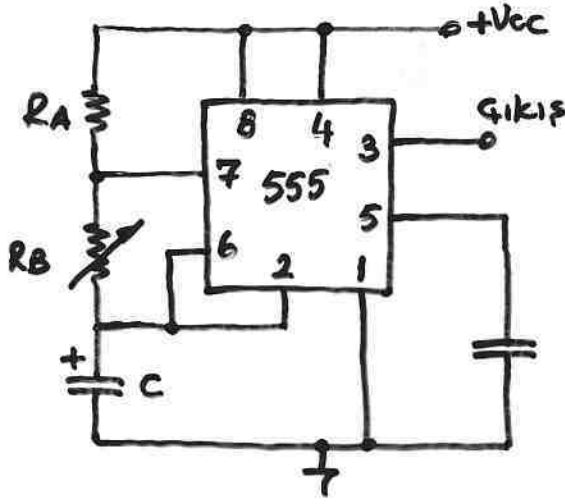
R	S	Q	$\bar{Q}$
0	0	Q	$\bar{Q}$
0	1	1	0
1	0	0	1
1	1	Belirsiz	

Entegreye 4,5-16v arasında besleme yapılabilir. Çıkışından 200mA'e kadar akım çekilebilir. Zamanlayıcı devresi olarak kullanıldığında R-C devresi yardımıyla M_n ile dakikalar arasında zamanlama yapılabilir. Vcc gerilimi 3 ϕ eşit direnç üzerinde paylaştırılmıştır. K_1 ve K_2 komparatörlerdir. T_2 transistörü RS F/F'in çıkışına göre (0-1) ya kesimde ya da doyunda çalışacağından çıkış da 0 ya da 1 olacaktır. İnveter hem tersleme yapan hem de akım kazancı sağlar. Uygulanılarda genellikle 2 ve 6 nolu uçlar birleştirilerek buraya bir RC devresi bağlanır. Böylelikle C üzerinde oluşan gerilim komparatörler için karşılaştırma gerilimlerinden biri olur.

4) nolu uç zamanlayıcıyı sıfırlar. T₂ PNP tipi bir transistördür. İletime geçirme için 4) nolu uca 2Vbe'den daha negatif bir gerilim uygulamalıdır. T₂ iletime geçtiğinde T₁'de iletime geçeceğinden 7) nolu uca bağlı olan kondansatör deşarj olacağından devre durumu sıfırlanır. Silme söz konusu değilse bu uç Vcc'ye 8) bağlanarak T₂ daima kesimde tutulur.

⑤ now ugle gımetler gerilimlerin degerler degıstırılabilir. Bu ug kullanılmıyorsa kondensatör üzerinden sağe yapılır.

555'in Astable Multivibratör Modunda Çalışması



$$T_{şarj} = 0,693 (R_A + R_B) \cdot C$$

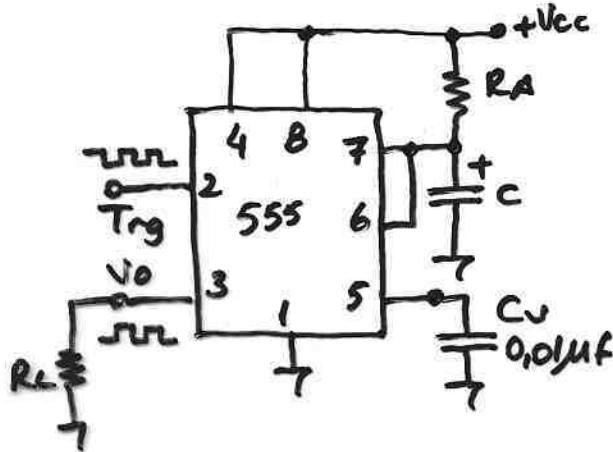
$$T = T_{şarj} + T_{deşarj}$$

$$T_{deşarj} = 0,693 R_B \cdot C$$

$$f = \frac{1}{T} = \frac{1}{(R_A + 2R_B) \cdot C \cdot 0,693} = \frac{1,44}{(R_A + 2R_B) C}$$

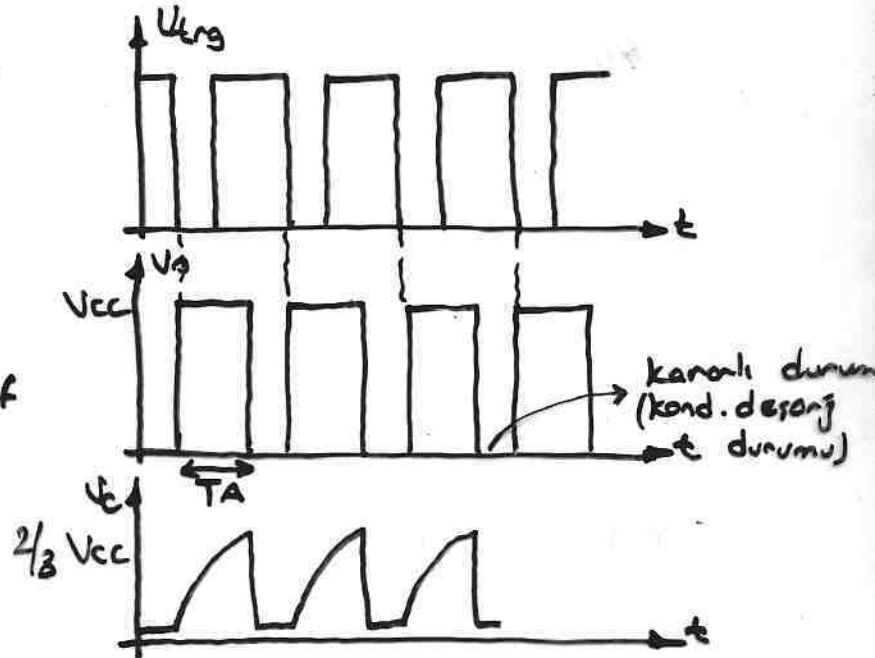
$R_A \gg \frac{V_{CC}}{0,2}$ olmalıdır, yani R_A üzerindeki akım $200mA$ 'i geçmemelidir.

555'in Monostable Multivibratör Modunda Çalışması



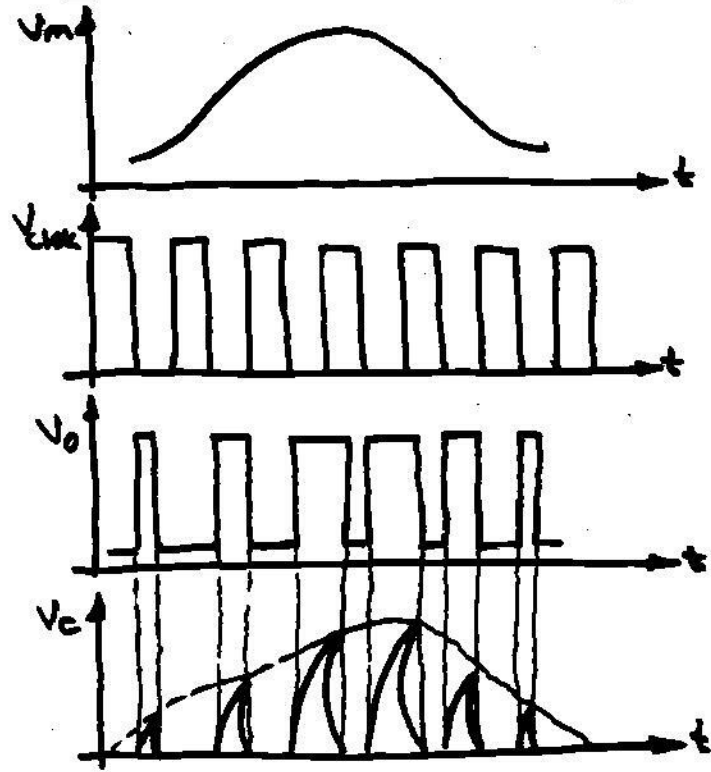
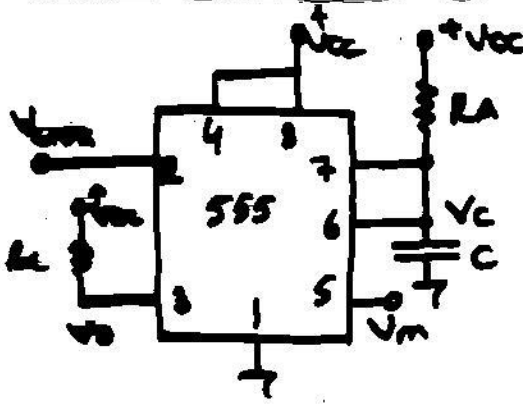
$$T_A = 1,1 \cdot R_A \cdot C$$

Kondansatör şarj zamanı



Tetikleme sinyali negatiftir. Multivibratör kapanırken 0 çıkış verir. Negatif tetikleme geldikçe çıkış 1 olur. Bir süre sonra kendiliğinden kapanlı duruma döner.

555 ile Pals Genişlik Modulatoru Devresi

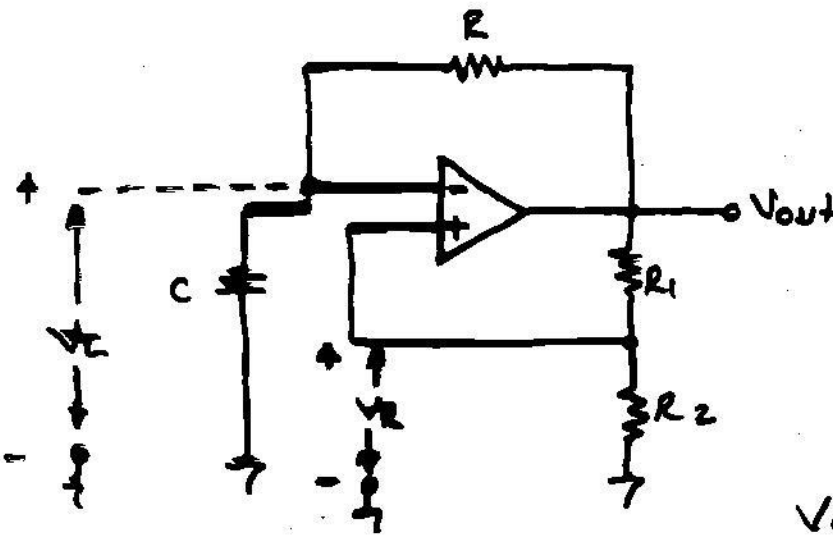


Kararlı durumda çıkış 0'dır. Pals uygulandığında çıkış 1'e gider. Burada (1. RA.C) sayısı kadar katman tekrar kararlı duruma geçer.

(1. RA.C) komparatörün referans geriliminin $2/3 V_{cc}$ 'ye ulaştığı gerilimdir.

V_{cc} değiştiğinde buradaki 1.1 katsayısı değişir.

Op-amp kullanılarak yapılan kare dalga üretici



$$\alpha = \frac{R_2}{R_1 + R_2}$$

$$V_R = \alpha \cdot V_{out}$$

$$V_C = [V_F + (V_i - V_F) e^{-t/RC}]$$

$$V_F = V_{out} + |V_{sat}|$$

$$V_i = -\alpha |V_{sat}|$$

$$V_C = |V_{sat}| + (-\alpha |V_{sat}| - |V_{sat}|) e^{-t/RC}$$

$$V_C = -|V_{sat}| + (\alpha |V_{sat}| + |V_{sat}|) e^{-t/RC}$$

$$T/2 < t < T$$

$$V_F = V_{out} - |V_{sat}|$$

$$V_i = +\alpha |V_{sat}|$$

V_{sat} 'ları yok ederek,

$$\frac{1-\alpha}{1+\alpha} = e^{-T/2RC}$$

$$T = -2RC \ln \frac{1-\alpha}{1+\alpha} \quad \text{Kare dalga periyodu}$$

