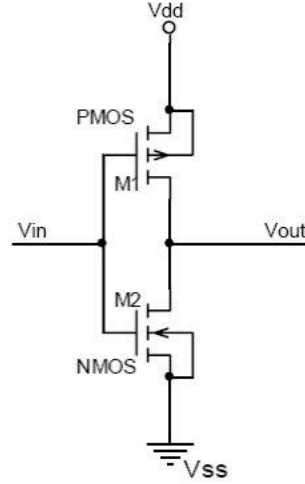


Bu deneyde, tersleyicinin üzerinde harcanan gücü ve bu değeri etkileyen faktörleri inceleyeceğiz. Ayrıca tersleyicide kullanılan teknolojiye uygun çalışma voltajının seçilmesini çalışacağız.

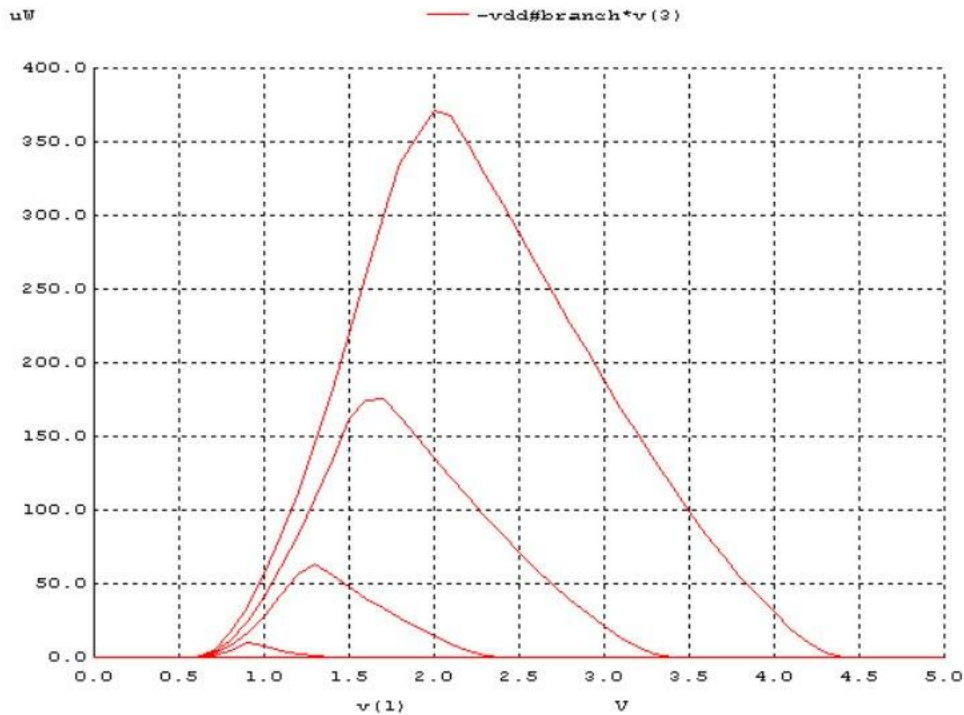
1) Deneyin bu bölümünde Tablo – 1’de verilen model tanımlamalarını kullanarak, Şekil-1’deki ağ listesini oluşturdum. Ağ listesini oluştururken, verildiği gibi PMOS için $L/W = 1.2\mu/5.4\mu$ ve NMOS için $L/W = 1.2\mu/1.8\mu$ oranlarını kullandım.



Şekil 1 – CMOS Tersleyici dinamik modeli

a)

DC analiz Vdd=0-5V arası	- Giriş gerilimine göre devrenin statik harcadığı gücü değişen vdd gerilimleri için elde edin, en yüksek değerini nerede almaktadır belirtin. - Vdd voltajının etkisi nedir, oranlar vererek açıklayın.
-----------------------------	--



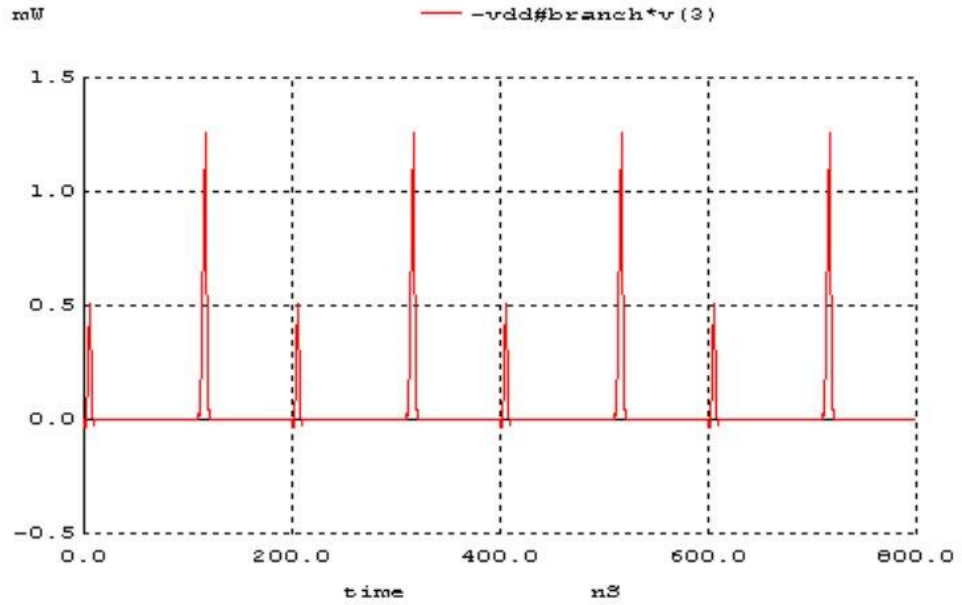
Ön sayfadaki grafikte, V_{DD} 0-5V arasında değişirken PMOS'un harcadığı gücü elde ettim. V_{DD} , 2.7 V civarında iken NMOS ve PMOS çok kısa bir süre için ON, olur bu nedenle statik olarak harcadığı güç artar. Çünkü V_{DD} ile toprak arasında doğrudan bir yol oluşur(direct path). Bu da statik güç tüketimine neden olur.

V_{DD} 'nin artışı, statik gücü 'quadratic' olarak arttırmaktadır. Çünkü " $P = V_{DD} * I$ " dır ve V_{DD} 'nin artışı akımın da artmasına neden olur.

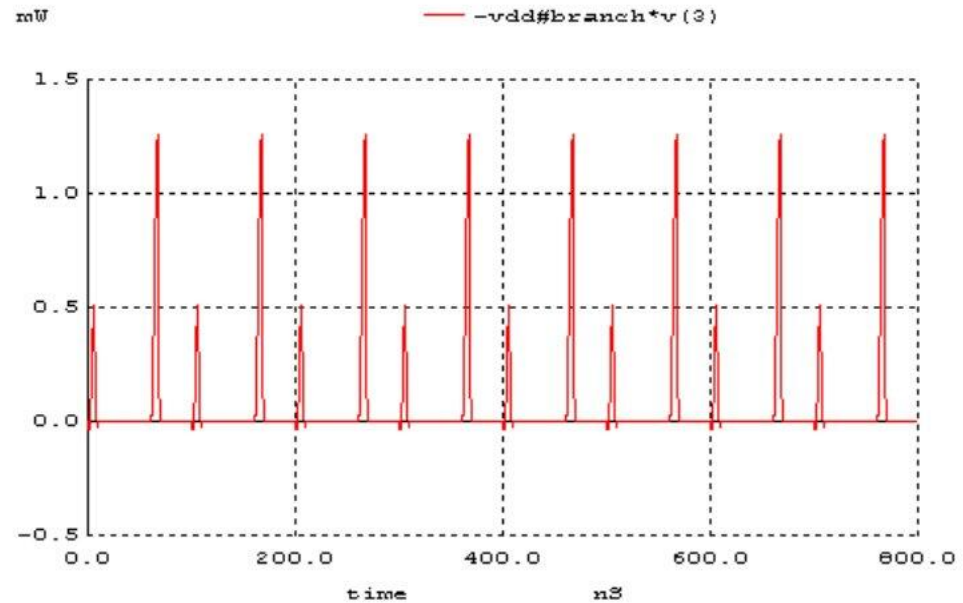
b)

Geçici Durum Analizi $C_L=0.1p$ $Per=200n$ $V_{dd}=5V$	- Devrenin anahtarlama stüresince hangi durumda en yüksek güç tüketimine sahiptir. - Devrenin anahtarlama süresince ortalama ne kadar güç tüketmektedir? - Benzetim sonuçlarına göre ortalama güç tüketim oranının değişimi nedir?
Geçici Durum Analizi $C_L=0.1p$ $Per=100n$ $V_{dd}=5V$	

b1)



b2)



Formül " $P_{dyn}=C*V_{dd}^2*f$ " şeklindedir. Periyot azaldıkça frekans artar. Bu nedenle periyot 100 ns iken güç tüketimi 200 ns olandan daha fazla çıkmıştır. " $P_{dyn} = C*V_{dd}^2*f*P_{0 \rightarrow 1}$ "

Grafiklerden de görüldüğü gibi en yüksek güç tüketimi 0-1 geçişinde harcanır. Çünkü anahtarlama 0'dan 1'e giderken kapasitörü doldurmak için güç harcanır. 0'dan 1'e geçişte ise kapasitör boşalacağı için güç harcanmaz.

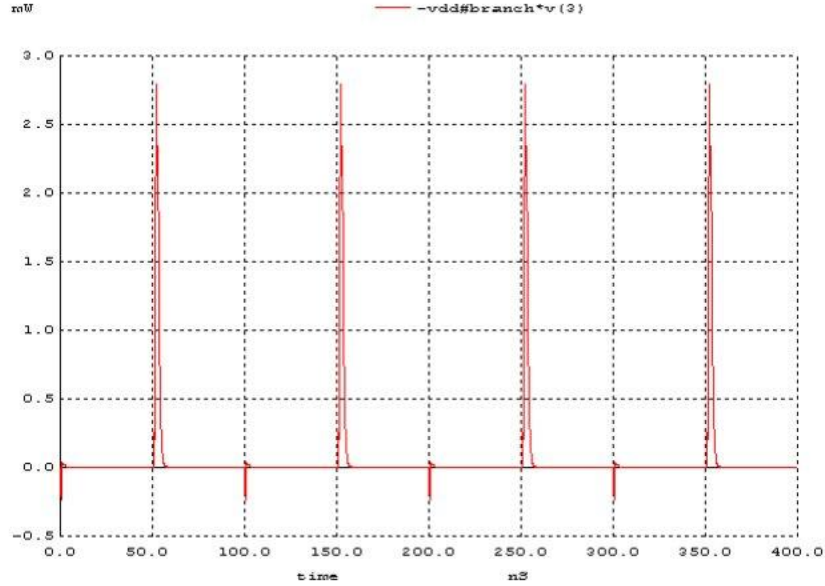
Devrede anahtarlama süresince ortalama 15.1µW'lık güç harcanır.

Analiz süresinin uzunluğuna bağlı olarak ortalama güç tüketimi benzetim sonuçlarında değişecektir.

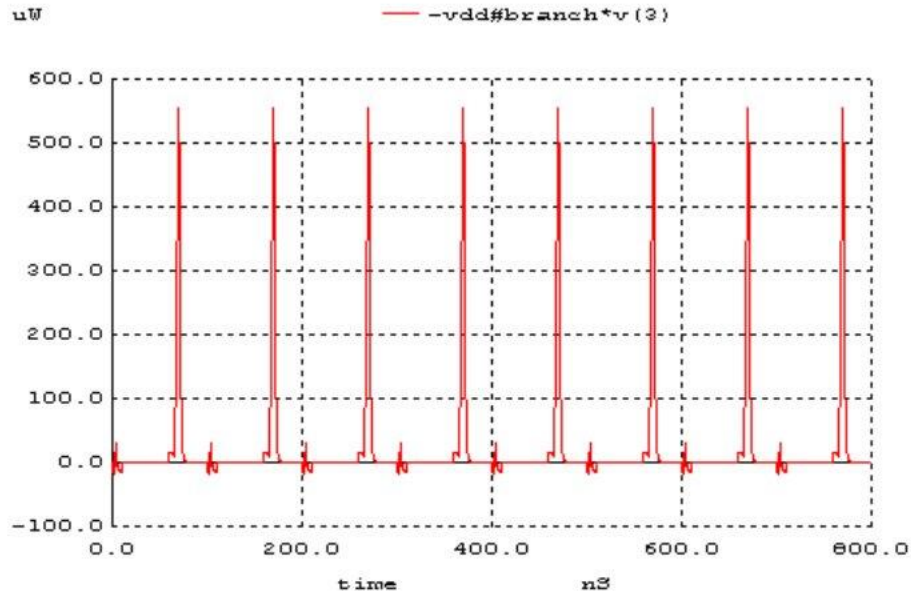
c)

Geçici Durum Analizi $C_L=0.2p$ $Per=100n$ $V_{dd}=5V$	- Devrenin anahtarlama süresince ortalama ne kadar güç tüketmektedir? - Benzetim sonuçlarına göre ortalama güç tüketim oranının değişimi nedir?
Geçici Durum Analizi $C_L=0.2p$ $Per=100n$ $V_{dd}=3V$	

c1)



c2)



Önceki sayfadaki grafiklerde, kapasitör ve periyot değerleri aynı iken V_{DD} 'nin değişimine göre güç tüketimi görülmektedir.

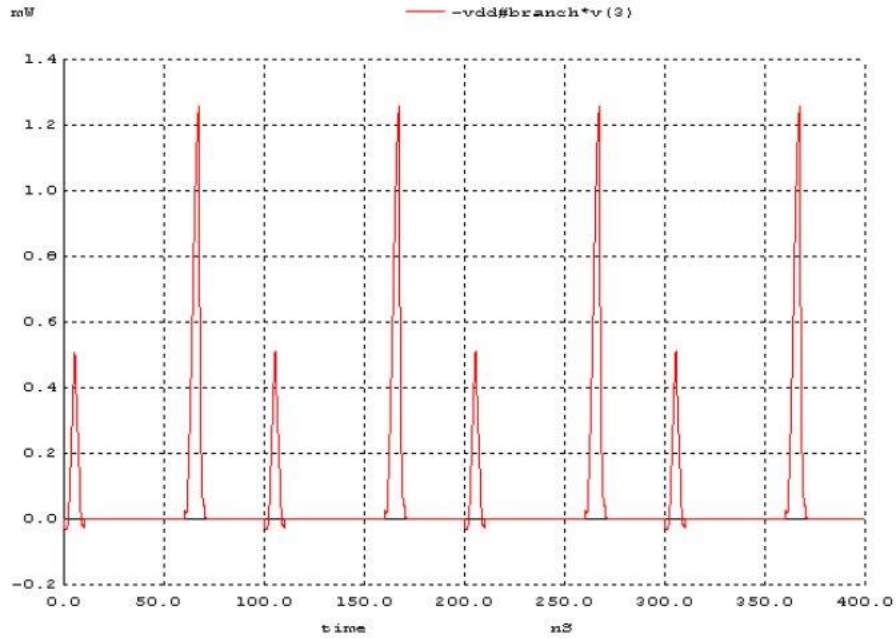
Anahtarlama süresince ortalama güç $30.14\mu W$ 'tır.

V_{DD} voltajını 5V'dan 3V'a düşürdüğümüzde güç tüketimi düştüğü gözlenmektedir. " $P_{dyn}=C*V_{dd}^2*f$ " formülünden de görüldüğü gibi V_{DD} voltajı düştükçe harcanan güç azalmaktadır.

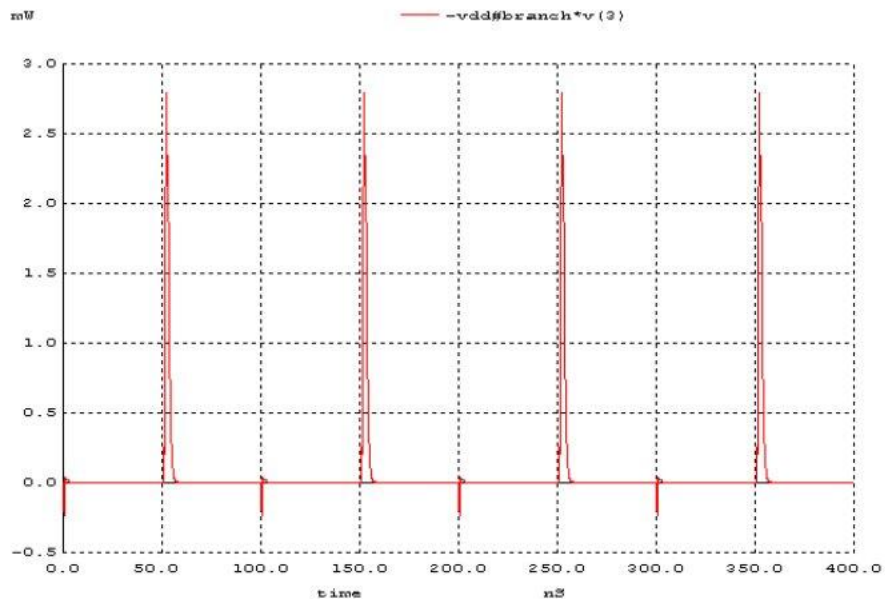
d)

Geçici Durum Analizi $C_L=0.1p$ $Per=100n$ $V_{dd}=5V$	- Devrenin anahtarlama süresince ortalama ne kadar güç tüketmektedir? - Benzetim sonuçlarına göre ortalama güç tüketim oranının değişimi nedir?
Geçici Durum Analizi $C_L=0.2p$ $Per=100n$ $V_{dd}=5V$	

d1)



d2)

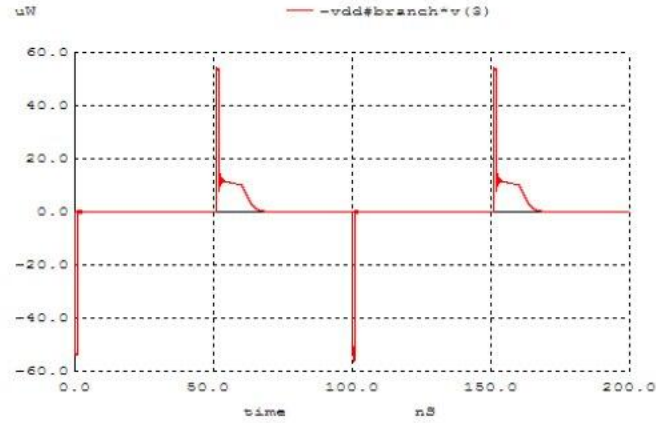


d1 için; $P_{0 \rightarrow 1} = 4/4 = 1$ & $f=10\text{MHZ}$ & $P_{\text{dyn}}=25\mu\text{W}$
d2 için; $P_{0 \rightarrow 1} = 4/4 = 1$ & $f=10\text{MHZ}$ & $P_{\text{dyn}}=50\mu\text{W}$

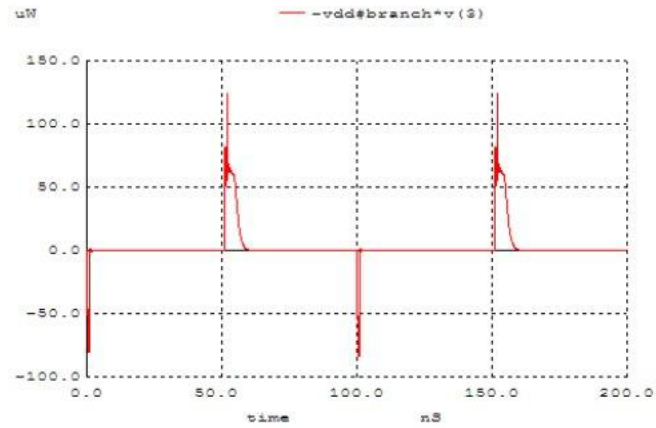
$$50\mu\text{W}/25\mu\text{W} = 2$$

“ $P_{\text{dyn}}=C \cdot V_{\text{dd}}^2 \cdot f$ ” formülünden de görüldüğü gibi, kapasitör 2 katına çıkarılırsa harcanan gücünde iki katına çıkması gerekir. Yani kapasitör ile güç tüketimi doğru orantılıdır. Yukarıdaki sonuçta da kapasitör 2 katına çıktığında, güç tüketimi de 2 katına çıkmıştır.

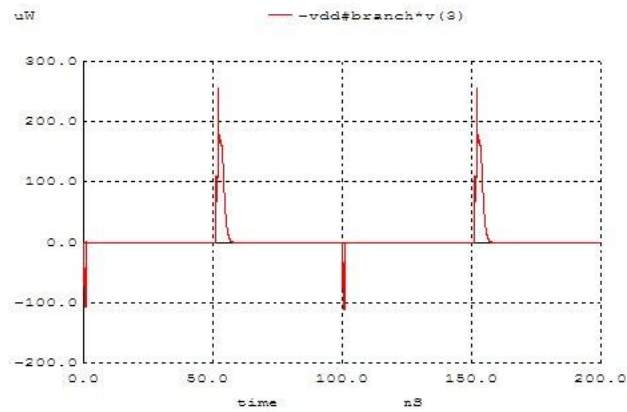
2)



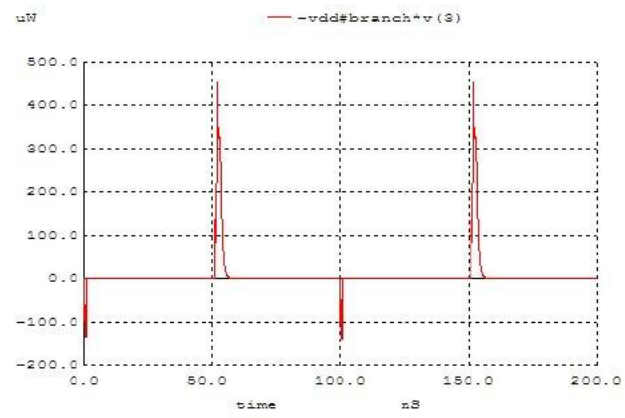
V = 1V



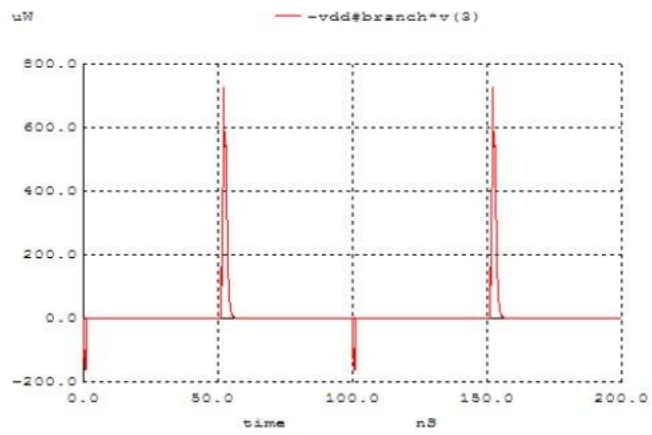
V = 1.5 V



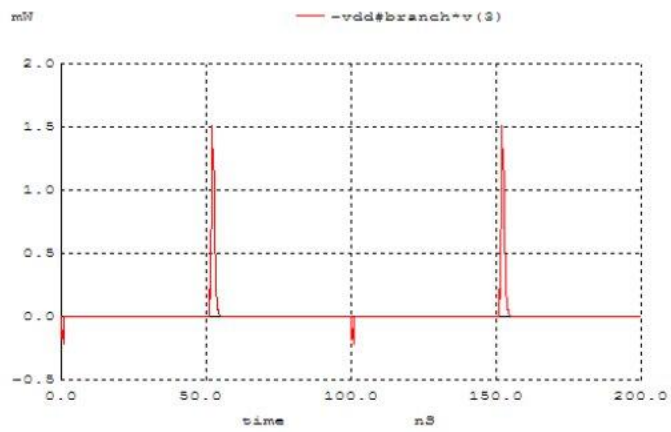
V = 2 V



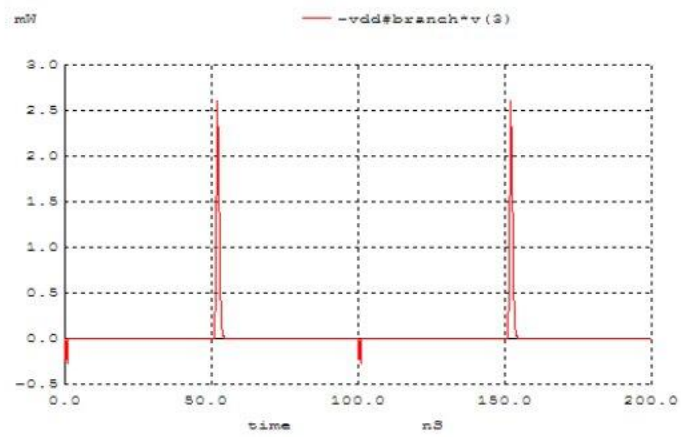
V = 2.5V



V = 3V

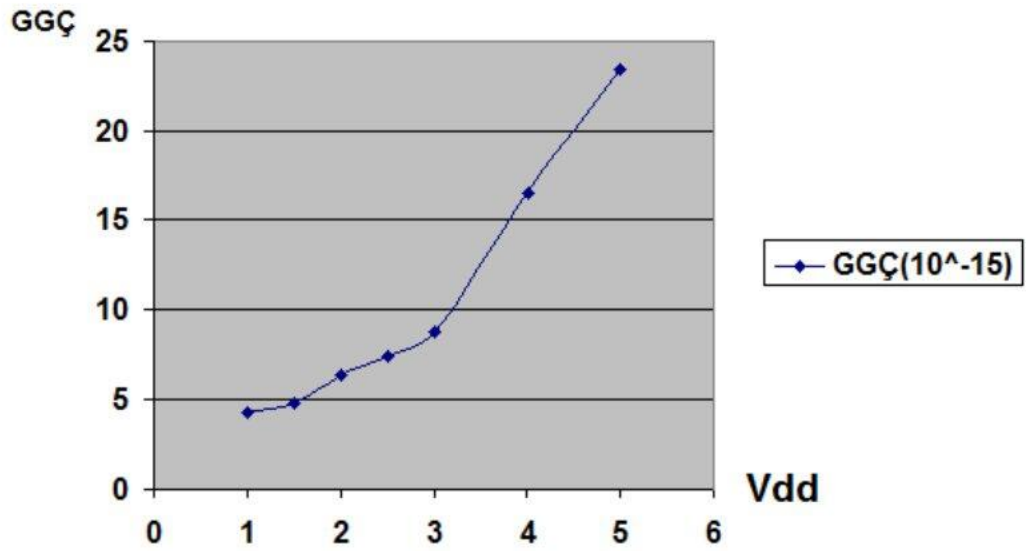


V = 4V



V = 5V

V_{dd}	t_p (Gecikme süresi)(ps)	Güç tüketimi (W)	Güç Gecikme Çarpanı (W)
1V	3550	$1.19 \cdot 10^{-6}$	$4.23 \cdot 10^{-15}$
1.5V	1850	$2.6 \cdot 10^{-6}$	$4.81 \cdot 10^{-15}$
2V	1350	$4.7 \cdot 10^{-6}$	$6.34 \cdot 10^{-15}$
2.5V	1000	$7.36 \cdot 10^{-6}$	$7.4 \cdot 10^{-15}$
3V	820	$1.06 \cdot 10^{-5}$	$8.7 \cdot 10^{-15}$
4V	850	$1.93 \cdot 10^{-5}$	$16.41 \cdot 10^{-15}$
5V	750	$3.12 \cdot 10^{-5}$	$23.4 \cdot 10^{-15}$



Bu grafik ve değerler incelediğinde, en iyi performansın $V_{DD} = 2.5V$ değerinde elde edildiği görülmektedir.

Kısa kanallı MOSFET'lerde gecikme süreleri daha kısa olur, dirençler ve t_p süreleri azalır. Fakat ortalama güç değerleri değişmeyeceğinden, güç gecikme çarpanının azalması beklenir.