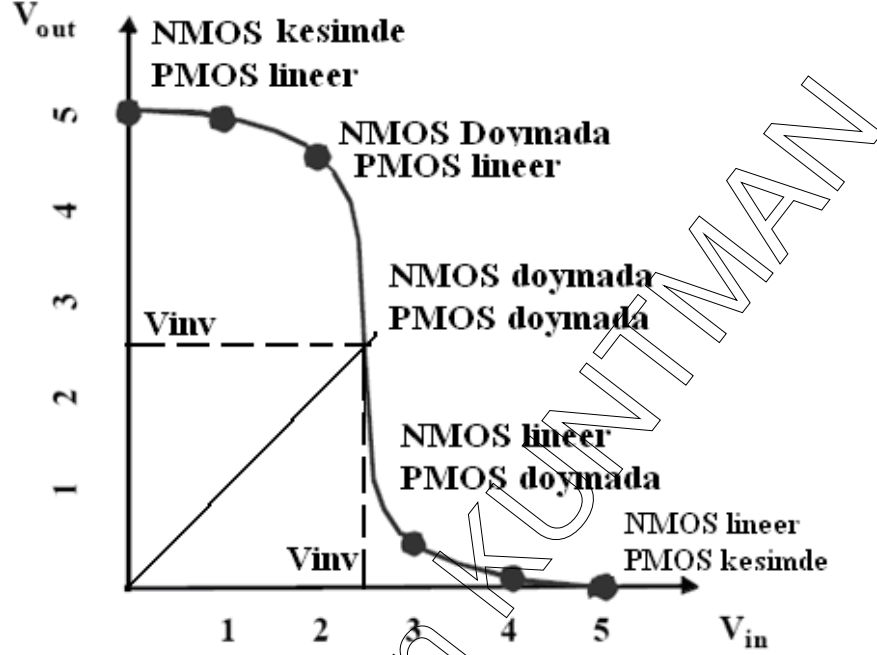




Şekil 6-7: CMOS eviricinin geçiş öz eğrisi

7. BİPOLAR TÜMDEVRELER

Teknolojinin son yıllarda geldiği nokta MOS ve CMOS ağırlıklı olmasına rağmen Bipolar tümdevreler jonksiyon izolasyonlu ve dielektrik izolasyonlu olmak üzere iki ana gruba ayrılırlar. Standart üretimde jonksiyon izolasyonlu bipolar tümdevreler daha yaygındır. Bipolar tümdevre üretimi için en az 5-8 maske adımından yararlanır. Bu adımlar epitaksi, p-difüzyon, n-difüzyon, oksitleme, kontak, metal bağlantı pabuçları, izolasyon sayılabilir. Herbiri için uygun maske ile litografi işlemi yapılır.

7.1. Jonksiyon İzolasyonlu Bipolar Tümdevre Teknolojisi

Yaygın olarak kullanılan jonksiyon izolasyonlu bipolar tümdevre(JIBT) teknolojisidir. Tümdevrenin herbir elemanı bir izolasyon adasında oluşturulur. İzolasyon adası epitaksi işlemi ile gerçekleştirilir. İzolasyon, izolasyon adası ile taban arasında oluşan jonksiyonun tıkama yönünde kutuplanmasıyla gerçekleşir.

Jonksiyon izolasyonlu bipolar devrelerde en temel eleman npn tranzistördür. Npn tranzistörde n-tipi katkıli emetör ve kolektör ile p-tipi katkıli baz bağlama bölgeleri vardır.

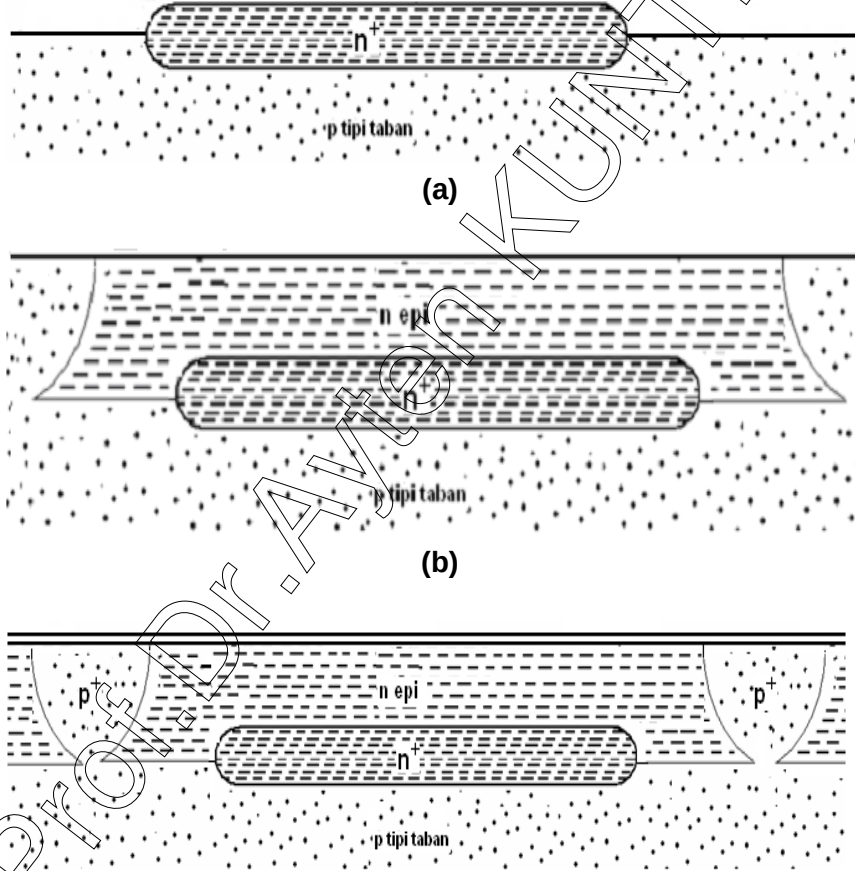
Emetör bölgesi, tranzistörün katkı yoğunluğu en yüksek bölgesidir. Gövde direnci birkaç ohm civarındadır. Kolektör bölgesi ise katkı yoğunluğunun en düşük olduğu bölgedir. Gövde direnci oldukça yüksektir. Katkı yoğunluğu emetör ve kolektör bölgesinin arasında yer alan baz bölgesinin katkı yoğunluğu ise on ohmlar mertebesindedir. Jonksiyon izolasyonlu bipolar npn tranzistörün düşey kesiti ve işlem basamakları Şekil 7-1' de verilmiştir. Üretiminde 400µm kalınlığında 4 inçlik Si pul(wafer) taban olarak kullanılır. Taban p-tipidir ve katkı yoğunluğu $10^{16} 1/cm^3$ 'tür.

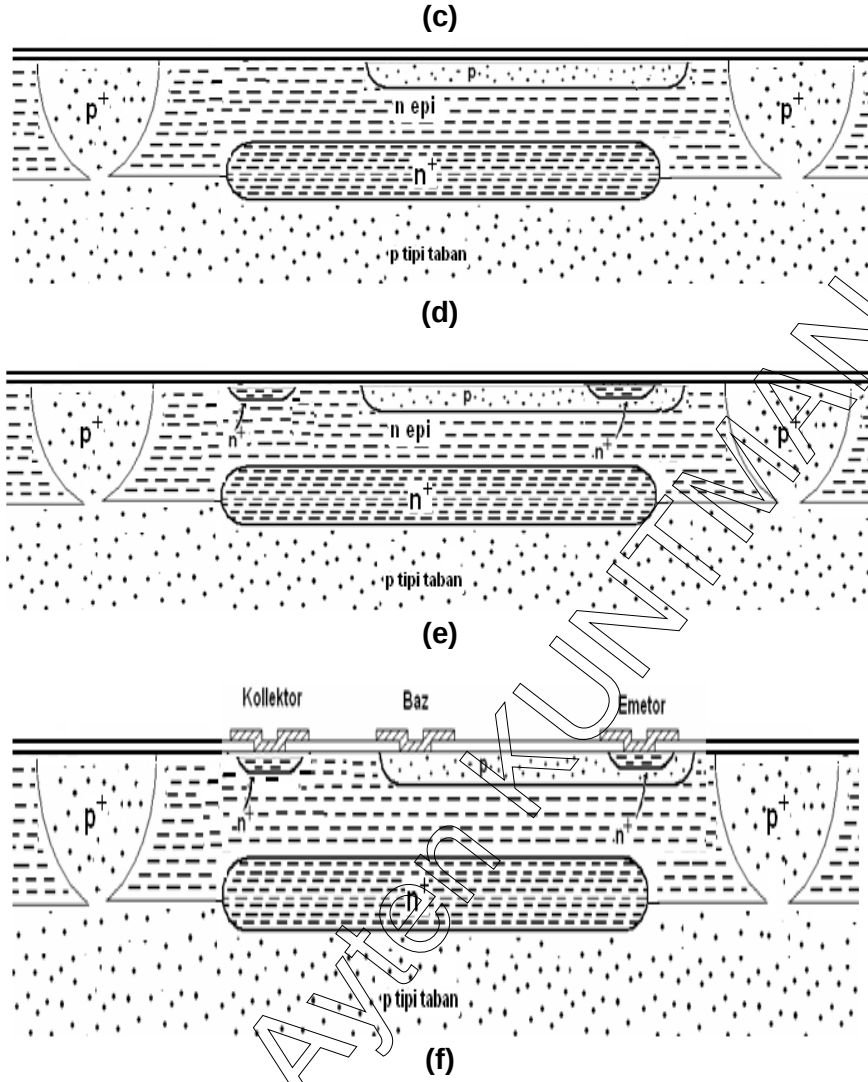
Birinci Adım: 1.maskenin uygulanması ve n+ difüzyon adımıdır. Kolektörün bir kısmıdır. Tranzistörde iyi performans sağlamak ve parazitik direnci azaltmak için kullanılan bir adımdır. N-tipi difüzyonda katkı yoğunluğu yüksektir. Difüzyon derinliği yaklaşık 8µm'dir. Bu adım "Gömük Tabaka Difüzyonu" olarak isimlendirilir. Şekil 7-1.a' da görülmektedir.

İkinci Adım : Şekil 7-1.b' den görüldüğü gibi birinci adımdan sonra oksit soyularak epitaksi büyütülür. Epitaksiyel büyütmeyle oluşturulan epi bölgesi transistorün kolektörünü oluşturur. Ayrıca elemanın içinde oluşturulacağı izolasyon adası da bu bölgedir. N-Epi bölgesinin katkı yoğunluğu $10^{15} 1/cm^3$, difüzyon derinliği 15-20µm' dir. Tranzistörün kolektör baz bölgesinin belverme geriliminde epi bölgesi kalınlığı ve direnci belirler. 36V besleme geriliminde çalışan bir eleman için epitaksi kalınlığı 17µm konsantrasyonu ise $10^{15} 1/cm^3$ olmalıdır. Xxx 36V besleme gerilimi için C-B belvermesi yaklaşık 90V olmalıdır.

Üçüncü Adım: Epitaksiden sonra silisyum yüzeyinde oksit büyütülür ve uygun maske kullanılarak epitaksideki izolasyon adasını oluşturacak p+ difüzyonları yapılır. İzolasyon difüzyonu adımı Şekil 7-1.c' de görülmektedir. Transistörün kolektörü ile p+ difüzyonunun oluşturduğu pn jonksiyonu ters yönde kutuplanarak adanın izolasyonu sağlanır. İzolasyon difüzyonu tabaka direnci 20-40 $\Omega/\square$ civarındadır.

Dördüncü Adım: Dördüncü maske baz difüzyon maskesidir. Yapılan bor difüzyonunun tabaka direnci 100-300 $\Omega/\square$ dur. Baz bölgesi difüzyon sonrası oluşan yapının kesiti Şekil 7-1.d' de görülmektedir.



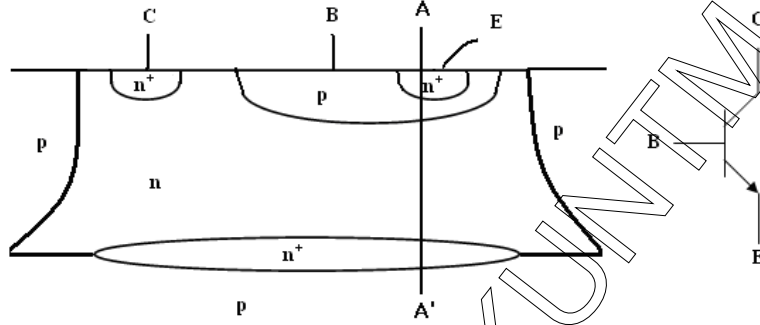


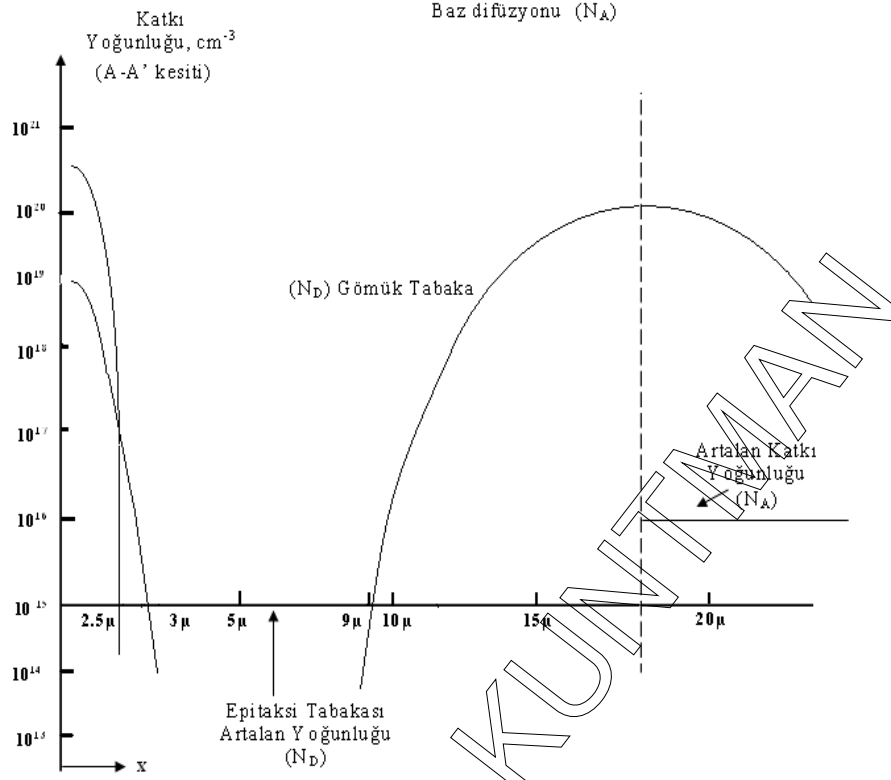
Şekil 7-1: Jonksiyon izolasyonlu bipolar npn transistörün düşey kesiti

Beşinci Adım: 5. maske n^+ difüzyonu olup bu adımda tranzistörün emetör bölgesi ve aynı anda kollektör kontağı oluşturulur. Bu bölgenin derinliği $0.5-2.5\mu m$ civarındadır. Kesiti Şekil 7-1.e' de verilen difüzyonun tabaka direnci $2-10 \Omega/\square$ dur. kollektör bölgesini oluşturan n-epinin katkısı düşük olduğundan iyi

kontak alabilmek için yüksek katkılı emetör difüzyon adımı bu iş içinde kullanılır.

Altıncı Adım: Kontak maskesi kullanılarak oksit üzerinde elektriksel kontak açmak için tranzistörün emetör, kolektör ve baz bölgelerinde pencere açılır. Kırmık üzerindeki pasif elemanlar için de kontak penceresi açılır. Metalizasyon için ise tüm pul $1\mu\text{m}$ metal kaplanır(Altın veya alüminyum). Ve metal maskesi kullanılarak devre elemanları arasındaki bağlantı yapılır. Kontak maskesi ve metalizasyon sonucunda oluşan yapının kesiti Şekil 7-1' de verilmiştir.





Şekil 7-2: Standart JIBT' de katkı yoğunluğu ve difüzyon derinlikleri

Analog devreler için tipik bir difüzyon grafiği Şekil 7-2' de görülmektedir. A-A' doğrultusunda alına kesit için jonksiyonların katkı yoğunlukları ve difüzyon derinlikleri aşağıda verilmiştir.

Katkı Yoğunlukları:

Taban $\sim 10^{16} \text{ 1/cm}^3$

Epi $\sim 10^{15} \text{ 1/cm}^3$

Baz $\sim 10^{19} \text{ 1/cm}^3$

Emetör $\sim 10^{21} \text{ 1/cm}^3$

Difüzyon Derinlikleri:

Emetör $\sim 2.5 \mu\text{m}$

Baz $\sim 3 \mu\text{m}$

Gömük tabaka $\sim 8 \mu\text{m}$

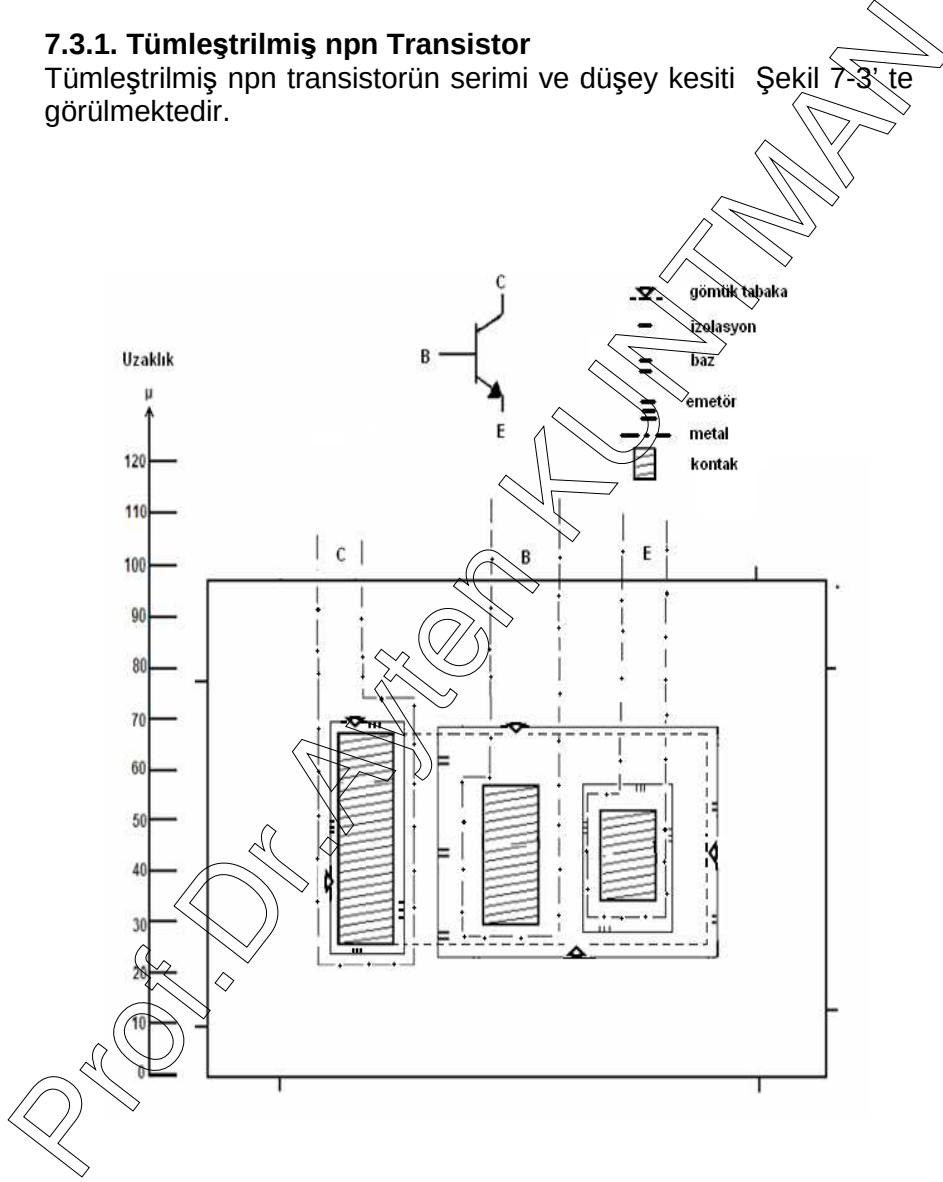
Epi $\sim 17 \mu\text{m}$

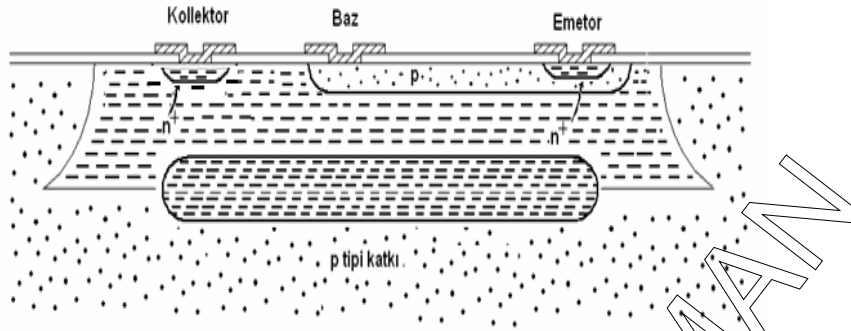
7.3. Bipolar Analog Tümdevrelerde Aktif Elemanlar

Tümdevre üretiminde npn transistor temel yapı taşıdır. Çoğu analog devrelerde akım kazançları ve frekans cevapları düşük olmasına rağmen standart bipolar prosesle birlikte oluşturulabilen pnp tranzistörlerde vardır. Burada aynı taban üzerinde gerçekleştirilen npn, enine pnp ve taban pnp olmak üzere üç farklı yapı anlatılacaktır.

7.3.1. Tümlleştirilmiş npn Transistor

Tümlleştirilmiş npn transistorün serimi ve düşey kesiti Şekil 7-3'te görülmektedir.





Şekil 7-3: npn transistörün düşey kesiti ve serimi

Yukarıda verilen standart tümleştirilmiş bipolar tranzistörde olası boyutlar aşağıda verilmiştir.

Baz bölgesi: $60\mu\text{m} \times 45\mu$
 Kollektör bölgesi: $140\mu\text{m} \times 95\mu\text{m}$
 Kollektör kontağı: $18\mu\text{m} \times 49\mu\text{m}$
 Gömük tabaka: $41\mu\text{m} \times 85\mu\text{m}$
 Baz kontağı: $18\mu\text{m} \times 30\mu\text{m}$
 Emetör kontağı: $18\mu\text{m} \times 25\mu\text{m}$

7.3.2. Bipolar Yapılarda Tasarım İçin Önemli Temel Kavramlar

Jonksiyonun belverme gerilimi
 Bipolar npn Tranzistörün Doyma Akımı
 Bipolar Yapılarda Oluşan Parazitik Direnç
 Bipolar Yapılarda Oluşan Parazitik Kapasiteler

7.3.2.1. Jonksiyonun belverme gerilimi:

Jonksiyonun bozulmadan dayanabileceği maksimum gerilimdir. Belverme gerilimi (7-1) bağıntısından görüldüğü gibi katkı yoğunlukları ve elektrik alanın fonksiyonudur.

$$V_B = \frac{\epsilon(N_A + N_D)}{2qN_A N_D} E_{kritik}^2 \quad (7-1)$$

Burada V_B :jonksiyonun belverme gerilimi

ϵ : Si'un dielektrik geçirgenligi

N_A :p-tipi katkı yoğunluđu

N_D :n-tipi katkı yoğunluđu

q :elektrik yükü($1,6 \times 10^{-19}C$)

E_{kritik} : kritik alan şiddetini göstermektedir. Kritik alan şiddeti ise p-tipi ve n-tipi jonksiyonlar için (7-2) ve (7-3) bağıntılarıyla ifade edilmektedir.

$$E_{max} = E_{krit} \cong -q \frac{N_A}{\epsilon} W_1 \text{ (p-tipi jonksiyon için)} \quad (7-2)$$

$$E_{max} = E_{krit} \cong -q \frac{N_D}{\epsilon} W_2 \text{ (n-tipi jonksiyon için)} \quad (7-3)$$

Burada $W_1 \rightarrow$ p-tipi bölge için fakirleşmiş bölge kalınlığı

$W_2 \rightarrow$ n-tipi bölge için fakirleşmiş bölge kalınlığını göstermektedir.

Fakirleşmiş bölge kalınlığı için katkı yoğunluđuna bağılı olarak aşağıdaki bağıntılar çıkartılmıştır.

$$W_1 = \left[\frac{2\epsilon(\psi_0 + V_R)}{qN_A \left(1 + \frac{N_A}{N_D}\right)} \right]^{1/2} \quad (7-4)$$

$$W_2 = \left[\frac{2\epsilon(\psi_0 + V_R)}{qN_D \left(1 + \frac{N_D}{N_A}\right)} \right]^{1/2} \quad (7-5)$$

ψ_0 :Jonksiyona dışardan bir etki yapılmadığı halde jonksiyonda oluşan gerilim

$$\phi_0 = V_T \ln \frac{N_A N_D}{n_i^2} \quad (7-6)$$

n_i :katkısız silisyumdaki taşıyıcı yoğunluğu

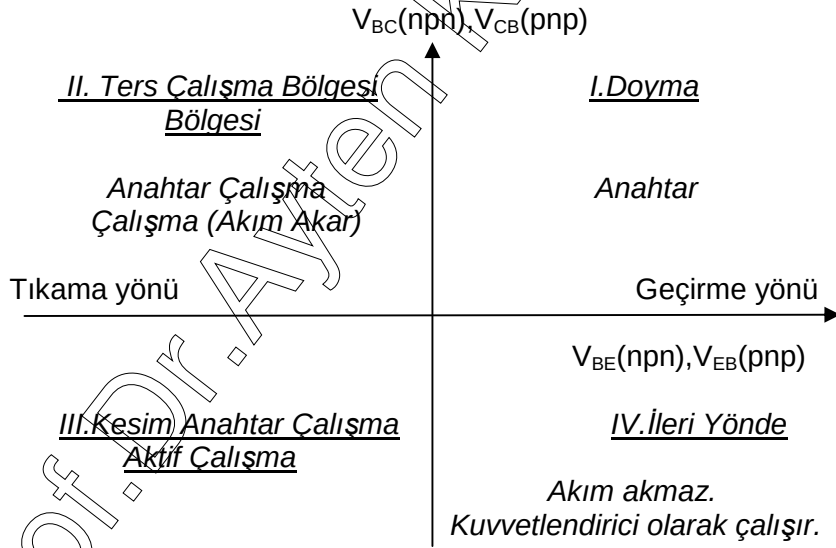
V_T : Isıl gerilim

$$V_T = \frac{kT}{q} \cong 26mV(300^0 K) \quad (7-7)$$

V_R : Ters kutuplama gerilimi
 $\epsilon \rightarrow 1,04 \times 10^{-12} \text{ F/cm (Si için)}$

7.3.2.2. Bipolar npn Tranzistörün Doyma Akımı:

npn tranzistörün dört çalışma bölgesi vardır. Tranzistörün çalışma bölgeleri Şekil 7-4' de görülmektedir.



Şekil 7-4 : npn tranzistörün çalışma bölgeleri

nnp transistor aktif çalışma bölgesinde iken yapıda akımı sağlayan kısım emetör bölgesi altındaki baz bölgesidir. Bu sebeple emetör bölgesi alanının ve katkısının belirlenmesi önemlidir. Bunun için doyma akımından yararlanılır. Tranzistörün doyma akımının sayısal değeri çok küçük olmasada modelleme açısından önemlidir.

Tranzistörün doyma akımı 7-8 bağıntısı ile verilmektedir.

$$I_s = \frac{qAD_n n_i^2}{Q_B} \quad (7-8)$$

Burada A: Emetör-baz jonksiyon alanı, n_i : has katkı konsantrasyonu, Q_B : bazın birim alandaki katkı atomu sayısı (cm^2), D_n : tranzistörün baz bölgesindeki elektronların difüzyon sabitidir. Diğer yandan tranzistörün doyma akımı ile kollektör akımı arasındaki bağıntı aşağıdaki eşitlikle verilmektedir.

$$I_C = I_s \cdot \exp \frac{V_{BE}}{V_T} \quad (7-9)$$

Burada I_C : Kollektör akımı, V_T : ısı gerilim, V_{BE} : baz-emetör gerilimidir.

Her iki bağıntı birleştirilirse;

$$Q_B = A D_n \cdot \frac{q n_i^2}{I_C} \cdot \exp \frac{V_{BE}}{V_T} \quad (7-10)$$

$$Q_B = W_B \cdot N_A \quad (7-11)$$

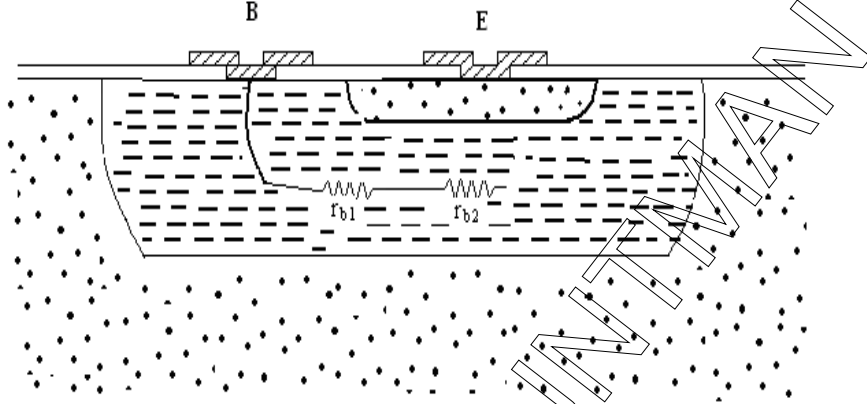
Bağıntıları elde edilir. Burada W_B : baz bölgesi genişliği, N_A : baz bölgesindeki deliklerin katkı yoğunluğudur.

7.3.2.3. Bipolar Yapılarda Oluşan Parazitik Dirençler

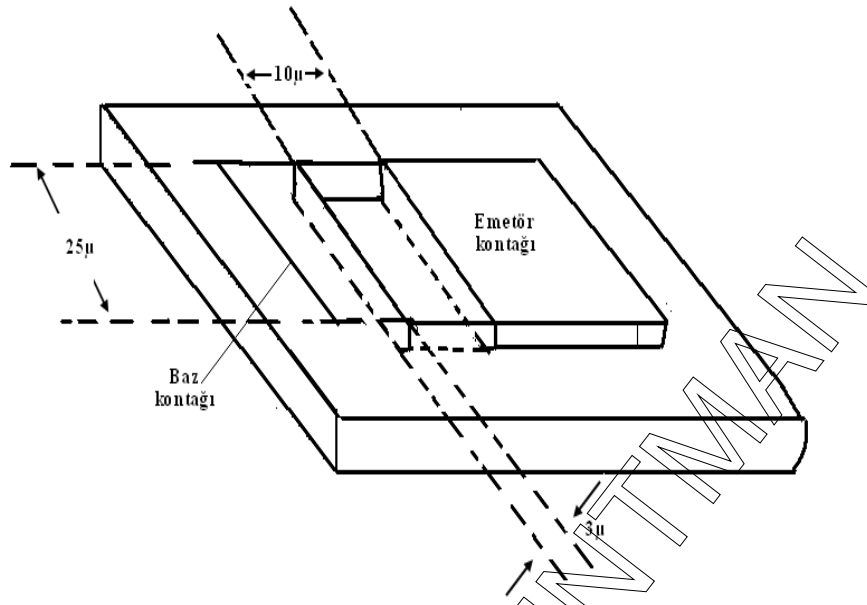
Baz bölgesinde ve kollektör bölgesinde farklı katkılar sebebiyle istenmeyen seri direnç oluşur. Bunların değerleri ve modelleri tasarımda önemlidir.

7.3.2.3.1. Seri Baz Direnci

Sebebi baz kontağının aktif baz bölgesinden oldukça uzak olmasıdır. Baz kontağı ile aktif baz bölgesi arasında seri omik direnç oluşur. Şekil 7-5' de r_{b1} ve r_{b2} gibi iki bileşenden oluşan seri baz direnci görülmektedir. Transistörün gürültü özelliklerini bozar. Yüksek frekans kazancını düşürür. Kollektör akımını sınırlayıcı etkisi vardır. Seri baz direncinin değeri iki direncin toplamından oluşur.



Şekil 7-5: npn tranzistör için seri baz direnci bileşenleri



Şekil 7-6: npn transistor için baz direnci bileşenleri

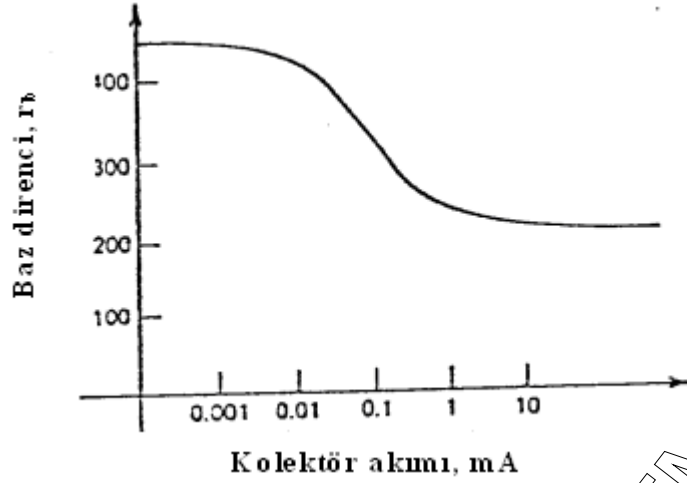
Şekil 7-6' da verilen r_{b1} , baz kontağından baz bölgesi boyunca oluşan parazitik dirençtir. Direnç değeri düzgün katkılanmış tabakanın direnci gibi aşağıdaki formül yardımıyla hesaplanır.

$$r_{b1} = \frac{L}{W} R_{\square} \quad (7-12)$$

Burada L ve W sırasıyla baz kontağının kanal boyu ve kanal genişliğidir. $R_{\square}$ ise baz bölgesinin tabaka direncidir.

r_{b2} ' nin hesabı farklı katkı yoğunluğu dağılımından dolayı zordur. Aktif çalışma durumunda r_{b2} zayıflar. r_{b1} , r_b ' ye yaklaşır.

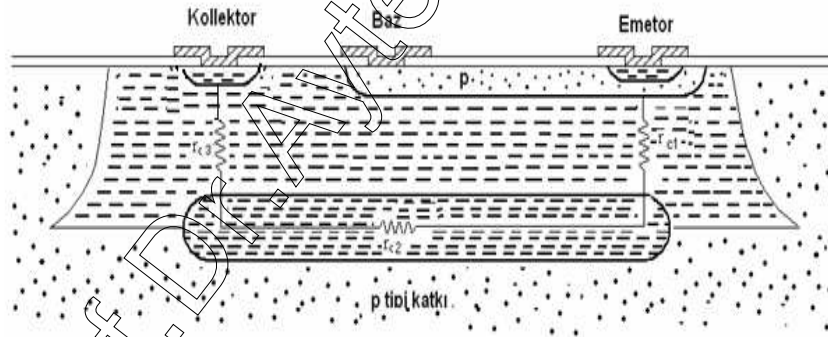
Kollektör akımının r_b ile değişimi Şekil 7-7' da görülmektedir. Şekilden de görüldüğü gibi seri baz direnci değeri 200Ω ' un üzerine çıkınca kollektör akımı değerine bir sınırlama gelmektedir. Transistörün düşük gürültü ve yüksek frekans uygulamaları için düşük baz direnci önemlidir. Tasarımda seri baz direnci değeri 200Ω civarında tutulmaya çalışılır.



Şekil 7-7: npn transistor için baz direnci ile kolektör akımı değişimi

7.3.2.3.2. Seri Kollektör Direnci(r_c)

Seri kollektör direnci yüksek frekans uygulamalarında olduğu kadar düşük frekans uygulamalarında da önemlidir. Kollektör bölgesi karmaşık bir yapıdadır ve aktif çalışmada 3 farklı kollektör direnci etkili olur. Şekil 7-8' de yapı içindeki bu üç farklı direnç görülmektedir.

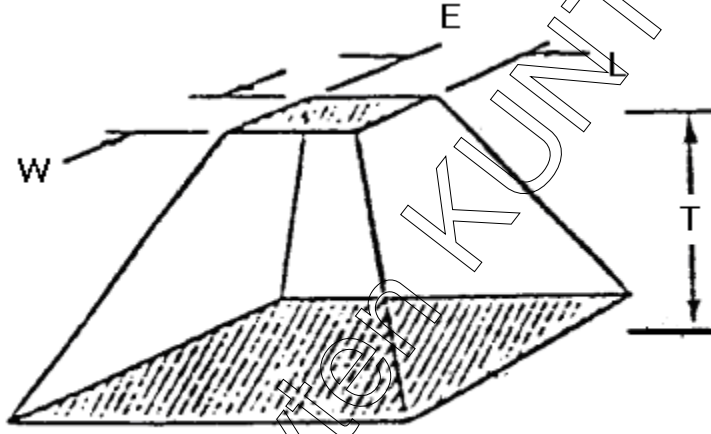


Şekil 7-8: Kollektör direnci bileşenleri

Bu dirençler, r_{c1} , r_{c2} , r_{c3} dirençleridir. Burada;
 r_{c1} : gömük tabaka-baz bölgesi arasındaki direnç
 r_{c2} : gömük tabakanın oluşturduğu direnç
 r_{c3} : gömük tabaka-kollektör kontağı arasında oluşan dirençtir.
 Toplam seri kollektör direnci bu üç direncin toplamından oluşur.

$$r_c = r_{c1} + r_{c2} + r_{c3} \quad (7-13)$$

r_{c1} ve r_{c3} dirençlerinin oluşumu ve hesabı bölgelerdeki katkı yoğunlukları farkı sebebi ile daha komplekstir. r_{c1} ve r_{c3} Laplace yaklaşımıyla ve belli kabullerle çözülür. Laplace yaklaşımı için önerilen model Şekil 7-9' da görülmektedir. Bu iki direncin değeri şekildeki model gözönüne alınarak üretilen (7-14) bağıntısı ile çözülür.



Şekil 7-9 : Kollektör direnci modeli

$$R = \frac{\rho.T}{W.L} \cdot \frac{\ln(a/b)}{a-b} \quad (7-14)$$

Burada,
 ρ : öz direnç
 a : model bloğun taban genişliğinin tepe genişliğine oranı
 b : model bloğun taban uzunluğunun tepe uzunluğuna oranı

T:Bölgenin kalınlığı

Bu modelin gerçeğe uygulanabilir olması için yan duvarların dikeyle yaptığı açının 60^0 olması gerekir. Bu kabulde taban boyutları;

$$L_{\text{taban}}=L_{\text{tavan}}+2T; W_{\text{taban}}=W_{\text{tavan}}+2T \quad (7-15)$$

olur. Burada; tavan L ve W değerleri r_{c1} ve r_{c3} için kollektör ve emetör bölgelerinin boyutlarını içerir.

r_{c2} hesaplanması düzgün katkılanmış bir bölgenin tabaka direnci hesabı şeklinde olmaktadır. $r_{c2}=R_{\square}.L/W$ bağıntısı ile hesaplanabilir.

7.3.2.4. Kollektör-Baz jonksiyon Kapasitesi

Kollektör-baz jonksiyonunda oluşan kapasitedir

$$C_j = A \left[\frac{q\epsilon N_A N_D}{2(N_A + N_D)} \right]^{1/2} \frac{1}{\sqrt{\psi_0 + V_R}} \quad (7-16)$$

N_D :epi bölgesinin katkı yoğunluğu($\sim 10^{15} \text{ 1/cm}^3$)

N_A :baz bölgesinin katkı yoğunluğu($\sim 10^{19} \text{ 1/cm}^3$)

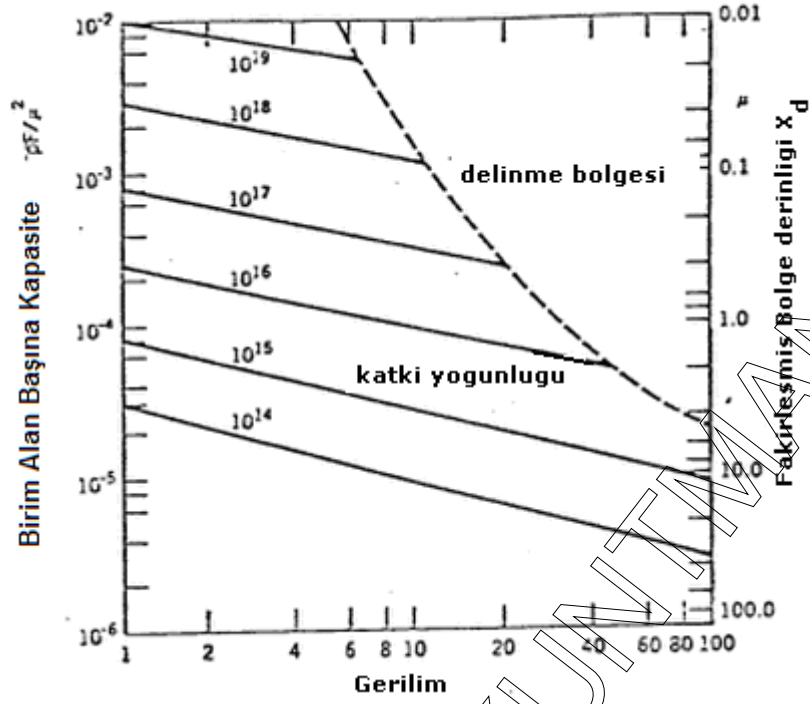
$N_A \gg N_D$ ise

$$\frac{C_j}{A} = \sqrt{\frac{q\epsilon N_D}{2(\psi_0 + V_R)}} \quad (7-17)$$

olur.

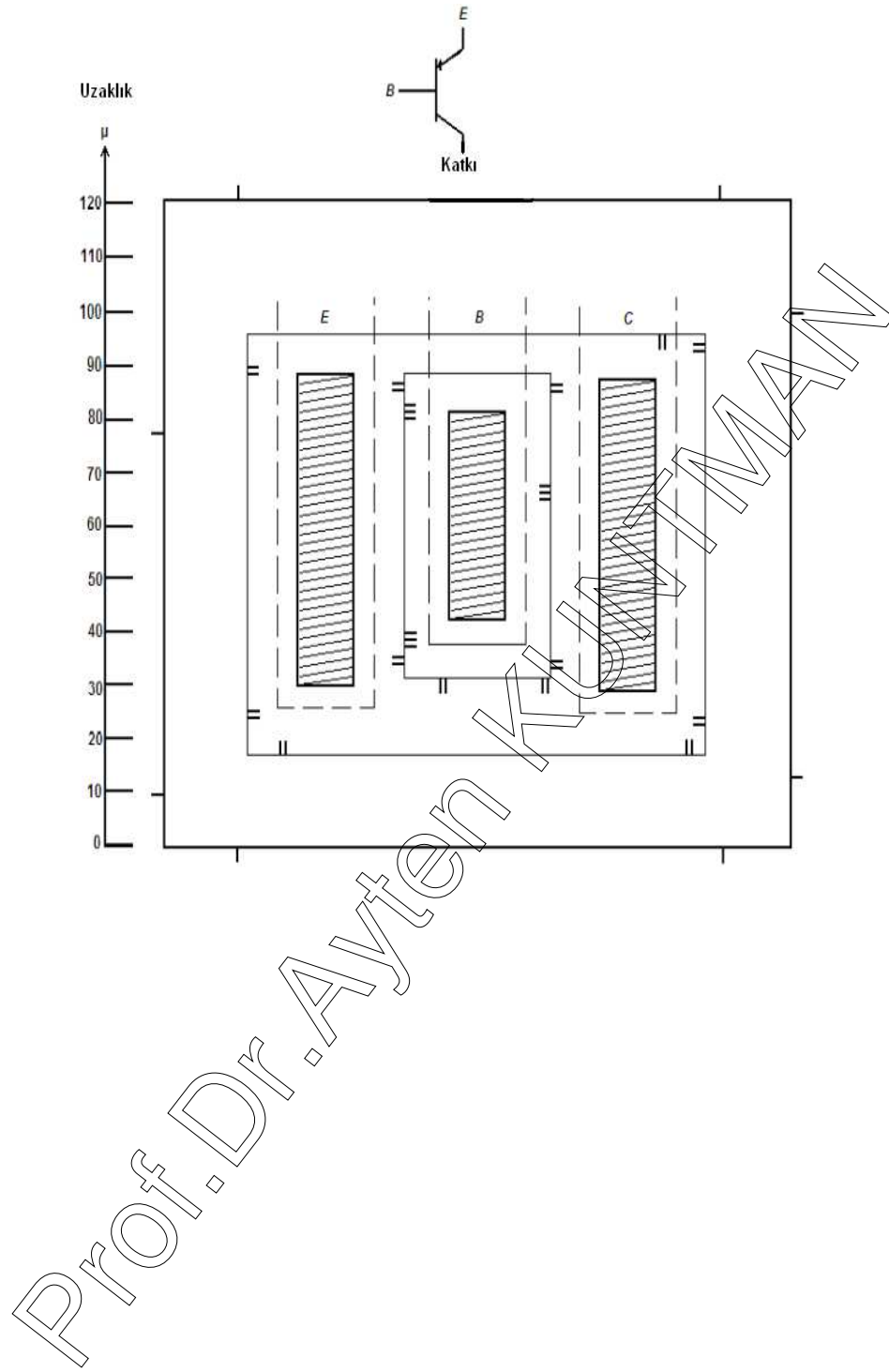
Buna sert geçişli jonksiyon için birim alan başına kapasite denir.

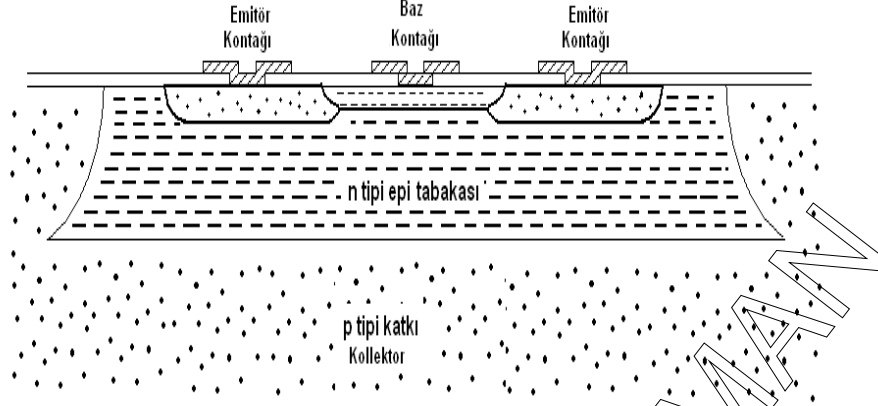
Şekil 7-10' da pn jonksiyonuna uygulanan gerilimle birim alan başına kapasite ve fakirleşmiş bölge değişimi görülmektedir.



Şekil 7-10: pn jonksiyonuna uygulanan gerilimle birim alan başına kapasite ve fakirleşmiş bölge değişimi

Şekil 7-11' de taban pnp yapısının serimi ve düşey kesiti görülmektedir.





Şekil 7-11: Taban pnp yapısının serimi ve düşey kesiti

7.4. Bipolar Entegre Devrelerde Pasif Elemanlar

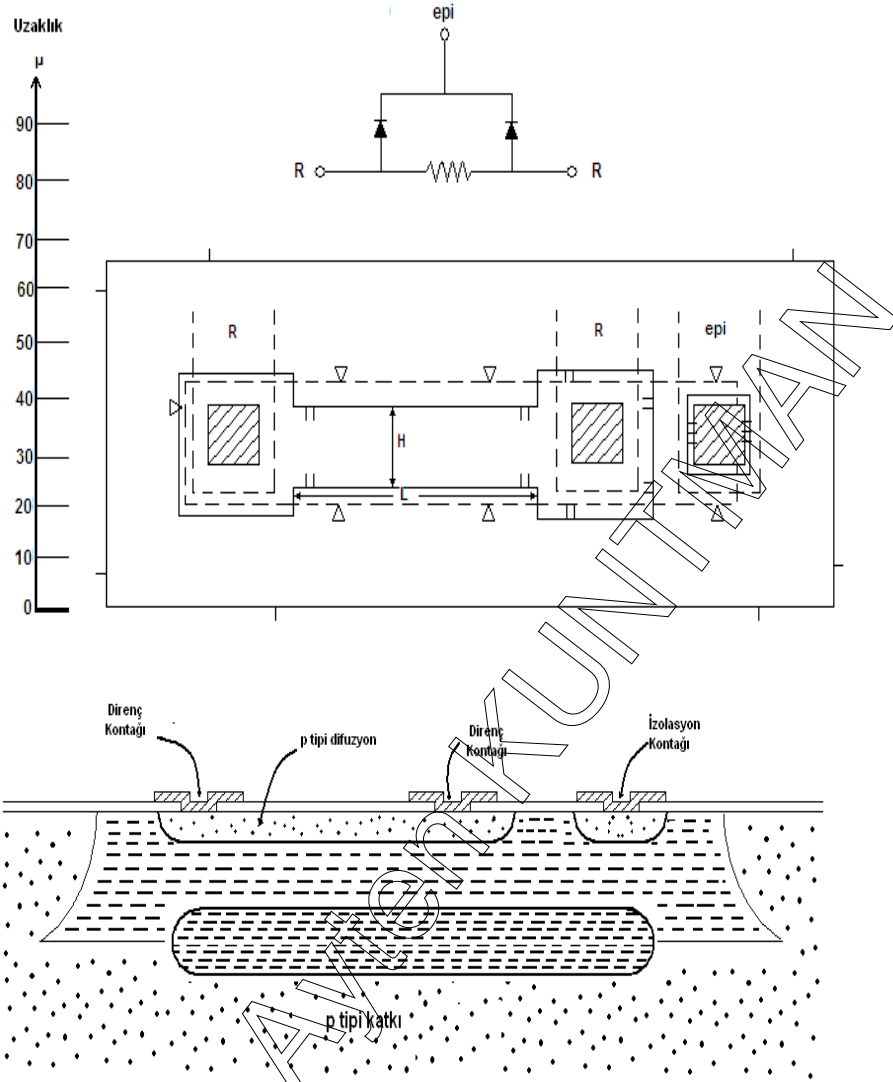
Bunlar, direnç, kapasite ve diyottur.

7.4.1. Dirençler

7.4.1.2. Difüzyonlu Dirençler

nnp tranzistör yapımı sırasında herhangi bir difüzyon aşamasında dirençler yapılabilir. Baz difüzyonu, emetör difüzyonu ve epitaksi tabakası ile yapılabilir. Aktif baz bölgesi kullanılarak difüzyonlu dirençler yapılabilir. Seçim direncin değerine, toleransına ve sıcaklık katsayısına göre yapılabilir.

Bir örnek olmak üzere; baz difüzyonlu direnç, npn tranzistörün baz bölgesi oluşturulurken yapılan p-tipi difüzyondan yararlanılır. Şekil 7-12' de baz difüzyonlu direncin düşey kesidi ve devre gösterimi görülmektedir.



Şekil 7-12: Baz difüzyonlu direnç yapısı serimi ve düşey kesiti

Genelde difüzyonla yapılan bir bölgenin direnci:

$$R = R_{\square} \cdot L/W$$

(7-18)

$$R_e = \frac{1}{q\mu NT} \quad (7-19)$$

Bağıntısı ile hesaplanır. Burada N: katkı yoğunluğu; T: difüzyon derinliğini göstermektedir.

Entegre Devrelerde Kullanılan Farklı Dirençlerin Özellikleri

Direnç Tipi	Tabaka Direnci (Ohm/Kare)	Mutlak Tolerans	Sıcaklık Katsayısı (ppm/°C)
Baz Difüzyonu	100-200	±20	1500-2000
Emetör Difüzyonu	2-10	±20	600
İyon Ekme	100-1000	±3	100
Epitaksi	2K-5K	±30	3000
Baz Ayarlı	2K-10K	±50	2500
Epitaksi Kısılma	4K-10K	±50	3000

Bu tablodan farklı difüzyonlara göre farklı dirençlerin yapılabildiğini görüyoruz.

7.4.2. Kapasiteler

Tümdevre iki tür kapasite vardır. Jonksiyonlu kapasiteler ve MOS kapasiteler.

7.4.2.1 Jonksiyonlu Kapasiteler

C-B jonksiyonu, B-E jonksiyonu kullanılarak kapasite yapılabilir. Jonksiyonlardan elde edilen kapasite değeri uygulanan gerilim ve katkı yoğunluğuna bağlıdır.

Genelde jonksiyon kapasitesi:

$$C = A \left[\frac{q\epsilon N_A N_D}{2(N_A + N_D)} \right]^{1/2} \frac{1}{\sqrt{\psi_0 + V_R}} \quad (7-20)$$

Bağıntısı ile verilir. Burada; N_D : epi bölgesinin katkı yoğunluğu, N_A : baz bölgesinin katkı yoğunluğu, A: C-B jonksiyon alanı; q: elektriksel yük; ϵ : Si dielektrik geçirgenliği; ψ_0 : potansiyel seti; V_R : ters kutuplama değeri

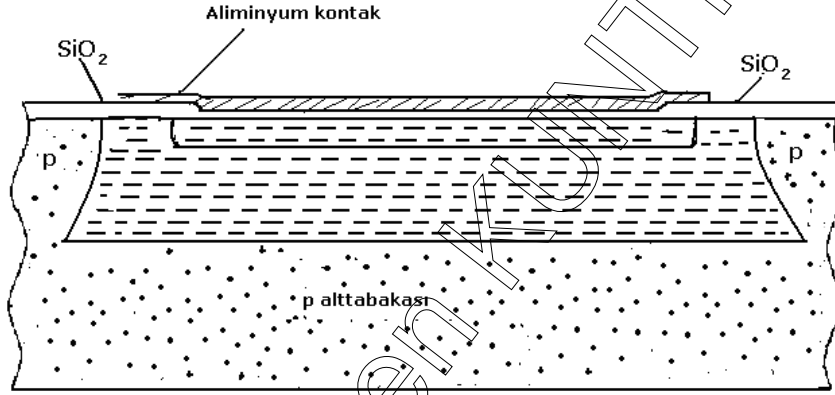
Jonksiyon oluřtuęunda meydana gelen fakirleřmiř bۆlge jonksiyon kapasitesini oluřturur. n ve p arasında oluřan xxxxxxxxx.

7.4.2.2. MOS Kapasiteler

Emetۆr difuzyonu ۆzerine ince bir SiO₂ (dielektrik olarak) ve ۆzerine Al kaplanmasıyla elde edilir. MOS kapasitelerle elde edilen kapasite deęeri 0.2-0.3 pF/mil² 'dir. Belverme gerilimi 60-100V arasındadır.

$$C = \epsilon \frac{A}{t}$$

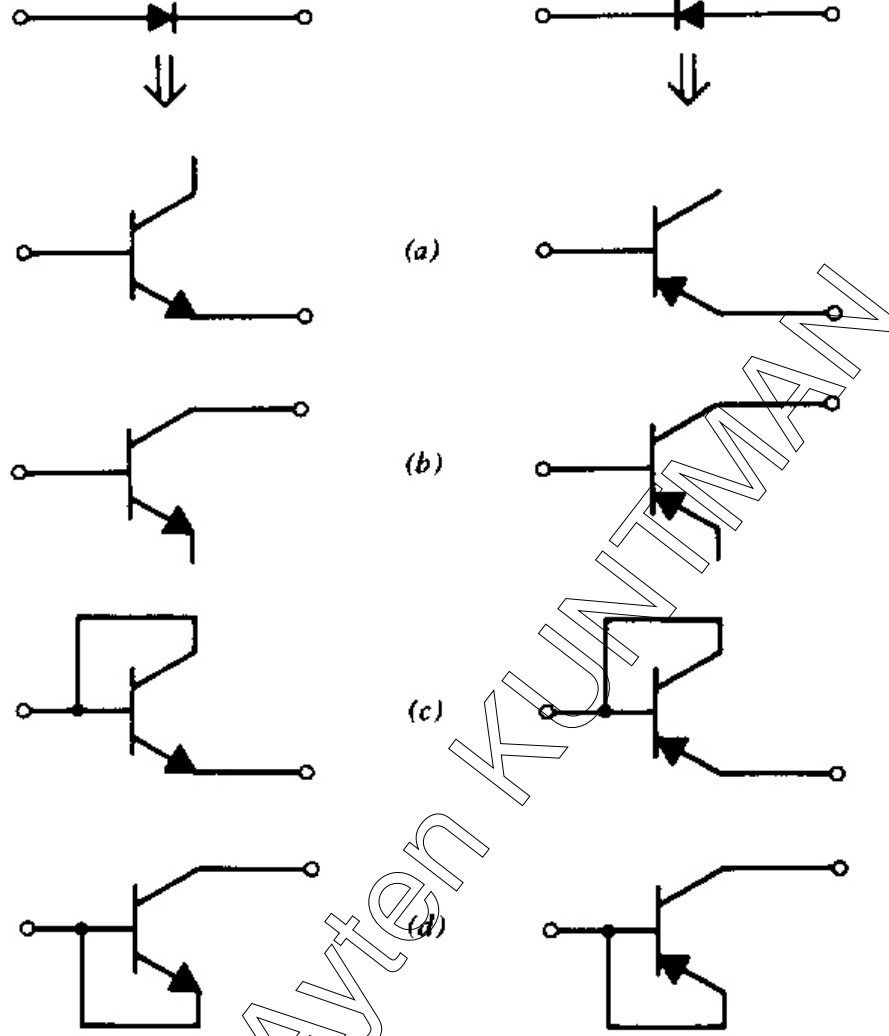
C:MOS' tan oluřan kapasite
ε:SiO₂'nin dielektrik geirgenlięi
t:Dielektrik kalınlık
A:Alan



řekil 7-13 : MOS kapasite yapısı

7.4.3. Diyotlar

Npn ve pnp tranzistۆrlerin farklı řekilde baęlanmasıyla jonksiyonlu diyotlar elde edilir. řekil 7-14' te baęlantı řekilleri gۆrۆlmektedir. a, b ve d řekillerinde kolektۆr- baz bۆlgesinin ileri kutuplanmasıyla tranzistۆrler diyot olarak alıřtırılırlar. c řeklinde ise emetۆr-baz bۆlgesinin ileri kutuplanmasıyla tranzistۆrler diyot gibi kullanılırlar.



Şekil 7-14: npn ve pnp tranzistörler için diyot bağlama şekilleri

7.5. LİNEER (ANALOG) ENTEGRE DEVRE TASARIM İLKELERİ

Genelde bipolar elemanlar kullanılarak yapılır. Başlıca tasarım ilkeleri temelde 4 kural gözönüne alınır.

1. Mutlak değer toleranslarından kaçınma: Ayrık elemanlara göre toleransları çok yüksektir. Örneğin ,difüzyonlu dirençler için $\pm\%30$, npn transistor için $\pm\%50$ 'dir.

2. **Eşleştirme:** Eşleştirme güvenilirliği ve eleman değerlerinin birbirini izlemesidir. Entegre devrelerde eşleştirme ve oranlara bağlı kalma önemlidir. Eşleştirme ve sıcaklık izleme özelliği ayırık elemanlara göre çok yüksektir. (bunun nedeni tüm elemanların aynı tür madde üzerinde oluşturulmasıdır.) Difüzyonlu dirençler $\pm 2\%$ 'lik farkla birbirini izler. Npn tranzistörler $\pm 5\%$ lik farkla birbirini izlerler. Isıl değişimi çok düşüktür. Kırmık yüzeyinde iki nokta arasında oluşacak ısı farkı $\pm 0.5^\circ$ tir. birbirini izleyen iki tranzistörün V_{BE} gerilimleri $\pm 10\mu V/^\circ C$ lik farkla değişir.

3. **Fazladan masraf yapmadan daha çok elemanın elde edilmesi:** Entegre devrelerde aktif eleman maliyeti çok daha azdır. Pasif eleman eklenmesi maliyeti artırır. Yeni adımlar gerekir ve pasif elemanlar çok yer kaplarlar. Entegre devre tasarımında mümkün olduğunca aktif elemanlar kullanılır. Pasif elemanlar da bir kısım aktif elemanlarla gerçekleştirilebilirler.

4. **Entegrasyona zor uyan elemanların kullanılmaması:** Kondansatörler,büyük değerli dirençler, yüksek akım çeken tranzistörler entegre edilebilmelerine rağmen yüzeyi büyüttükleri için çoğunlukla entegrasyon dışına alınır.

Entegre devre tasarımının avantajları; çok sayıda elemanın küçük maliyet farkıyla gerçekleştirilebilmesi,,yakın ısıl bağlaşma, eleman değerlerinin iyi eşleştirilebilmesi ve birbirini izlemesi, devrenin yerleşiminin ve geometrisinin kontrolü olarak sıralanabilir. Dezavantajları ise; büyük toleranslar,pasif eleman değerlerinin sınırlı olması, büyük değerli kapasite ve endüktansların bulunamamasıdır.

7.6. Analog İşlem Blokları

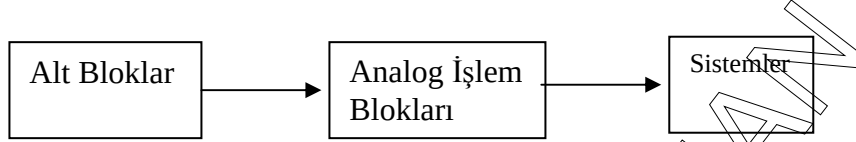
Analog tümdevreler analog işlem bloklarından oluşmaktadır. Analog işlem blokları,

- İşlemsel Kuvvetlendiriciler
- Güç Kuvvetlendiricileri
- Osilatörler
- Analog Çarpma Devreleri
- ADC,DAC
- Gerilim Regülatörleri

- Ses ve Video İle İlgili devreler olarak sıralanabilir. Analog işlem blokları alt bloklardan oluşur.

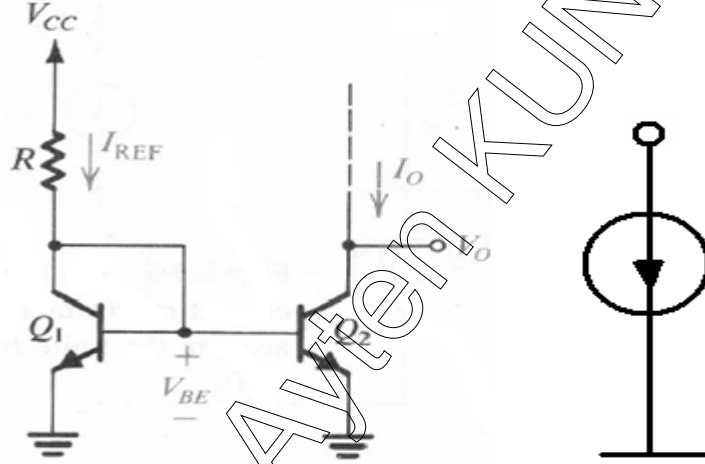
7.6.1. Alt Bloklar

- Kutuplama Devreleri(akım-gerilim kaynakları, referans üreteçleri)
- Kazanç Katları(fark kuvvetlendiriciler, aktif yüklü kuvvetlendiriciler, çıkış katları) olarak sıralanabilir.

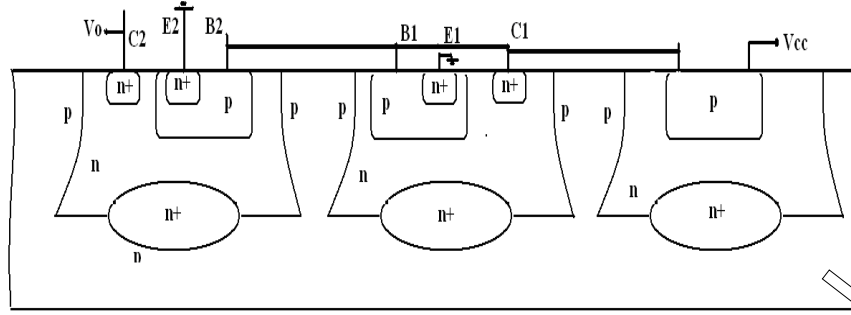


7.6.1.1. Kutuplama Devreleri

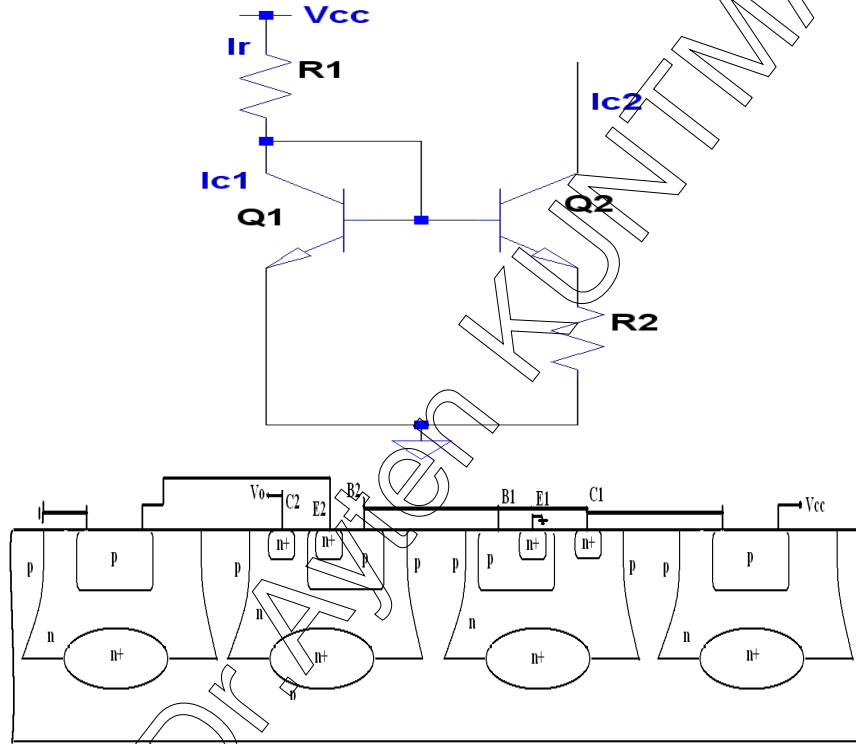
Bir yarıiletken elemanın iletme girmesi için gereken akım veya gerilimin sağlanmasına kutuplama denir. Bunlar akım kaynağı ve gerilim kaynağı olmak üzere ikiye ayrılırlar. Burada bir uygulama olmak üzere akım aynasının düşey kesiti ve lay-outu verilmektedir.



Şekil 7-15: Akım aynası



Şekil 7-16: Akım aynası lay-out'unun düşey kesiti



Şekil 7.17: Widlar Akım Kaynağı

Akım aynası elemanı iletme sokmak için gerekli akımın oluşmasını sağlar. Şekil 7-15' de iki transistör ve bir dirençten oluşan akım aynası eşdeğer devresi görülmektedir. Burada Q1 kutuplama transistörü, Q2 akım kaynağı transistörüdür. Şekil 7-16' da Şekil 7-15' deki akım aynasının düşey kesiti görülmektedir.

Tranzistörlerin baz akımları ihmal edilir ve eş kabul edilirlse $I_{C1}=I_{C2}$ olur.

Q1: Kutuplama tranzistörü

Q2: Akım kaynağı tranzistörü

A: Emetör Alanı

$$I_{\text{ref}} - I_{C1} - 2 \frac{I_{C1}}{\beta_F} = 0 \quad (7.22)$$

$$I_{C2} \cong I_{\text{ref}} = \frac{V_{CC} - \Delta V_{BE}}{R} \quad (7.23)$$

Referans akımı değerin R direncine bağlı olduğu görülmektedir.

$$I_{C1} = I_{\text{ref}} \frac{1}{1 + \frac{2}{\beta_F}} = I_{C2} \quad (7.24)$$

Şekil 7.17' de Widlar akım kaynağı ve düşey kesiti görülmektedir.