

8. SPICE PROGRAMI

GENEL YAPI

Spice (Simulation Program with Integrated Circuit Emphasis) genel amaçlı elektronik devre simülatörüdür. University of California at Berkeley EEC bölümü tarafından geliştirilmiştir. Öğrenilmesi çok kolay bunun yanında oldukça kullanışlı bir programdır. Buradaki bilgiler geliştiricilerin web sitesinden alınmış olup özgün analizler ile desteklenmiştir.

Genel yapısı;



şeklinde. Program yazmaya başlarken mutlaka * işareti koyulup başlık yazılmalıdır. Aksi halde programın ilk satırı başlık olarak algılanıp işleme koyulmamaktadır. Önünde * işareti olan satırlar program tarafından algılanmamaktadır. Bu yüzden program içerisinde açıklama yapılacaksa önüne * işareti koyulur. Program her zaman .end komutu ile bitirilir. Analiz sonuçlarını görmek için .end komutundan önce .probe komutu genelde kullanılır. .probe komutu kullanılmazsa program çalışır ve kapanır. Sonuçlar çıkış

dosyalarından takip edilmek zorunda kalınır. .probe komutu program kapanmadan sonuçları görmemizi sağlar. Programda aktif veya pasif her eleman bir harfle sembolize edilmiştir. Devre elemanları programda yazılırken bağlı oldukları düğümler dikkate alınır. Büyük-küçük harf ayrımı yapılmaz. Satır yeterli olmadığı durumlarda bir alt satıra + işareti koyularak devam edilir. Spice programı bir takım fiziksel ve elektriksel parametreleri içerir. Bunlar model parametreleri olarak tanımlanmıştır. Yarı iletken devre elemanları için kullanılan parametrelerden bazılarının değerleri Tablo 8.7, Tablo 8.8 ve Tablo 8.9' da görülmektedir. Model parametreleri farklı prosesler için yeniden tanımlanabilir ve bu tanımlanan parametreler kullanılır. Model parametrelerinin en ileri versiyonu BSIM parametreleri çok sayıda parametre içerir.

ELEMAN MODELLERİ

Yarıiletken elemanlar programda model parametreleri ile gösterilirler. Elemanın devre içindeki bağlantıları yazıldıktan sonra .model komutu ile model parametreleri yazılır.

Genel form:

```
.MODEL MNAME TYPE (PNAME1=PVAL1  
PNAME2=PVAL2 ... )
```

Örnek:

```
.MODEL MOD1 NPN (BF=50 IS=1E-13 VBF=50)
```

MNAME ifadesi kullanıcıya bağlı olarak değişebilir. Kullanıcı elemana istediği ismi verebilir. Ancak; elemanın tipi için belirli

harfler vardır. Tablo 8.1' de bu harfler ve sembolize ettikleri elemanlar görülmektedir:

Tablo 8.1: Devre elemanları ve sembolize edildikleri harfler

R	Yarıiletken direnç
C	Yarıiletken kapasite
SW	Gerilim kontrollü anahtar
CSW	Akım kontrollü anahtar
URC	Tekdüze dağılmış RC modeli
LTRA	Kayıplı iletim hattı
D	Diyot
NPN	NPN BJT
PNP	PNP BJT
NJF	N kanallı JFET
PJF	P kanallı JFET
NMOS	N kanallı MOSFET
PMOS	P kanallı MOSFET
NMF	N kanallı MESFET
PMF	P kanallı MESFET

ALTDEVRELER

Bir devre aynı yapıdaki alt devrelerden oluşabilir. Bu tip durumlarda altdevrenin elemanlarını defalarca yazmak yerine Spice programında alt devre olarak tanımlamak ve kullanmak mümkündür. Alt devreler .subckt komutu ile başlar alt devrenin ismi ve bağlantı noktaları yazılır. Alt devrenin yazılması bittikten sonra .ends komutu ile alt devrenin ismi yazılır.

Genel form:

SUBCKT subname N1 N2 N3 ...

.ends subname

Örnek:

.SUBCKT OPAMP 1 2 3 4

.....

.....

.ends opamp

Tanımlanan alt devreler, devre içinde X harfi ile sembolize edilirler. X harfinin yanına sayı veya isim eklenir. Daha sonra bağlantı uçları ve altdevrenin ismi yazılır.

Genel form:

XXXXXXXX N1 N2 N3 ... SUBNAME

Örnek:

X1 2 4 17 3 1 OPAMP

DEVRE ELEMANLARI VE MODELLERİ

Direnç: Direnç R harfi ile gösterilir. Spice programında yazılırken R harfinin yanına sayı veya isim yazılarak, bağlı olduğu noktalar gösterildikten sonra, direncin değeri yazılır.

Genel form:

RXXXXXXXX N1 N2 VALUE

Examples:

R1 1 2 100

RC1 12 17 1K

Yarıiletken Direnç:

Genel form:

XXXXXXXX N1 N2 <VALUE> <MNAME> <L=LENGTH>
<W=WIDTH> <TEMP=T>

Örnek:

RLOAD 2 10 10K

RMOD 3 7 RMODEL L=10u W=1u

Direncin değeri belli değilse ismi ve uzunluğu mutlaka belirtilmelidir. Tablo 8.2' de yarı iletken direncin model parametreleri görülmektedir.

Tablo 8.2: Yarıiletken direnç model parametreleri

<u>Sem bol</u>	<u>parametre</u>	<u>birim</u>	<u>Varsayılan değer</u>	<u>örnek</u>
TC1	first order temperature coeff.	Ω/C	0.0	-
TC2	second order temperature coeff.	Ω/C^2	0.0	-
RSH	sheet resistance	$\Omega/\square$	-	50
DEFW	default width	Metre	1.e-6	2.e-6
NARROW	narrowing due to side etching	metre	0.0	1.e-7
TNOM	parameter measurement temperature	$^{\circ}\text{C}$	27	50

Kondansatör:

Kapasite isminden sonra sırasıyla pozitif ve negatif noktalar yazılır. Ardından kapasitenin değeri yazılır.

Genel form:

XXXXXXXX N+ N- VALUE <IC=INCOND>

Örnek:

CBYP 13 0 1UF

COSC 17 23 10U IC=3V

Yarıiletken kondansatör:

Genel form:

CXXXXXXX N1 N2 <VALUE> <MNAME> <L=LENGTH>
<W=WIDTH> <IC=VAL>

Örnek:

CLOAD 2 10 10P

CMOD 3 7 CMODEL L=10u W=1u

Kapasitenin değeri yazılmamışsa ismi ve uzunluğu mutlaka belirtilmelidir. Tablo 8.3' de yarı iletken kondansatörün model parametreleri görülmektedir.

Tablo 8.3: Yarıiletken kondansatör model parametreleri

<u>sembol</u>	<u>parametre</u>	<u>birim</u>	<u>Varsayılan değer</u>	<u>örnek</u>
CJ	junction bottom capacitance	F/metre ²	-	5.e-5
CJSW	junction sidewall capacitance	F/metre	-	2.e-11
DEFW	default device width	Metre	1.e-6	2.e-6
NARROW	narrowing due to side etching	metre	0.0	1.e-7

Bobin:

Bobin isminden sonra sırasıyla pozitif ve negatif noktalar yazılır.
Ardından kapasitenin değeri yazılır.

Genel form:

LYYYYYYY N+ N- VALUE <IC=INCOND>

Örnek:

LLINK 42 69 1UH

GERİLİM VE AKIM KAYNAKLARI

Bağımsız kaynaklar:

Bağımsız gerilim kaynağı V, bağımsız akım kaynağı I harfi ile gösterilir. Kaynağın bağlı olduğu noktalar(önce pozitif uç, sonra negatif uç) yazıldıktan sonra kaynağın cinsi dc/ac belirtilir ve değeri yazılır. Özel kaynaklar daha ayrıntılı olarak açıklanacaktır.

Genel form:

VXXXXXXXX N+ N- <DC/AC< > VALUE>

IYYYYYYY N+ N- <DC/AC< > VALUE>

Örnek:

VCC 10 0 DC 6

VIN 13 2 AC 5

Darbe Kaynağı:

Darbe kaynağının programda yazılışı aşağıda görülmektedir. Tablo 8.4' te kaynağı oluşturan büyüklükler tanımlanmıştır.

Genel form:

PULSE(V1 V2 TD TR TF PW PER)

Örnek:

VIN 3 0 PULSE(-1 1 2NS 2NS 2NS 50NS 100NS)

Tablo 8.4: Darbe kaynağı büyüklükleri

parametre	Varsayılan değer	Birim
V1 (initial value)		Volt veya amper
V2 (pulsed value)		Volt veya amper
TD (delay time)	0.0	saniye
TR (rise time)	TSTEP	saniye
TF (fall time)	TSTEP	saniye
PW (pulse width)	TSTOP	saniye
PER(period)	TSTOP	saniye

Sinüzoidal Kaynak:

Sinüzoidal kaynağın programda yazılışı aşağıda görülmektedir. Tablo 8.5' te kaynağı oluşturan büyüklükler tanımlanmıştır.

Genel form:

SIN(VO VA FREQ TD THETA)

Örnek:

VIN 3 0 SIN(0 1 100MEG 1NS 1E10)

Tablo 8.5: Sinüzoidal kaynak büyüklükleri

Parametre	Varsayılan değer	birim
VO (offset)		Volt veya amper
VA (amplitude)		Volt veya amper
FREQ (frequency)	1/TSTOP	Hz
TD (delay)	0.0	saniye
THETA (damping factor)	0.0	1/saniye

Üstel İşaret Kaynağı:

Üstel işaret kaynağının programda yazılışı aşağıda görülmektedir. Tablo 8.6' da kaynağı oluşturan büyüklükler tanımlanmıştır.

Genel Form:

EXP(V1 V2 TD1 TAU1 TD2 TAU2)

Örnek:

VIN 3 0 EXP(-4 -1 2NS 30NS 60NS 40NS)

Tablo 8.6: Üstel işaret kaynağı büyüklükleri

parametre	Varsayılan değer	birim
-----------	------------------	-------

V1 (initial value)		Volt veya amper
V2 (pulsed value)		Volt veya amper
TD1 (rise delay time)	0.0	saniye
TAU1 (rise time constant)	TSTEP	saniye
TD2 (fall delay time)	TD1+TSTEP	saniye
TAU2 (fall time)	TSTEP	saniye

YARIİLETKEN DEVRE ELEMANLARI

Yarıiletken devre elemanları (Diyot, BJT, JFET, MOSFET, MESFET) programda model parametreleri ile birlikte tanıtlırlar. Elemanın bağlantıları yazıldıktan sonra herbirine bir isim verilir. Daha sonra model parametreleri yazılırken o isim kullanılır ve elemanı belirlemek için de (Diyot(D), BJT(npn/pnp) MOSFET(NMOS/PMOS)) elemanın tipi yazılır..

Diyot:

Diyot yazarken D harfi kullanılır. Sırasıyla Anot ve katot uçlarının bağlantıları yazılır. Diyotun model parametreleri Tablo 8.7' de görülmektedir.

Genel form:

DXXXXXXXX N+ N- MNAME

.model MNAME D (....)

Örnek:

DBRIDGE 2 10 DIODE1

.model diode1 D

DCLMP 3 7 DMOD 3.0 IC=0.2

Tablo 8.7: Diyot model parametreleri

	sembol	parametre	birim	Varsayılan değer	örnek
1	IS	saturation current	A	1.0e-14	1.0e-14
2	RS	ohmic resistance	Ω	0	10
3	N	emission coefficient	-	1	1.0
4	TT	transit-time	sn	0	0.1ns
5	CJO	zero-bias junction capacitance	F	0	2pF
6	VJ	junction potential	V	1	0.6
7	M	grading coefficient	-	0.5	0.5
8	EG	activation energy	eV	1.11	1.11 Si 0.69 Sbd 0.67Ge
9	XTI	saturation-current temp. exp	-	3.0	3.0jn 2.0Sbd
10	KF	flicker noise coefficient	-	0	
11	AF	flicker noise exponent	-	1	
12	FC	coefficient for forward-bias depletion capacitance formula	-	0.5	
13	BV	reverse breakdown voltage	V	infinite	40.0
14	IBV	current at breakdown voltage	A	1.0e-3	
15	TNOM	parameter measurement temperature	$^{\circ}\text{C}$	27	50

Bipolar Jonksiyonlu Tranzistör(BJT):

BJT için Q harfi kullanılır. Eleman tanımlanırken sırasıyla Kollektör, Baz, Emetör uçlarının bağlantıları yazılır. Model parametreleri diğer elemanlarda olduğu gibi hemen yanında verilebileceği gibi .model satırında da yazılabilir. Model parametrelerinden bazıları Tablo 8.8’ de görülmektedir.

General form:

QXXXXXXX NC NB NE MNAME <AREA> <OFF>
 <IC=VBE, VCE> <TEMP=T>

Örnek:

Q23 10 24 13 QMOD IC=0.6, 5.0

Q50A 11 26 4 MOD1

.model MOD1 npn

Tablo 8.8: BJT Model parametreleri

	sembol	parametre	birim	Varsayılan değer	örnek
1	IS	transport saturation current	A	1.0e-16	1.0e-15
2	BF	ideal maximum forward beta	-	100	100
3	NF	forward current emission coefficient	-	1.0	1
4	VA	forward Early voltage	V	infinite	200
5	IKF	corner for forward beta high current roll-off	A	infinite	0.01
6	ISE	B-E leakage saturation current	A	0	1.0e-13
7	NE	B-E leakage emission coefficient	-	1.5	2
8	BR	ideal maximum reverse beta	-	1	0.1
9	NR	reverse current emission coefficient	-	1	1
10	VAR	reverse Early voltage	V	infinite	200
11	IKR	corner for reverse beta high current roll-off	A	infinite	0.01
12	ISC	leakage saturation current	A	0	
13	NC	leakage emission coefficient	-	2	1.5
14	RB	zero bias base resistance	Ω	0	100
15	IRB	current where base resistance falls halfway to its min value	A	infinte	0.1
16	RBM	minimum base resistance at high currents	Ω	RB	10
17	RE	emitter resistance	Ω	0	1
18	RC	collector resistance	Ω	0	10
19	CJE	B-E zero-bias depletion	F	0	2pF

		capacitance			
20	VJE	B-E built-in potential	V	0.75	0.6
21	MJE	B-E junction exponential factor	-	0.33	0.33
22	TF	ideal forward transit time	sn	0	0.1ns
23	XTF	coefficient for bias dependence of TF	-	0	
24	VTF	voltage describing VBC dependence of TF	V	infinite	
25	ITF	high-current parameter for effect on TF	A	0	
26	PTF	excess phase at freq=1.0/(TF*2Pi) Hz	derece	0	
27	CJC	B-C zero-bias depletion capacitance	F	0	2pF
28	VJC	B-C built-in potential	V	0.75	0.5
29	MJC	B-C junction exponential factor	-	0.33	0.5
30	XCJC	fraction of B-C depletion capacitance connected to internal base node	-	1	
31	TR	ideal reverse transit time	sn	0	10ns
32	CJS	zero-bias collector-substrate capacitance	F	0	2pF
33	VJS	substrate junction built-in potential	V	0.75	
34	MJS	substrate junction exponential factor	-	0	0.5
35	XTB	forward and reverse beta temperature exponent	-	0	
36	EG	energy gap for temperature effect on IS	eV	1.11	
37	XTI	temperature exponent for effect on IS	-	3	
38	KF	flicker-noise coefficient	-	0	
39	AF	flicker-noise exponent	-	1	
40	FC	coefficient for forward-bias depletion capacitance formula	-	0.5	
41	TNOM	Parameter measurement temperature	°C	27	50

MOSFET:

Mosfet M harfi ile gösterilir. Sırasıyla Drain(savak), Gate(geçit), Source(kaynak) ve Bulk(taban) uçlarının bağlantısı yazılır. Model parametreleri aynı satırda yazılabileceği gibi .model komutu kullanılarak da yazılabilir. MOSFET' in model parametrelerinden bazıları Tablo 8.9' da görülmektedir.

Genel form:

```
MXXXXXXX ND NG NS NB MNAME <L=VAL> <W=VAL>
<AD=VAL> <AS=VAL>
+ <PD=VAL> <PS=VAL> <NRD=VAL> <NRS=VAL>
<OFF>
+ <IC=VDS, VGS, VBS> <TEMP=T>
```

Örnek:

```
M1 24 2 0 20 TYPE1
.model TYPE1 NMOS .....
M31 2 17 6 10 MODM L=5U W=2U
.model MODM PMOS .....
M1 2 9 3 0 MOD1 L=10U W=5U AD=100P AS=100P
PD=40U PS=40U
```

Tablo 8.9: MOSFET Model Parametreleri

	sembol	Parametre	birim	olası değer	örnek
1	LEVEL	model	index	-	1
2	VTO	zero-bias threshold voltage (V_{T0})	V	0.0	1.0
3	KP	transconductance parameter	A/V^2	$2.0e-5$	$3.1e-5$
4	GAMMA	bulk threshold parameter (γ)	$V^{1/2}$	0.0	0.37
5	PHI	surface potential ()	V	0.6	0.65
6	LAMBDA	channel-length modulation (MOS1 and MOS2 only) (λ)	1/V	0.0	0.02

7	RD	drain ohmic resistance	Ω	0.0	1.0
8	RS	source ohmic resistance	Ω	0.0	1.0
9	CBD	zero-bias B-D junction capacitance	F	0.0	20fF
10	CBS	zero-bias B-S junction capacitance	F	0.0	20fF
11	IS	bulk junction saturation current (I_s)	A	1.0e-14	1.0e-15
12	PB	bulk junction potential	V	0.8	0.87
13	CGSO	gate-source overlap capacitance per meter channel width	F/m	0.0	4.0e-11
14	CGDO	gate-drain overlap capacitance per meter channel width	F/m	0.0	4.0e-11
15	CGBO	gate-bulk overlap capacitance per meter channel length	F/m	0.0	2.0e-10
16	RSH	drain and source diffusion sheet resistance	$\Omega/\square$	0.0	10.0
17	CJ	zero-bias bulk junction bottom cap. per sq-meter of junction area	F/m ²	0.0	2.0e-4
18	MJ	bulk junction bottom grading coeff.	-	0.5	0.5
19	CJSW	zero-bias bulk junction sidewall cap. per meter of junction perimeter	F/m	0.0	1.0e-9
20	MJSW	bulk junction sidewall grading coeff.	-	0.50(level1) 0.33(level2,3)	
21	JS	bulk junction saturation current per sq-meter of junction area	A/m ²		1.0e-8
22	TOX	oxide thickness	metre	1.0e-7	1.0e-7
23	NSUB	substrate doping	1/cm ³	0.0	4.0e15
24	NSS	surface state density	1/cm ²	0.0	1.0e10
25	NFS	fast surface state density	1/cm ²	0.0	1.0e10
26	TPG	type of gate material: +1 opp. to substrate -1 same as substrate 0 Al gate	-	1.0	
27	XJ	metallurgical junction depth	Metre	0.0	1 μ
28	LD	lateral diffusion	metre	0.0	0.8 μ
29	UO	surface mobility	cm ² /Vs	600	700
30	UCRIT	critical field for mobility degradation (MOS2 only)	V/cm	1.0e4	1.0e4
31	UEXP	critical field exponent in mobility degradation (MOS2 only)	-	0.0	0.1
32	UTRA	transverse field coeff. (mobility) (deleted for MOS2)	-	0.0	0.3
33	VMAX	maximum drift velocity of carriers	m/s	0.0	5.0e4
34	NEFF	total channel-charge (fixed and mobile) coefficient (MOS2 only)	-	1.0	5.0
35	KF	flicker noise coefficient	-	0.0	1.0e-26

36	AF	flicker noise exponent	-	1.0	1.2
37	FC	coefficient for forward-bias depletion capacitance formula	-	0.5	
38	DELTA	width effect on threshold voltage (MOS2 and MOS3)	-	0.0	1.0
39	THETA	mobility modulation (MOS3 only)	1/V	0.0	0.1
40	ETA	static feedback (MOS3 only)	-	0.0	1.0
41	KAPPA	saturation field factor (MOS3 only)	-	0.2	0.5
42	TNOM	parameter measurement temperature	°C	27	50

ANALİZLER:

AC analiz:

Ac analiz yapılırken önce .ac yazılır. Daha sonra taramanın dec/oct/lin değişimlerden hangisi ile yapılmak istendiği belirlenir. Daha sonra her bir dec/oct/lin deki nokta sayısı yazılır. Son olarak taramanın yapılacağı başlangıç ve bitiş frekans değerleri yazılır.

Genel form:

.AC DEC ND FSTART FSTOP

.AC OCT NO FSTART FSTOP

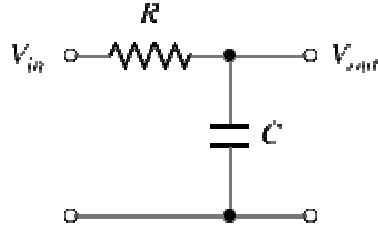
.AC LIN NP FSTART FSTOP

Örnek:

.AC DEC 10 1 10K

.AC DEC 10 1K 100MEG

.AC LIN 100 1 100HZ



Şekil: Alçak Geçiren Süzgeç

Spice Kodu:

****başlık**

*vs 1 0 sin(0 1 1k)
vs 1 0 ac 5v

* zaman analizi için gerekli giriş

r1 1 2 1k
c1 2 0 1u

*.tran 1n 2m *zaman analizi

*.dc vs 0 5 0.1 *dc analiz

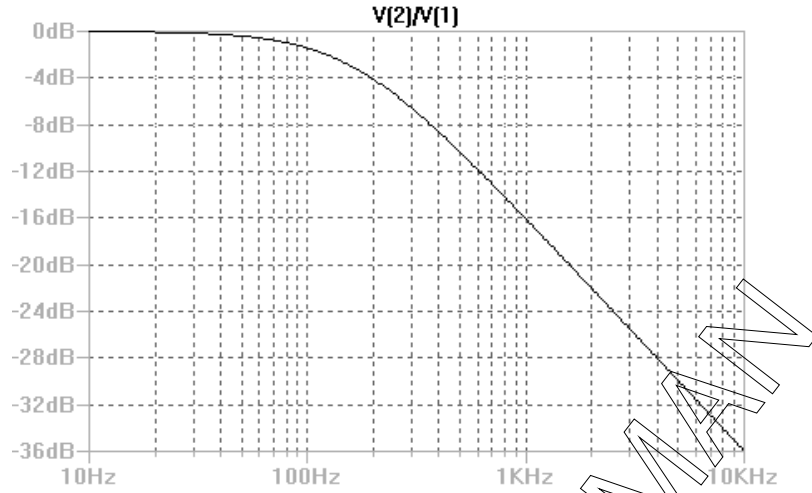
*.ac dec 101 10 10K *ac analiz

*.disto DEC 10 10 10k *distorsiyon analizi

*.NOISE V(2) Vs DEC 101 10 10K *gürültü analizi

.probe

.end



Şekil: Alçak geçiren süzgeç devresinin kazanç-frekans eğrisi

DC Analiz:

Dc analiz yapılırken .dc komutu yazılır. Daha sonra taramada kullanılacak kaynağın ismi, başlangıç değeri, bitiş değeri ve tarama aralığı sırasıyla yazılır. Birden çok kaynakla da dc analiz yapılabilir. Diğer kaynak da aynı satıra yazılmalıdır.

Genel form:

```
.DC SRCNAM VSTART VSTOP VINCR [SRC2 START2
STOP2 INCR2]
```

Örnek:

```
.DC VIN 0.25 5.0 0.25
.DC VDS 0 10 .5 VGS 0 5 1
```

```
.DC VCE 0 10 .25 IB 0 10U 1U
```

MOS tranzistör akım-gerilim karakteristiğinin çıkarılması:

Kod:

*n-MOS özeğri

VGS 2 0 dc 0

VDS 3 0 dc 0

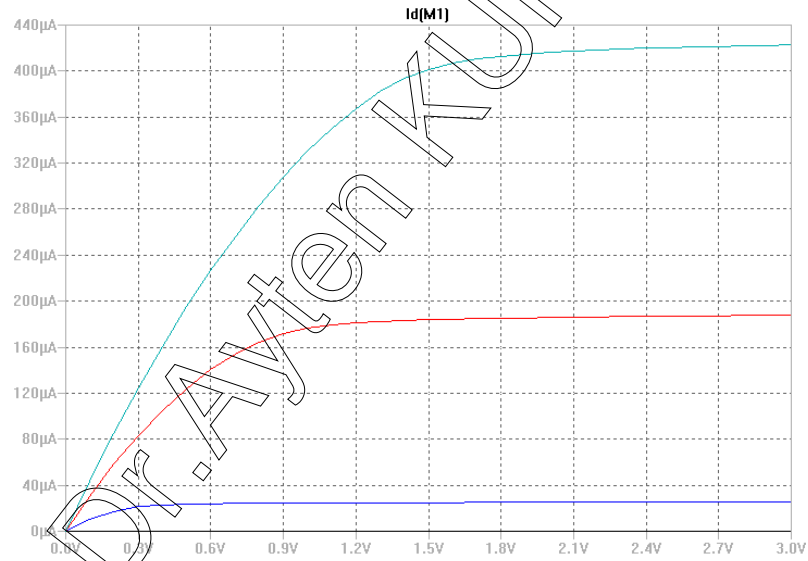
M1 3 2 0 0 NMOD L=1U W=2U

.MODEL NMOD NMOS (bu örnekte BSIM3 model
parametreleri kullanılmıştır.)

.dc Vds 0 3 0.1 vgs 0 3 1

.probe

.end



Şekil: MOS tranzistörün akım-gerilim karakteristiği

Zaman Bölgesi Analizi:

Zaman bölgesi analizi .tran komutu ile yapılır. Zamanlama adımı, bitiş süresi ve başlangıç süresi sırasıyla yazılır. Tstart belirtilmemişse 0 alınır.

Genel form:

.TRAN TSTEP TSTOP TSTART

Örnek:

.TRAN 1NS 100NS

.TRAN 1NS 1000NS 500NS

RLC devresinin darbe tepkisi

Kod:

*RLC analizi

Vin 1 0 pulse(-220 220 0 1ns 1ns 100us 200us)

R1 1 2 2

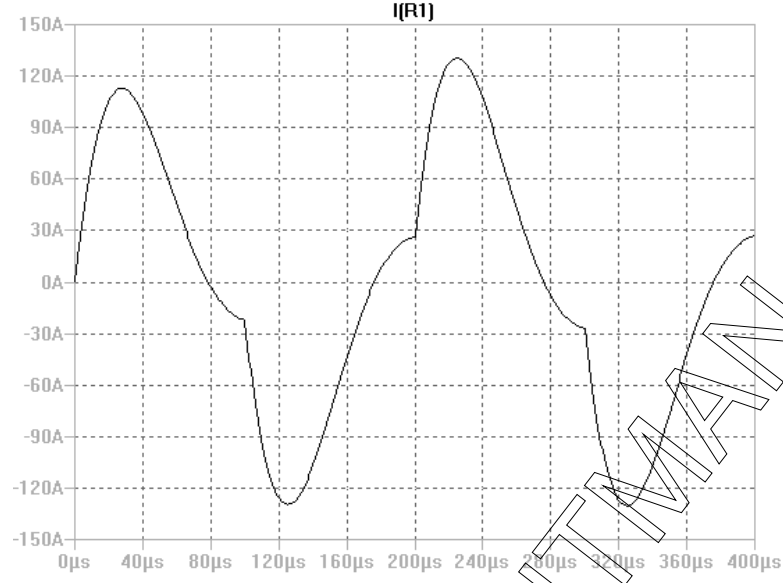
L1 2 3 50uH

C1 3 0 10uF

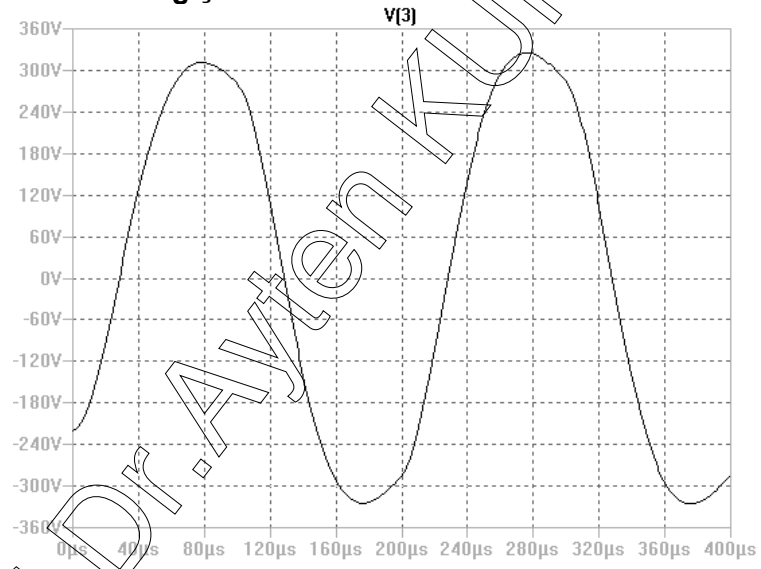
.tran 1u 400u

.probe

.end



Şekil: RLC devresinde direnç üzerindeki akımın zamanla değişimi



Şekil: RLC devresinde kondansatör üzerindeki gerilimin zamanla değişimi

Distorsiyon Analizi:

Distorsiyon analizinde devrelerin küçük-ışaret distorsiyon analizi yapılır. Yazılımı AC analize benzer. İlk olarak .disto komutu yazılır. Daha sonra taramanın dec/oct/lin değişimlerden hangisi ile yapılmak istendiği belirlenir. Daha sonra herbir dec/oct/lin deki nokta sayısı yazılır. Son olarak taramanın yapılacağı başlangıç ve bitiş frekans değerleri yazılır.

Genel form:

```
.DISTO DEC ND FSTART FSTOP  
.DISTO OCT NO FSTART FSTOP  
.DISTO LIN NP FSTART FSTOP
```

Örnek:

```
.DISTO DEC 10 1kHz 100Mhz
```

Gürültü Analizi:

Gürültü analizi .noise komutu ile yapılır. Daha sonra çıkış gürültüsü ölçülmek istenen nokta yazılır. Giriş kaynağı da yazıldıktan sonra hesaplanmak istenen frekans aralığı ac analizde olduğu gibi yazılır.

Genel form:

```
.NOISE V(OUTPUT) V(INPUT) ( DEC | LIN | OCT )  
PTS FSTART FSTOP
```

Örnek:

```
.NOISE V(5) VIN DEC 10 1kHz 100Mhz
```

.NOISE V(5,3) V1 OCT 8 100 10kHz

Simetrik CMOS OTA' nın gürültü analizi

Kod:

*Simetrik CMOS Ota

Vdd 1 0 dc 2.5V

Vss 3 0 dc -2.5V

Vn 5 0 dc 2v

Vp 9 0 dc 0v

M1 4 5 6 6 NMOD L=1U W=2U

M2 7 9 6 6 NMOD L=1U W=2U

M7 2 2 3 3 NMOD L=1U W=2U

M8 8 2 3 3 NMOD L=1U W=2U

M3 4 4 1 1 PMOD L=1U W=5U

M4 7 7 1 1 PMOD L=1U W=5U

M5 2 4 1 1 PMOD L=1U W=4U

M6 8 7 1 1 PMOD L=1U W=4U

IB 6 3 DC 100uA

*vx 8 0 dc 0V

.MODEL NMOD NMOS (bu örnekte TUBİTAK 3μ model
parametreleri kullanılmıştır.)

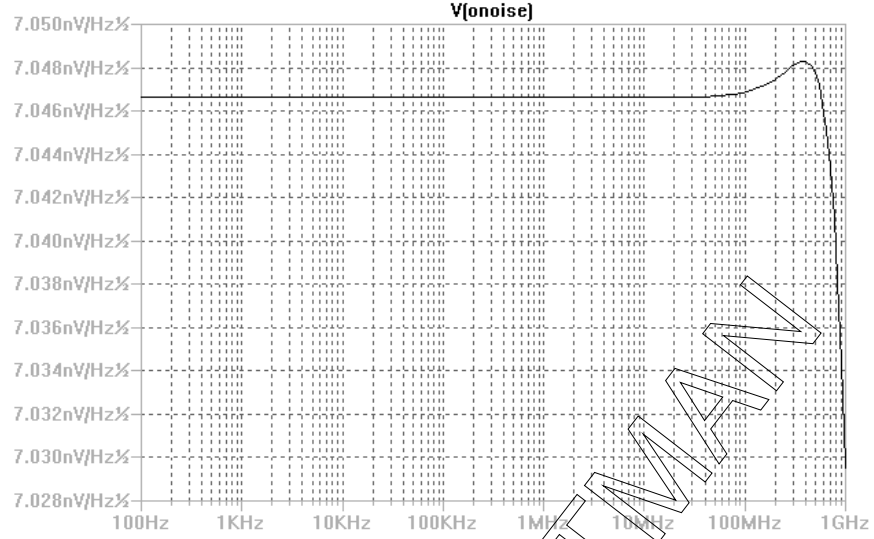
.MODEL PMOD PMOS (bu örnekte TUBİTAK 3μ model
parametreleri kullanılmıştır.)

*.dc vn -2 2 0.1 ib 10u 100u 20u

.NOISE V(8) VN OCT 8 100 1000000kHz

.probe

.end



Şekil: CMOS OTA' nın gürültü analizi

9. Lay-out editör kavramı (wikipedia)

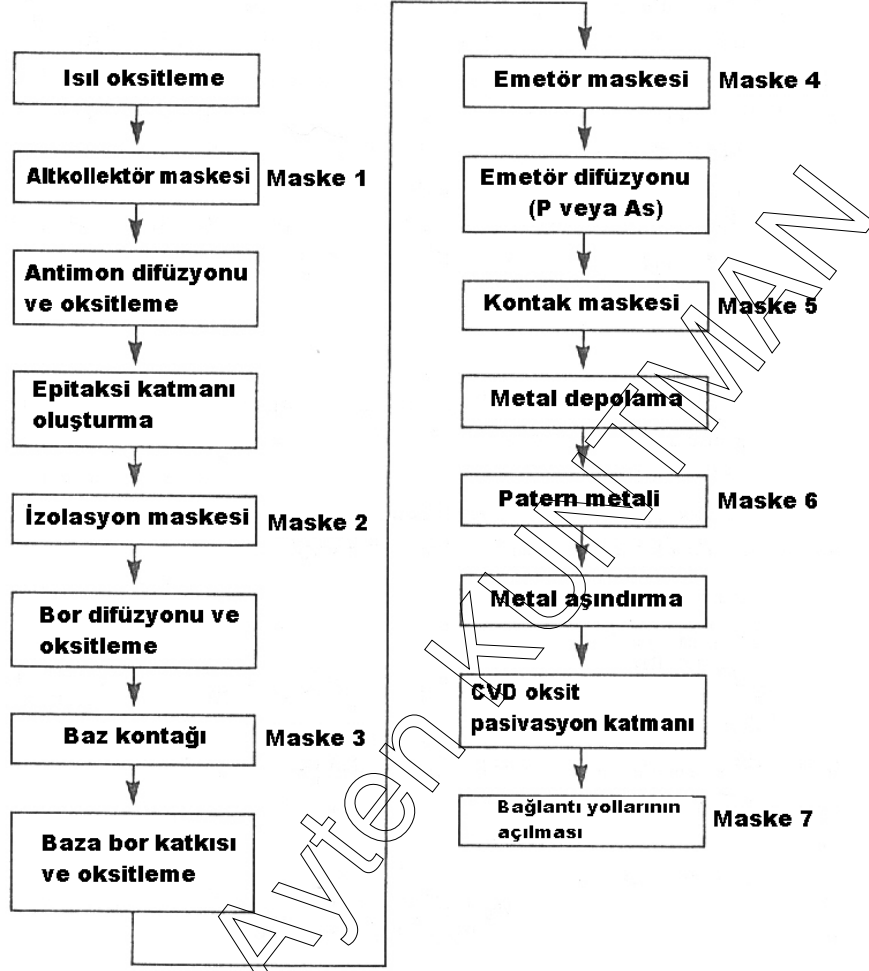
Tümdevre serimi, IC serim, IC maske serimi veya maske tasarımı olarak da bilinir. Tümdevrenin, metal, oksit, yarıiletken desenleri ve yüzeysel geometrik şekillerle ifade edilmesidir.

Standart bir proseste tümdevrenin çalışması geometrik şekillerin pozisyonuna ve bağlantılarına bağlıdır. Bir serim mühendisinin görevi bütün tasarım koşullarını sağlayacak şekilde elemanları kırıma yerleştirmek ve bağlantılarını yapmaktır. Dikkat edilmesi gereken ana özelliklerden bazıları performans, büyüklük ve üretilebilirliktir.

Serim, doğrulama denilen bir dizi testten geçirilir. En önemli iki doğrulama adımı Tasarım Kuralları Kontrolü(Design Rule Checking (DRC)) ve Serim Şematik Karşılaştırması(Layout Versus Schematic (LVS))' dır. Doğrulama yapıldıktan sonra veriler endüstride işlenmeye uygun hale getirilir ve tümdevre haline getirme aşamasına geçilir.

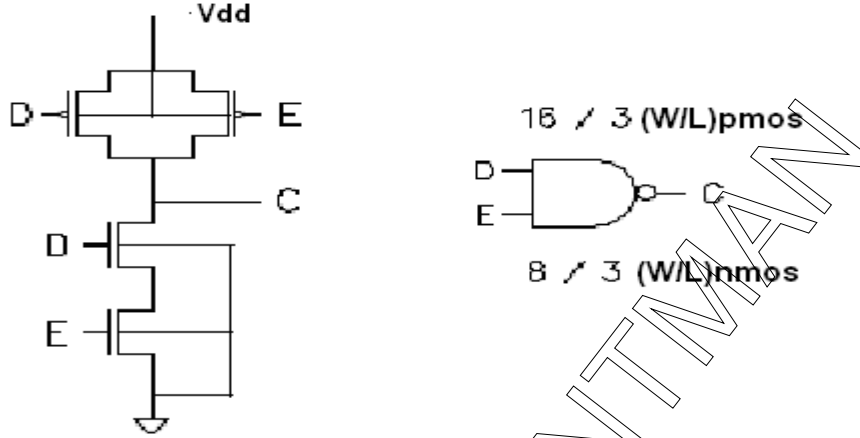
Bilgisayar destekli tasarımlar kullanılmaya başlanmadan önce, serim opak filmler kullanılarak elle yapılırdı. Günümüzde IC

serimler bilgisayar programlarıyla(EDA tools, L-Edit, Lasi, Electric..) yapılmaktadır.



Spice ve serime Örnek uygulamalar

CMOS-NAND Kapısı:



Doğruluk Tablosu:

C Çıkışı		E girişi	
		0	1
D Girişi	0	1	1
	1	1	0

Spice_dosyası:

*nand

vdd 1 0 dc 5V

m1 2 4 1 1 pmod W=16u L=3u

m2 2 5 1 1 pmod W=16u L=3u

m3 2 4 3 0 nmod W=8u L=3u

m4 3 5 0 0 nmod W=8u L=3u

.MODEL NMOS NMOS (bu örnekte LEVEL=3 Model parametreleri kullanılmıştır.)

.MODEL PMOD PMOS (bu örnekte LEVEL=3 Model parametreleri kullanılmıştır.)

v1 4 0 pulse(0 5V 1n 0 0 10n 15n)

v2 5 0 pulse(0 5V 5n 0 0 15n 20n)

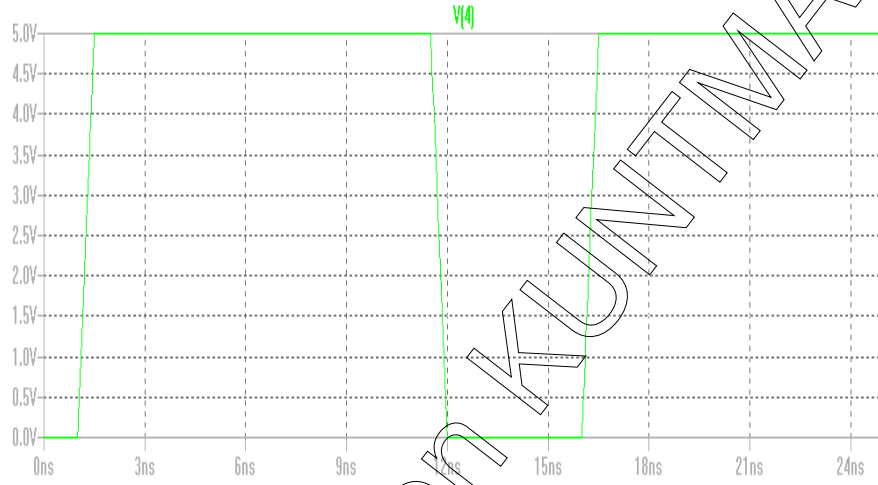
.tran 0.1n 25n

.probe

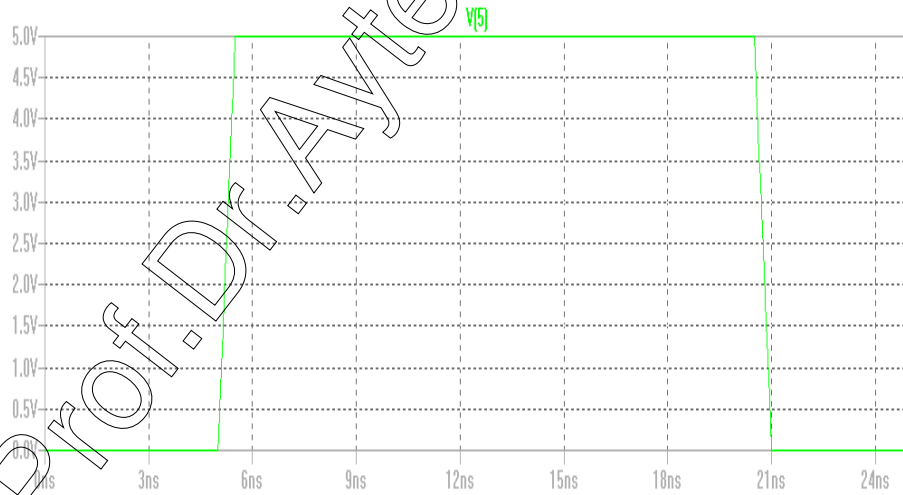
.end

Giriş işaretleri:

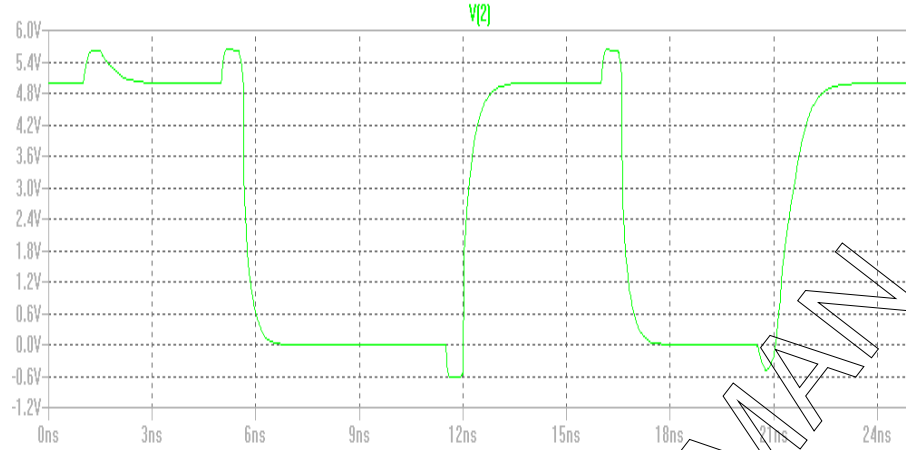
Vd:



Ve:

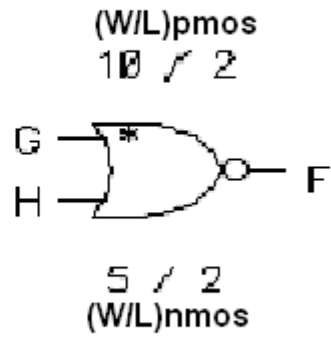
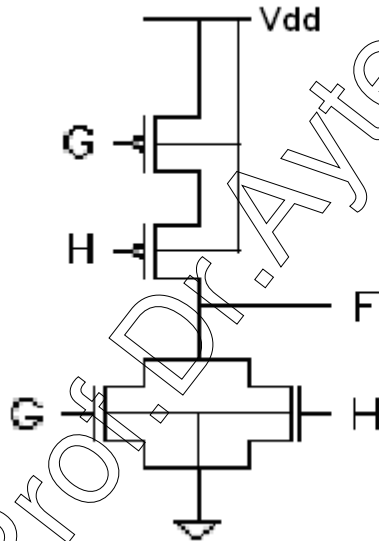


Çıkış işareti:



ÖRNEKLER:

CMOS-NOR Kapısı:



Doğruluk Tablosu:

F Çıkışı		H girişi	
		0	1
G Girişi	0	1	0
	1	0	0

Spice_dosyası:

*nor

vdd 1 0 dc 5V

m1 2 4 1 1 pmod W=10u L=2u

m2 3 5 2 1 pmod W=10u L=2u

m3 3 4 0 0 nmod W=5u L=2u

m4 3 5 0 0 nmod W=5u L=2u

.MODEL NMOD NMOS (LEVEL=3 model parametreleri)

.MODEL PMOD PMOS (LEVEL=3 model parametreleri)

v1 4 0 pulse(0 5V 2n 0 0 5n 10n)

v2 5 0 pulse(0 5V 3n 0 0 4n 15n)

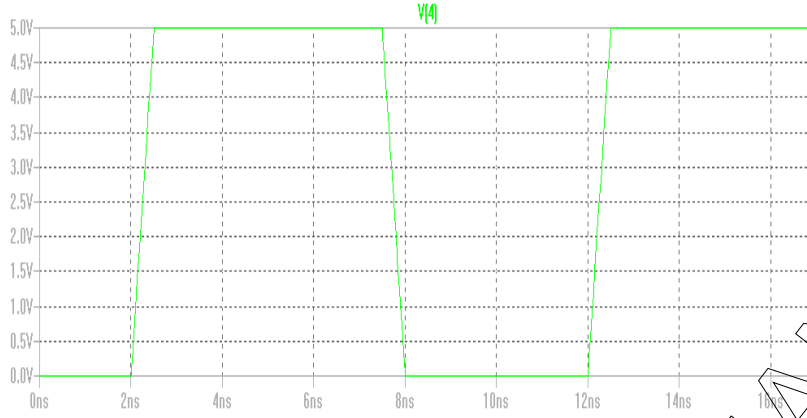
.tran 0.1n 17n

.probe

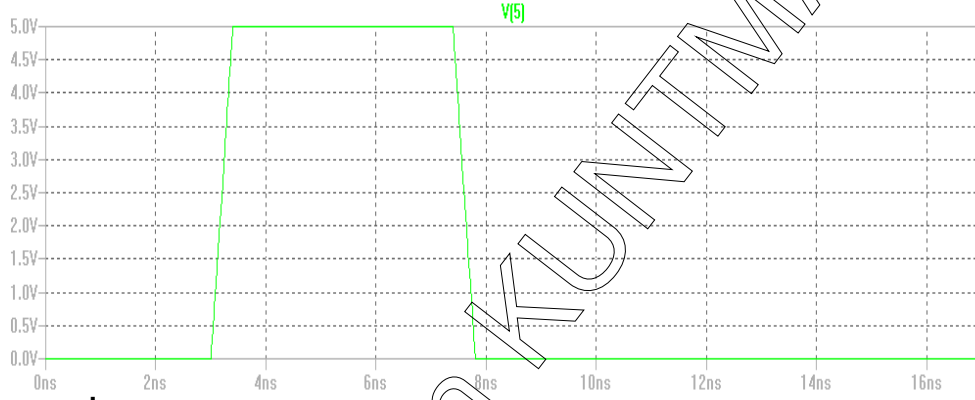
.end

Giriş İşaretleri:

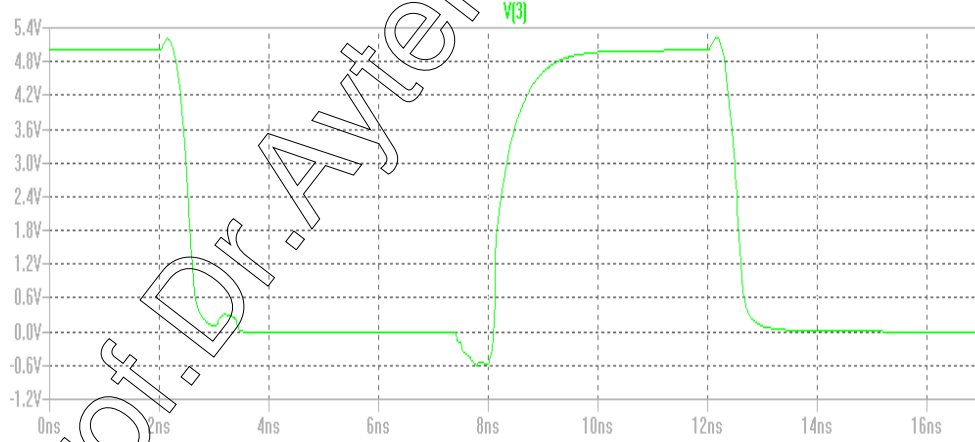
Vg:



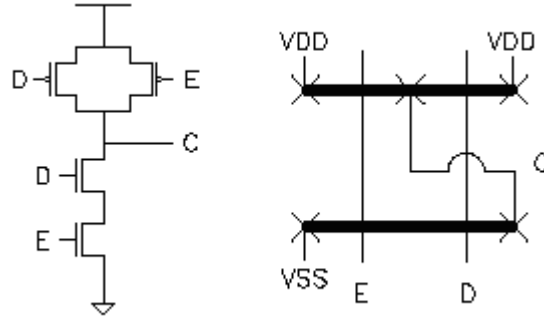
Vh:



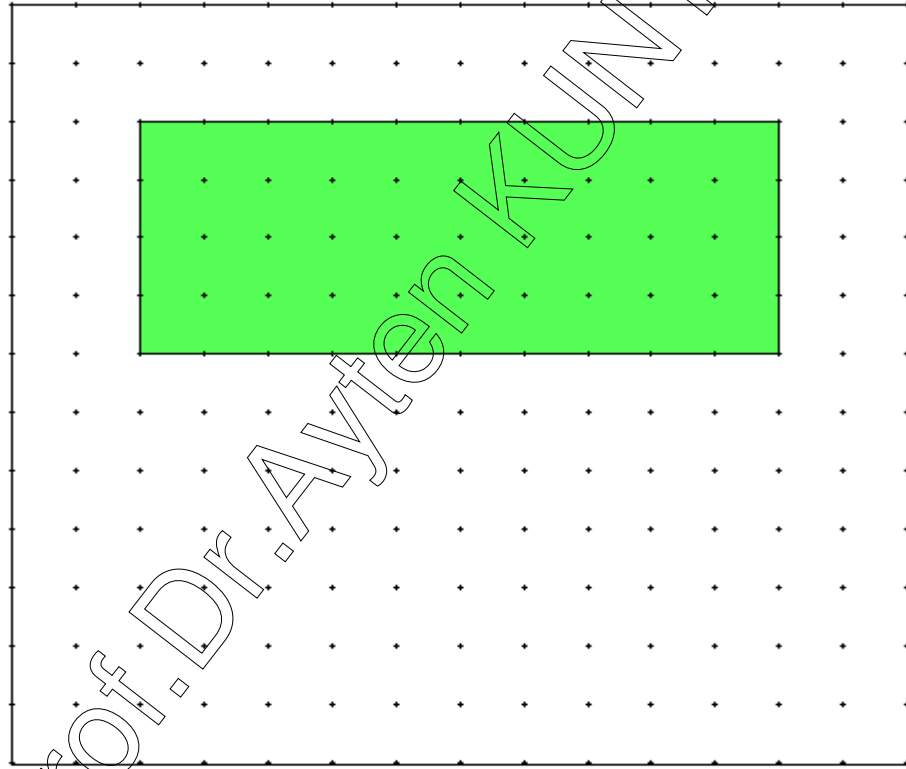
Çıkış İşareti:



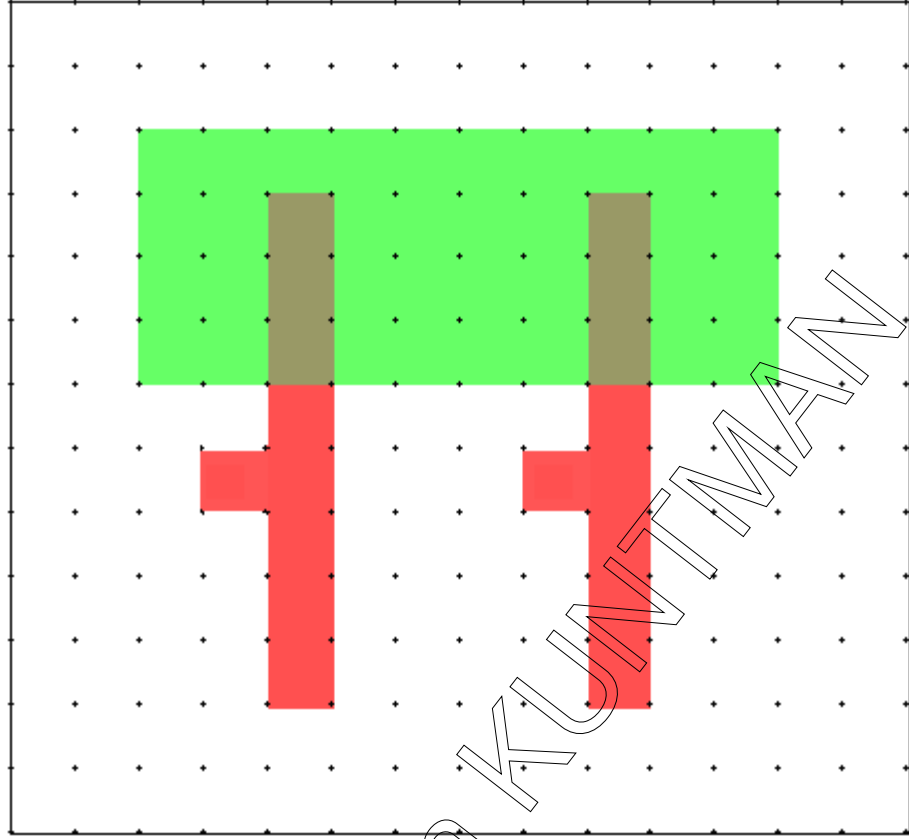
NAND Kapısı Maskeleri:



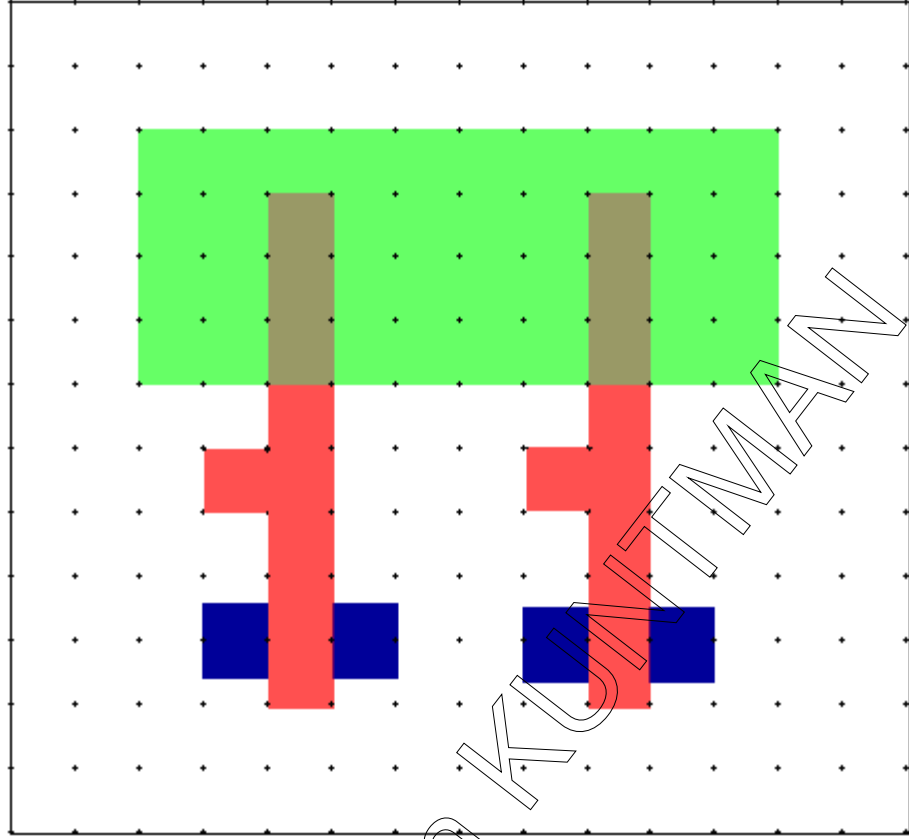
Şekil.1:CMOS NAND Kapısı ve stick diyagramı
MASKELER:



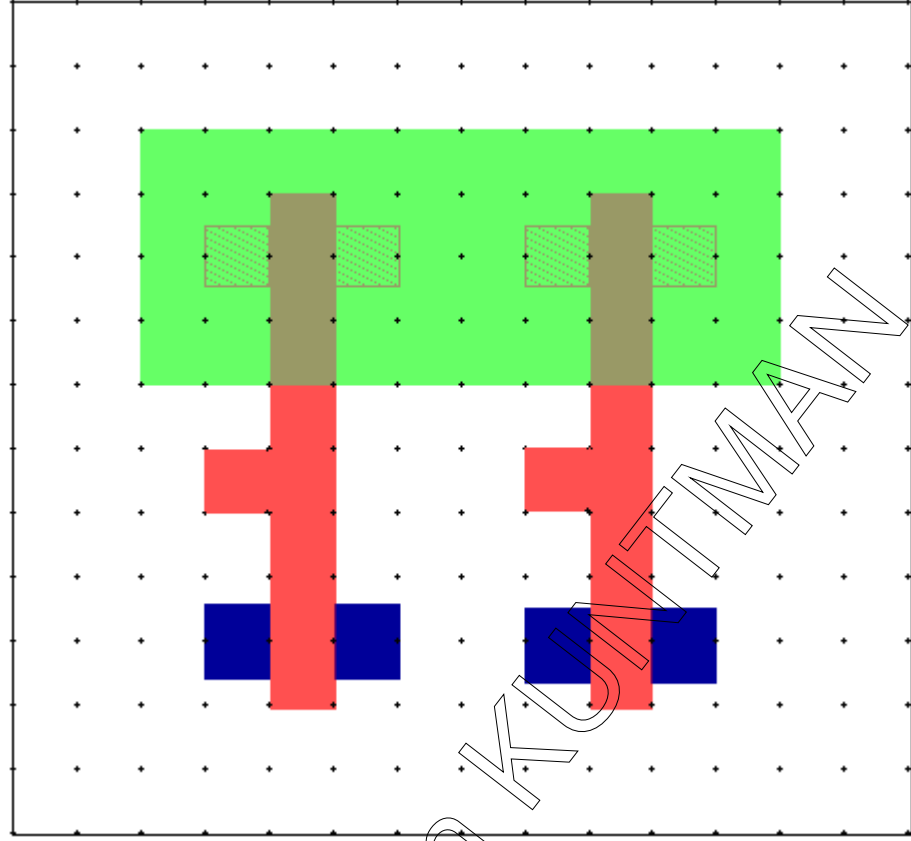
n-kuyu oluşturulması



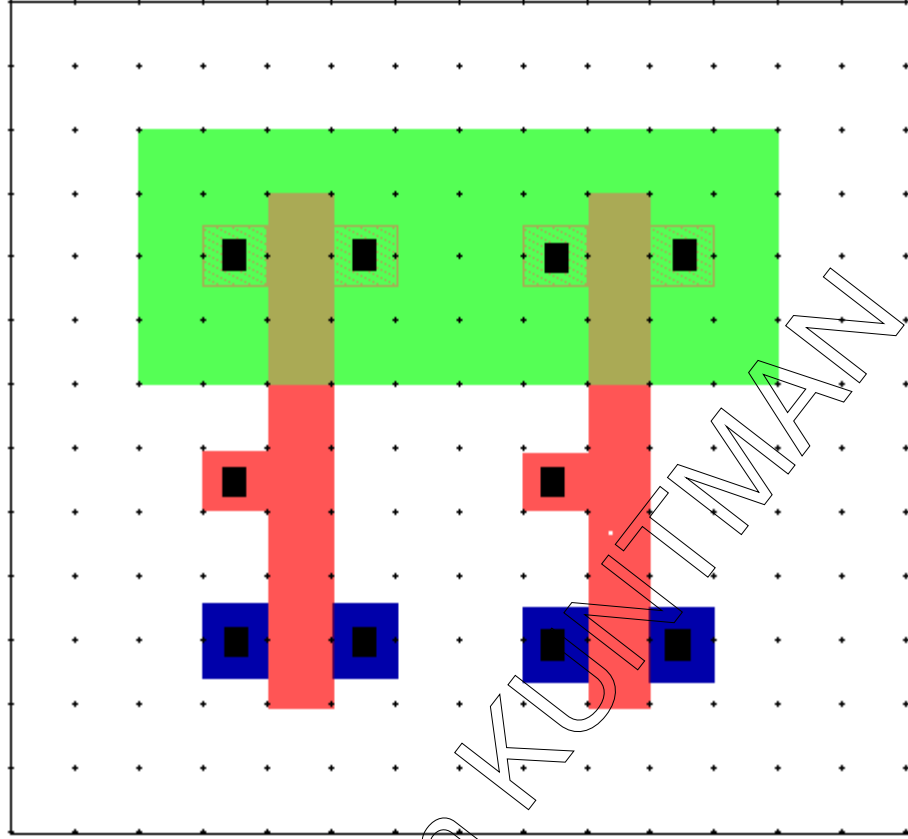
2.Geçit bölgesinin oluşturulması



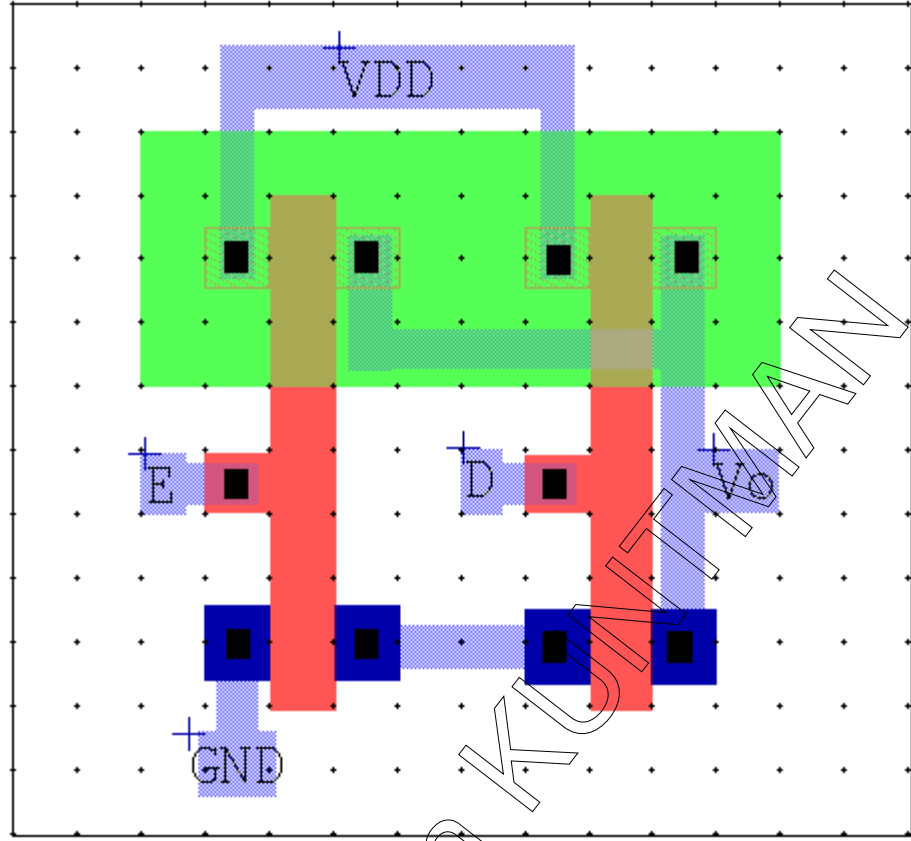
3.N+ difüzyonu



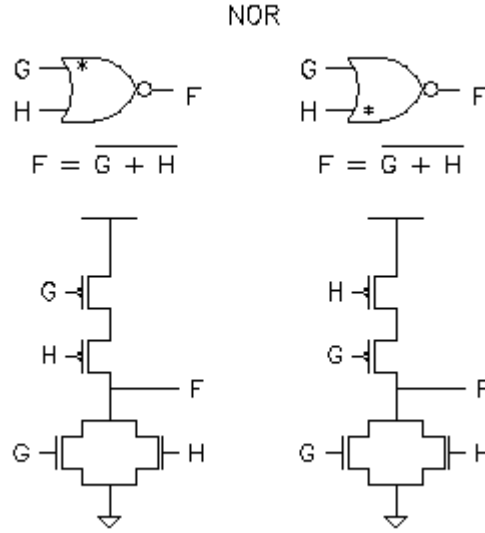
4.P+ difüzyonu



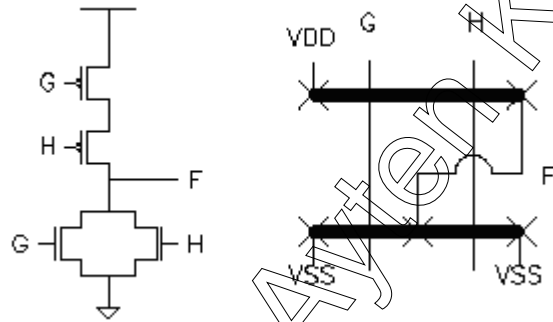
5.Kontaklar



6.Metalizasyon ve bağlantılar

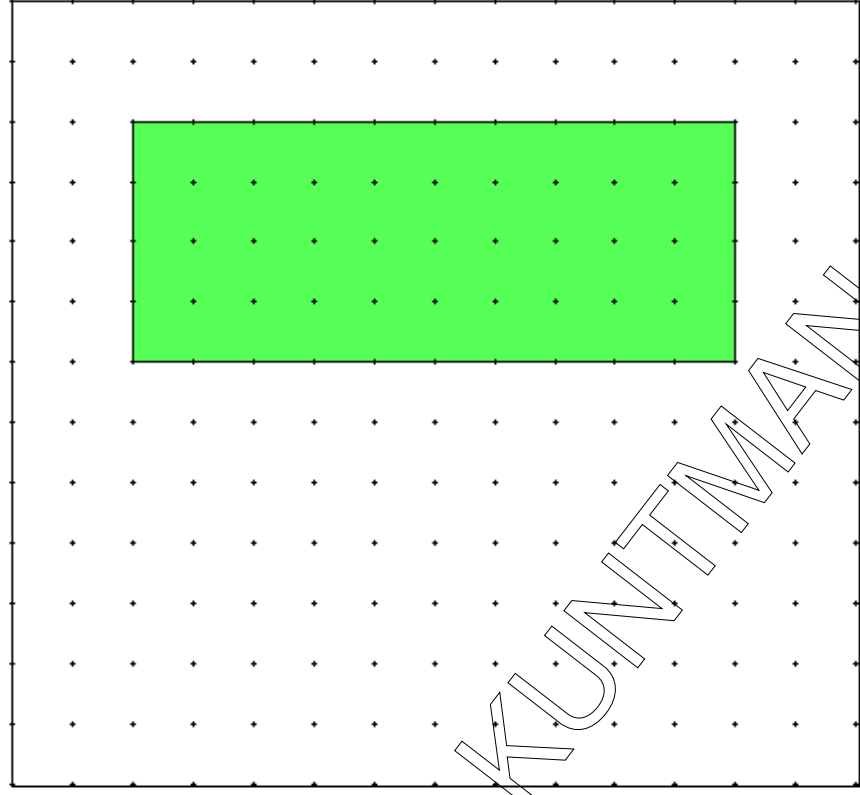


Şekil.3:CMOS NOR Kapısı yapıları

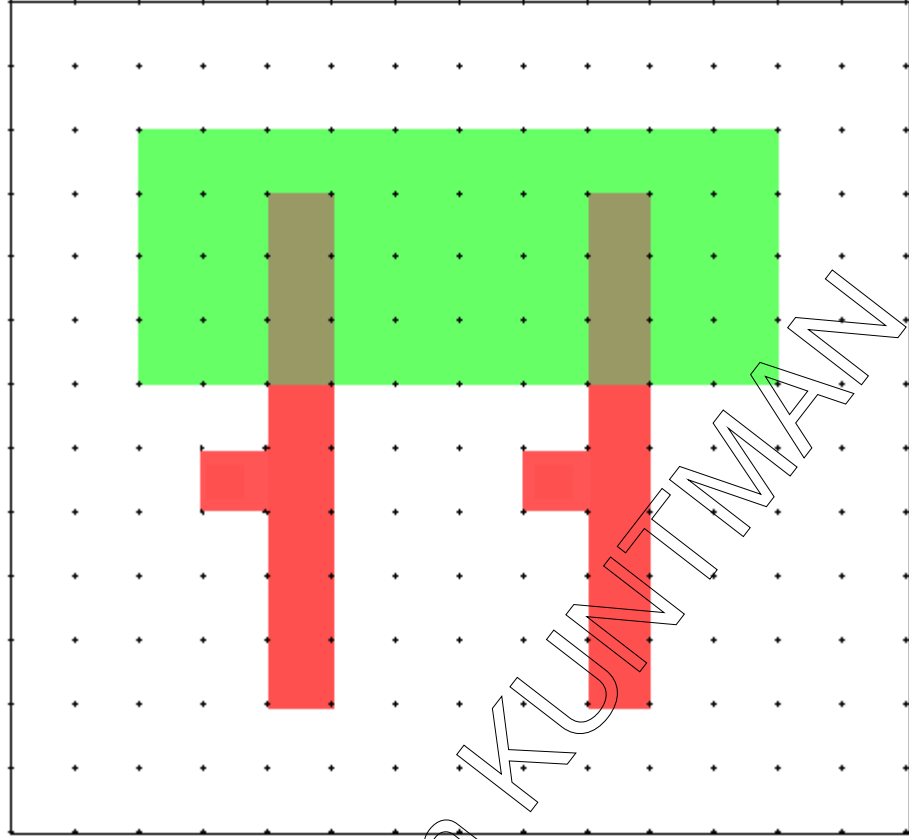


Şekil.4: Layout'ı çizilecek olan CMOS NOR Kapısı ve stick diyagramı

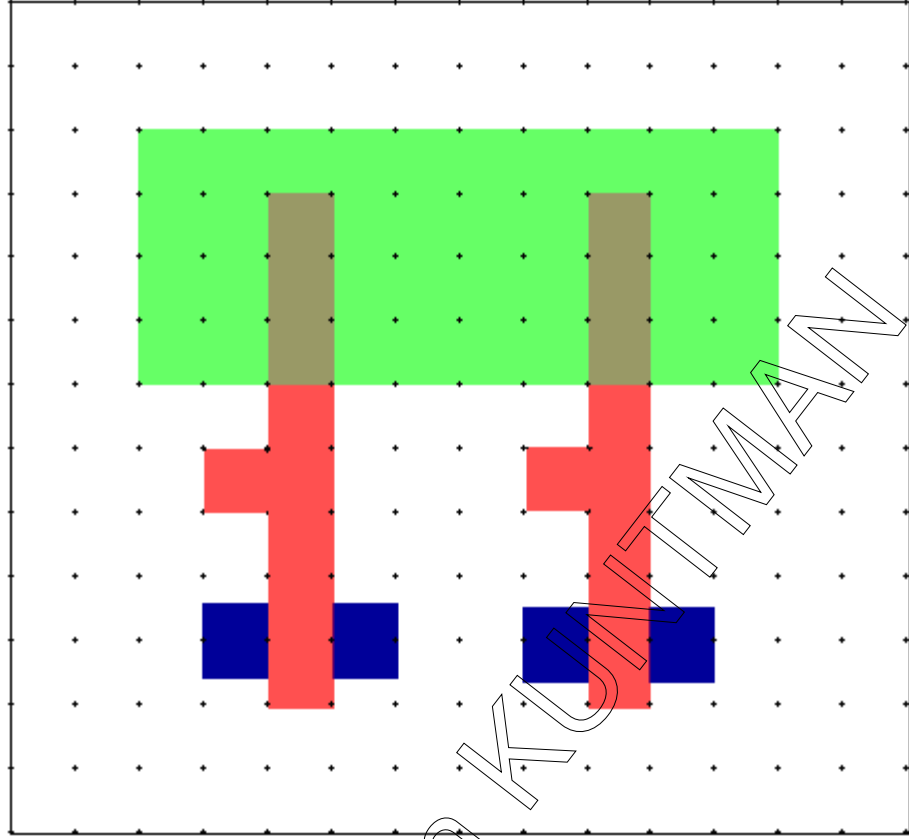
MASKELER:



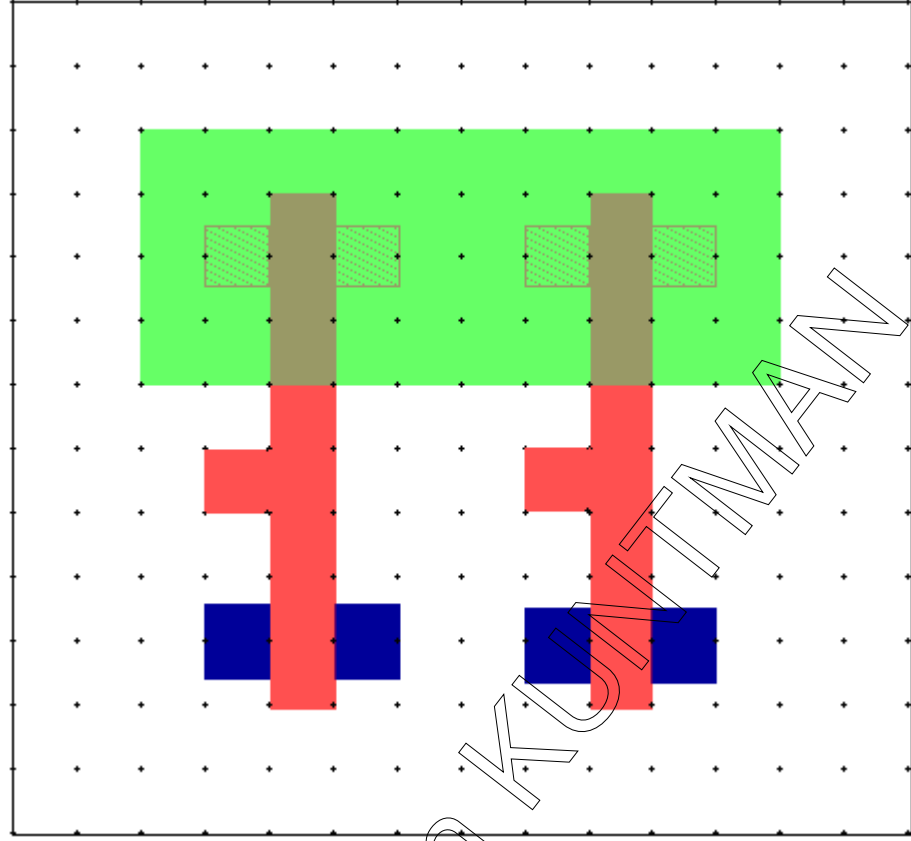
1.n-kuyu oluşturulması



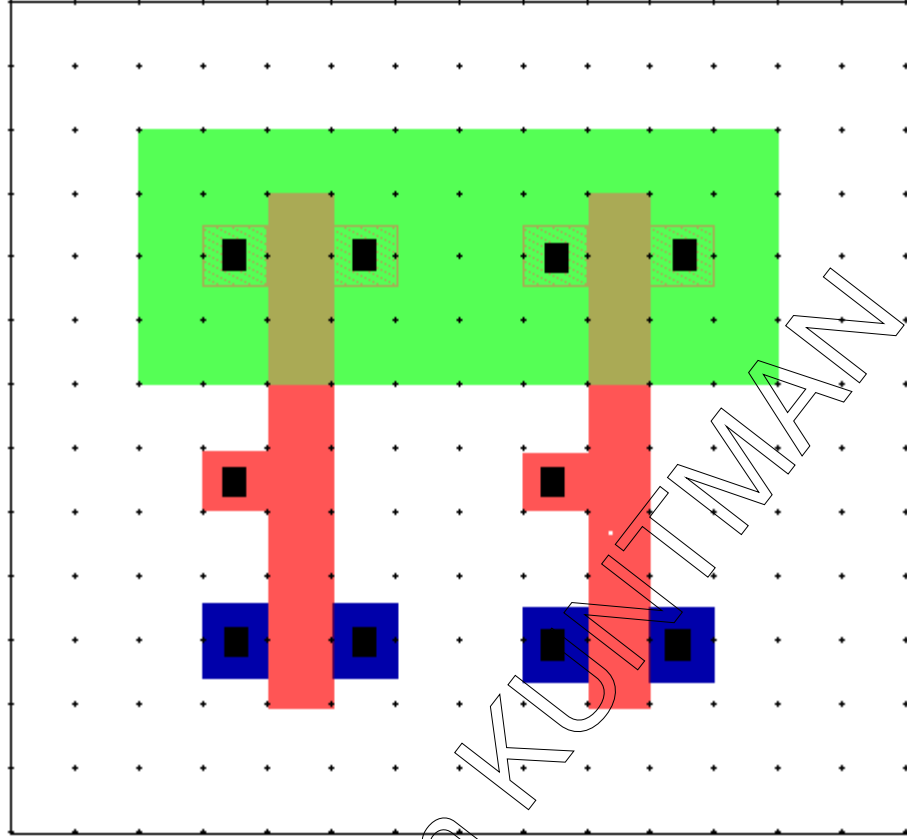
2.Geçit bölgesinin oluşturulması



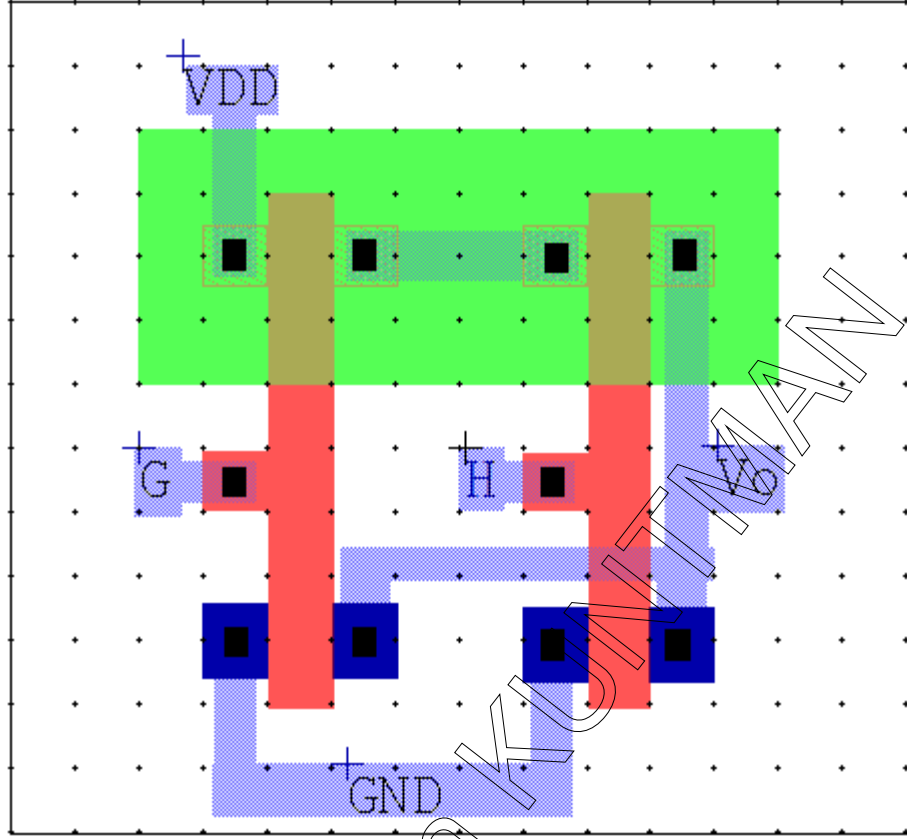
3. N⁺ difüzyonu



4.P+ difüzyonu



5.Kontaklar



6. Metalizasyon ve bağlantılar

TÜMDEVRE TEKNOLOJİSİ DERSİ UYGULAMA PLANI

1. Spice programının tanıtımı. Temel yarıiletken devre elemanlarının(diyot, bjt, mosfet) akım-gerilim eğrilerinin çıkarılması.
2. L-edit programının tanıtılması.

3. Spice programıyla temel analog işlem bloklarının(akım aynası,
4. L-edit programıyla Bipolar tranzistör ve akım aynası layoutunun hazırlanması
5. Spice programıyla temel analog işlem bloklarının(akım aynası,
NMOS ve CMOS eviriciler, basit kuvvetlendirici yapıları) incelemesi.
6. L-edit programıyla MOS tranzistor ve CMOS Evirici layoutunun hazırlanması
7. Spice ve L-edit programlarının kullanıldığı uygulama.
(NOR Kapısı)

10. SORULAR

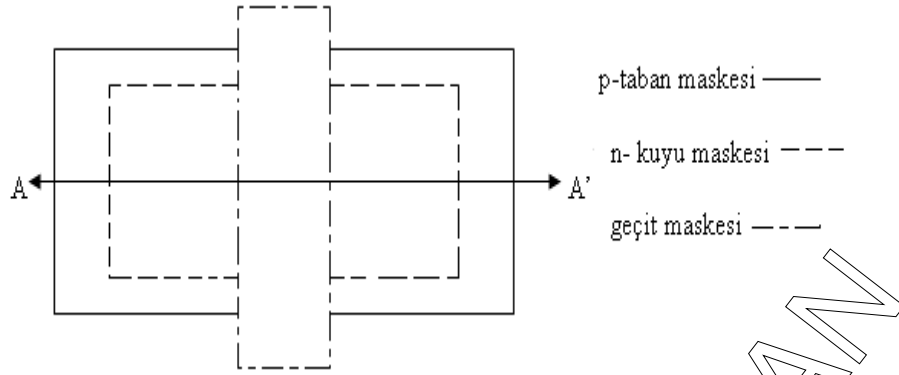
1. Bir tümdevre direncin uçlarına 4V'luk gerilim uygulandığında 2mA' lik akım akıtmaktadır. Bu tümdevre direncin üretim yöntemini belirleyerek $\frac{L}{W}$ oranını bulunuz. Bu tümdevre direncin düşey kesitini çiziniz.

2. Bir p-n jonksiyonunda katkı yoğunlukları $N_A = 5.10^{15} \text{ atom/cm}^3$, $N_D = 10^{16} \text{ atom/cm}^3$ kritik alan şiddeti $E_{\text{Kritik}} = 3.10^5 \text{ V/cm}^3$ olduğuna göre ,
a. jonksiyonun belverme gerilimini bulunuz. $\epsilon = 1.04.10^{-12} \text{ F/cm}$
b) p tipi için fakirleşmiş bölge kalınlıklarını bulunuz.

3. Katkı yoğunlukları $N_A = 2.10^{15} \text{ atom/cm}^3$ ve $N_D = 5.10^{16} \text{ atom/cm}^3$ olan sert geçişli bir p-n jonksiyonunun belverme gerilimi 30 V olduğuna göre, p tipi bölge için fakirleşmiş bölge kalınlığını hesaplayınız.

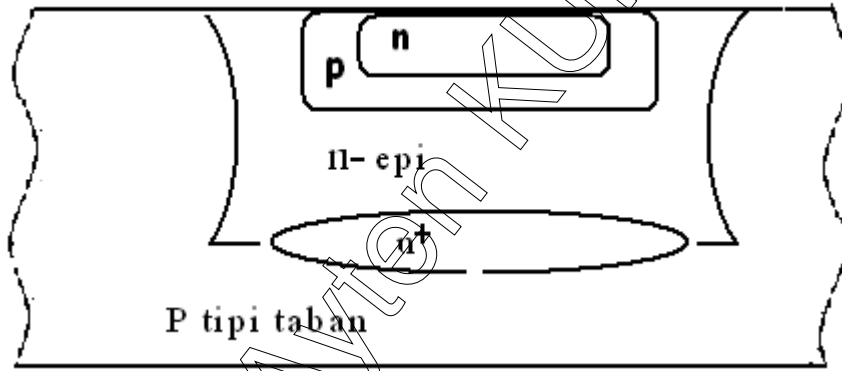
4. n tipi katkı yoğunluğu $10^{18} \text{ atom/cm}^3$ olan 4 μm kalınlığındaki difüzyon bölgesinin tabaka direncini hesaplayınız.

5. a) Şekil 1' de serimi(layout) verilen yapının A-A' doğrultusundaki düşey kesitini çiziniz.



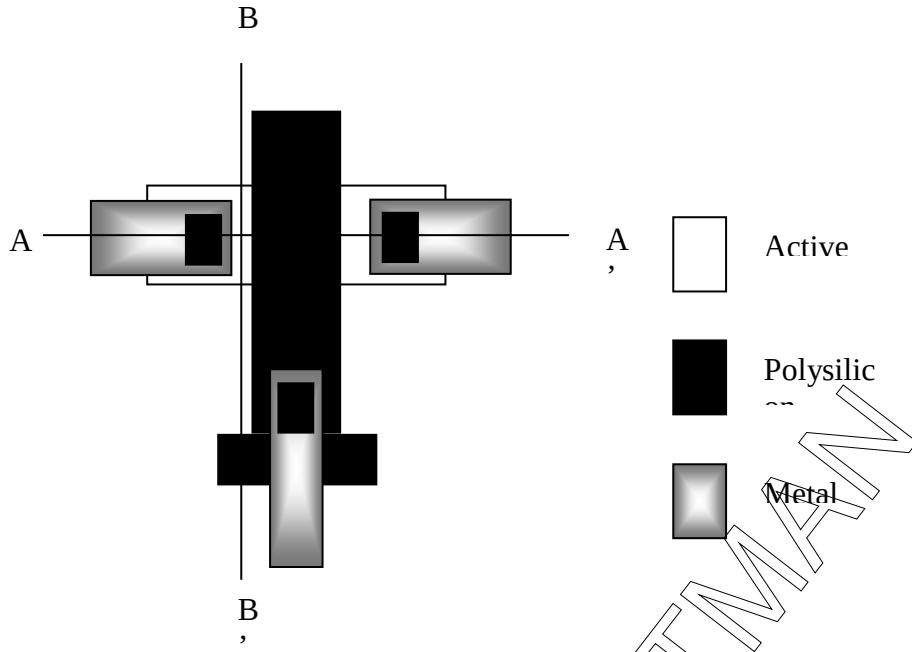
Şekil.1: Tümdevre yapının layoutu

b) Şekil 2' de düşey kesiti verilen yapının maskelerini çizip layoutunu oluşturunuz.



Şekil.2: Tümdevre yapının düşey kesiti

6.a) MOSFET üretim aşamalarından hareketle serimi aşağıda verilen elemanın A-A' doğrultusundaki düşey kesitini çiziniz.



b) Entegre devre üretiminde metalizasyon prosesinin ana amacı nedir?

c) Entegre devre üretiminde polisilisyum prosesinin ana amacı nedir?

7.a) MOSIS serim tasarım kurallarından yararlanarak bir CMOS eviricinin kırmık üzerindeki yerleşim alanını hesaplayınız. Hesaplarda kullanılan minimum boyutları çizerek gösteriniz. ($\lambda = 0.5 \mu\text{m}$)

b) Kontak maskesini çizerek gösteriniz.

8. Bir p kanallı MOS transistorün kaynak ve savak bölgeleri $10^{19} 1/\text{cm}^3$ yoğunlukla katkılanıyor. Difüzyon derinliği $3 \mu\text{m}$ olduğuna göre;

a) Bu bölgenin tabaka direncini hesaplayınız.

b) Bölgenin direncinin 50Ω olması için L/W oranı ne olur?

$$\mu_p = 70 \text{ cm}^2/\text{V.s}$$

9. Bir P-kanallı MOS tranzistörde proses parametreleri $N_D=10^{16}$ $1/cm^3$, $N_D=10^{20}$ $1/cm^3$, $N_{OX}=4 \times 10^{10}$ $1/cm^3$, $t_{ox}=0.1$ μm , $q=1.6 \times 10^{-19}$ C, $V_{SB}=0$, $\epsilon_{rsiO2}=4$, $\epsilon_{rsi}=11.7$, $\epsilon_0=8.86 \times 10^{-14}$ F/cm, $\Phi_{GS}=-0.2014$ V, $Q_{BO}=4.81 \times 10^{-8}$ C/cm², $n_i=1.5 \times 10^{10}$ $1/cm^3$ ' dir. Bu tranzistörün eşik gerilimini hesaplayınız.

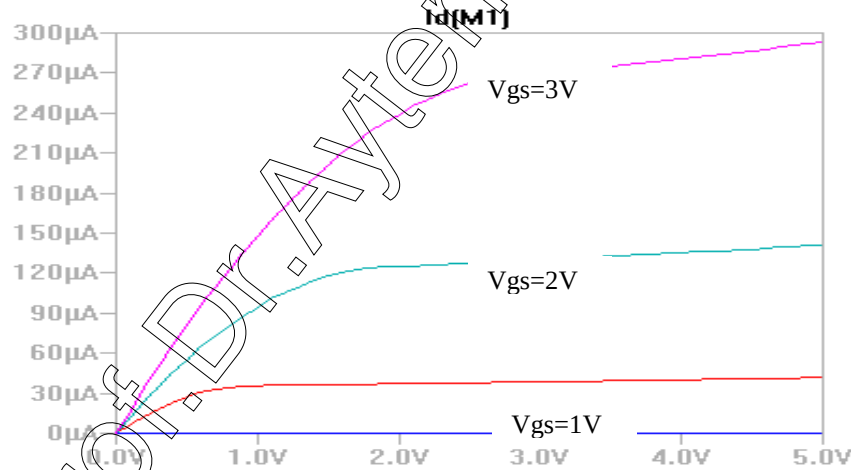
10. Bir MOS tranzistörde kaynak-savak difüzyonu katkı yoğunluğu $N_A=10^{20}$ $1/cm^3$, jonksiyon derinliği $3 \mu m$ ve direnci 100Ω olduğuna

göre kaynak-savak bölgesinin $\frac{W}{L}$ oranını bulunuz. ($\mu=500$ cm²/V.sn, $q=1.6 \times 10^{-19}$ C).

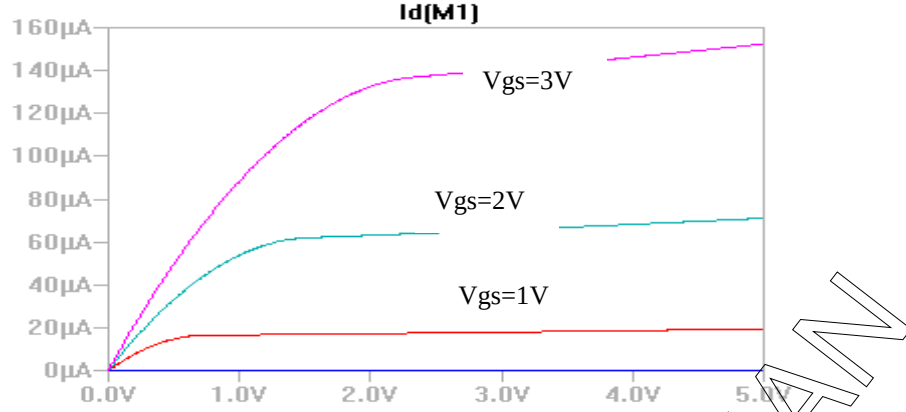
11. Şekil 1 ve Şekil 2' de NMOS ve PMOS' un I_d - V_d seğrileri görölmektedir. Bu tranzistörler kullanılarak bir CMOS evirici tasarlanmak istenmektedir. Evirici 5V' luk kaynakla beslenecek ve 10pF' lık kapasitif yükü sürecektir. Eviricinin;

- Lojik 0 gerilimini
- Evirtim noktasını
- Aşağı gecikmesini
- Yukarı gecikmesini

hesaplayınız. ($\mu_N C_{OX}=130 \mu A/V^2$, $\mu_P C_{OX}=10 \mu A/V^2$)



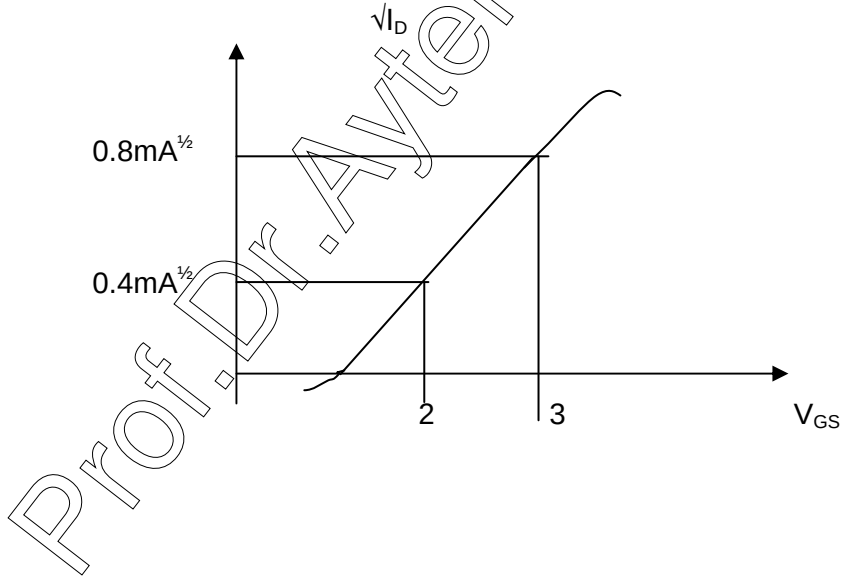
Şekil.1: NMOS' un I_d - V_d eğrisi



Şekil. 2: PMOS' un I_d - V_{ds} eğrisi

12. Bir NMOS tranzistor için V_{GS} 'nin $\sqrt{I_D}$ ile değişimi Şekil' de görülmektedir. $\mu C_{OX} = 60 \mu A/V^2$ ve $V_{BS} = 0$ olarak verilmiştir. Bu tranzistörün;

- Eşik gerilimi nedir?
- Hangi çalışma bölgesinde çalışmaktadır?
- Tranzistorun β ve W/L oranını hesaplayınız.

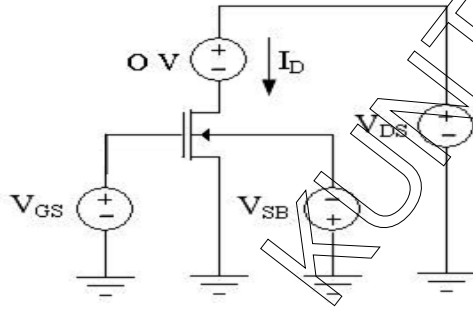


13. Şekildeki nMOS transistörün farklı kutuplama şartlarında oda sıcaklığındaki I-V karakteristiği verilmiştir. Buna göre;

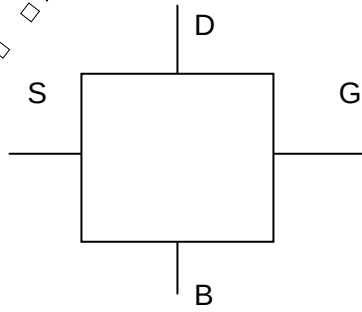
- a) Eşik gerilimini V_{TO} ,
- b) Elektron mobilitesi μ_n ,
- c) Gövde etkisi katsayısı γ (gamma)'yı bulunuz.

$$W/L=1.0, t_{ox} = 150 \text{ \AA}, |2\Phi_F| = 0.64 \text{ V}$$

$V_{GS}(V)$	$V_{DS}(V)$	$V_{SB}(V)$	$I_D(mA)$
4	4	0.0	256
5	5	0.0	441
4	4	2.6	144
5	5	2.6	256



14. Bir N-kanallı MOS tranzistöre gerilim uygulanmadığı durumda tranzistörde oluşan kapasiteleri hesaplayınız ve aşağıdaki şekil üzerinde gösteriniz. Tranzistörün çizilen kanal genişliği ve kanal boyu sırasıyla 90μ , 6μ 'dır. Proses parametreleri: $L(\text{overlap})=0.3\mu$, $t_{ox}=100 \text{ \AA}$, $\epsilon_{rsi}=11.7$, $\epsilon_{rsiO2}=4$, $\epsilon_0=8.85 \times 10^{-14} \text{ F/cm}$.



15. Bir CMOS eviricide $K_p = \mu_p C_{ox} = 10 \mu A/V^2$, $K_n = \mu_n C_{ox} = 30 \mu A/V^2$, $V_{TD} = 1V$, $V_{TL} = -2V$ olarak verilmiştir. $V_{inv} = V_{DD}/2$ olması istenmektedir.

- a) $(W/L)_D$ ve $(W/L)_L$ oranları oranı ne olmalıdır?
b) Gecikme sürelerinin birbirine eşit olması için $(W/L)_D/(W/L)_L$ oranı ne olmalıdır? $C_L = 5pF$

16. Bir akım aynasında besleme gerilimi 5V, $I_{ref} = 1mA$, $V_T = 26mV$, $I_S = 10^{-15} A$ ve $\beta \gg 1$ olduğuna göre ($I_{C1} = I_{ref} = I_S e^{(V_{BE}/V_T)}$)

- a) $V_{BE} = ?$
b) $R_1 = ?$
c) R_1 direnci proses sırasında hangi adımda gerçekleştirilebilir?

17.a) Bir npn tranzistörde $40^\circ C$ sıcaklıkta sıfır kutuplamada $50 \mu m^2$ alanda oluşacak maksimum kolektör-baz kapasitesini hesaplayınız.

(Epi bölgesinin katkı yoğunluğu $5 \times 10^{15} cm^{-3}$, baz bölgesinin katkı yoğunluğu $8 \times 10^{19} cm^{-3}$, $\epsilon_0 = 8.86 \times 10^{-14} F/cm$, $\epsilon_{rsi} = 11.8$, $n_i = 1.5 \times 10^{10} atom/cm$, $q = 1.6 \times 10^{-19} C$, $k = 1.38 \times 10^{-23} J/K$.)

b) Aynı değerdeki kapasite MOS kapasite olarak oluşturulursa ne kadar kırmık alanı gerekir? $\epsilon_{rsi02} = 4$, $t_{ox} = 1000 \text{Å}$.

18. Bipolar npn tranzistörde çizilen baz bölgesi boyutları $W = 40 \mu m$, $L = 30 \mu m$ difüzyon derinliği $4 \mu m$ ve baz bölgesi direnci 50 ohm olduğuna göre bölgenin katkı yoğunluğunu hesaplayınız?
 $\mu = 120 cm^2/V.s$, $q = 1.6 \cdot 10^{-19} C$.

19 . Bir npn tranzistorun çizilmiş boyutları

Emetör bölgesi	20 μm x 25 μm
Gömük tabaka	41 μm x 65 μm
Epi bölgesi	140 μm x 75 μm
Kollektör kontağı	18 μm x 49 μm
Baz bölgesi	60 μm x 45 μm
İzolasyon difüzyonu	10 μm x 15 μm

Olduğuna göre bu tranzistorun çip üzerinde kapladığı alanı hesaplayınız.

20. Bipolar npn tranzistörün baz-emetör gerilimi $V_{BE} = 550 \text{ mV}$, kolektör akımı $I_c = 10 \text{ } \mu\text{A}$, emetör alanı, $4 \text{ mil} \times 4 \text{ mil}$ olduğuna göre baz bölgesi katkı yoğunluğunu hesaplayınız $\phi_B = ?$ $D_n = 13 \text{ cm}^2/\text{s}$ (sabit) , $V_T = 26 \text{ mV}$ (300 °K)
 $1 \text{ mil} = 25.4 \text{ } \mu\text{m} = 25.4 \times 10^{-4} \text{ cm}$

21. a) Bipolar tümdevre tasarımı için seri baz bölgesi direncinin 200 ohm olması isteniyor. Bunun sebebi nedir?
b) Baz bölgesi için L/W oranını bulunuz. difüzyon kalınlığı $= 25 \text{ } \mu\text{m}$ bu bölgedeki katkı yoğunluğu $5.10^{15} \text{ atom/cm}^3$
c) Baz bölgesinin boyutlarını bulunuz.

22. Tipik bir npn transistorün sıfır kutuplamada bir yüzey başına düşebilecek maksimum kolektör-baz kapasitesini bulunuz. (300 °K)
Soru 6 : n tipi difüzyon katmanında konsantrasyon yoğunluğu $6.10^{20} \text{ atom/cm}^3$ kalınlığı $2 \text{ } \mu\text{m}$ 'dir. Tabaka direncini hesaplayınız.

23. 45 °C de npn transistorün max kolektör-baz kapasitesini bulunuz.

$$A = 20 \text{ } \mu\text{m}^2 \quad n_i = 1.5.10^{10} \text{ cm}^3 \quad \epsilon = 1.04.10^{-12} \text{ F/cm}$$
$$k = 1.38.10^{-23} \text{ J/K} \quad q = 1.6.10^{-19} \text{ C}$$

Baz bölgesinin katkı yoğunluğu $= 8.10^{19} \text{ atom/cm}^3$ (N_A p tipi katkı yoğunluğu)

Epi bölgesinin katkı yoğunluğu $= 5.10^{15} \text{ 1/cm}^3$ (N_D n tipi katkı yoğunluğu)

24. Klasik bir npn transistor de katkı yoğunluğu $5.10^{20} \text{ atom/cm}^3$ olan fosfor atomlarıyla katılama yapılıyor. Oluşan tabakanın

derinliđi 2 μm olduđuna g re tabaka direncini hesaplayınız. S z konusu tabaka transist r n hangi b lgesini oluřturur? Neden?

25. $V_{BE} = 620 \text{ mV}$ olan transistor n emet r alanı $5 \times 5 \text{ mm}$, 300°K 'de bazın birim alanı bařına katkı yođunluđu $8.10^{12} \text{ atom/cm}^2$ ise transistor  n kollekt r akımını hesaplayınız. ($D = 13 \text{ cm}^2.\text{sn}$)

26. Tipik bir npn transistor n baz b lgesi tabaka direncini $25 \times 15 \mu\text{m}$ 'lik bir alan i in direncini hesaplayınız. Kriterler nedir?

$$N_A = 10^{19} \text{ 1/cm}^3 \quad N_D = 10^{15} \text{ 1/cm}^3 \quad T = 3 \mu\text{m}$$
$$\mu_p = 70 \text{ cm}^2/\text{V.s} \text{ (p tipi i in řekilden)}$$

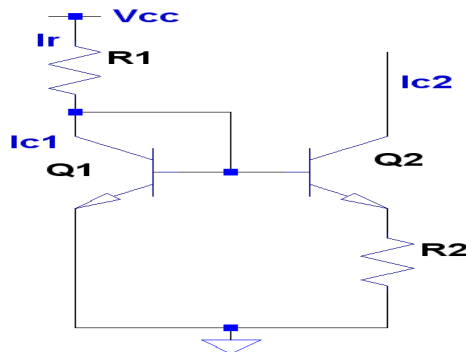
27. Enine bir pnp transistor $0,5 \Omega.\text{cm}$  zg l diren li bir epi tabakası oluřturulmaktadır. Akım kazancının d řmeye bařladıđı kolekt r akım deđerini bulunuz.

$$D_p = 10 \text{ cm}^2/\text{s}, \text{ Baz geniřliđi} = 8 \mu\text{m}, \text{  evre} = 40 \times 40 \mu\text{m},$$
$$\mu_n = 0,14.10^4 \text{ cm}^2/\text{V.s}$$
$$\text{Baz b lgesinin dif zyon derinliđi} \approx 3 \mu\text{m}$$

28. 300°K 'de $V_{BE} = 560 \text{ mV}$, $I_c = 11 \mu\text{A}$, $\phi_B = 10^{12} \text{ atom/cm}^2$
 $D_n = 13 \text{ cm}^2/\text{sn}$ npn transistor n emet r alanını bulunuz.

29. Ařađıdaki řekilde Widlar akım kaynađının devresi g r lmektedir.

- T mleřtirilmiř Widlar akım kaynađının d řey kesidini  iziniz.
- T mdevrenin  retiminde kullanılan maske sayısını belirleyiniz ve maskelerin adını yazınız.
- T mdevrenin emet r maskesini  iziniz.
- $I_{C2} = 10 \mu\text{A}$ olması i in R_2 direncinin deđerini hesaplayınız.
- Bu t mdevre direnci hangi proses adımında oluřturulabilir? A ıklayınız. W/L oranını belirleyiniz. ($V_{CC} = 15\text{V}$, $V_{BE} = 0.7\text{V}$, $R_1 = 14.3\text{K}\Omega$, $T = 300 \text{ K}$)



$$V_T \ln \frac{I_{C1}}{I_{C2}} = I_{C2} \times R_2$$

30. a) Standart bipolar yapılarda npn tranzistörün baz direnci $5K\Omega$

olduğuna göre baz bölgesinin $\frac{L}{W}$ oranını bulunuz.

$\mu_n = 1000 \text{ cm}^2/\text{V.s}$ (Katkı konsantrasyonları ile ilgili grafikten yararlanabilirsiniz.)

b) npn tranzistörün seri kolektör direnci neden oluşur? Tranzistörün r_{c1} seri kolektör direncini hesaplayınız. Emeter boyutları $W=15\mu\text{m}$, $L=34\mu\text{m}$, $T=6\mu\text{m}$, kolektör bölgesinin öz direnci $\rho=5\Omega\text{-cm}$, $\mu_n=1000 \text{ cm}^2/\text{V.s}$.

31. a) Bir tümdevre tasarımında kolektör-baz jonksiyonu kullanılarak 300° K 'de 10pF değerinde bir kapasite elde edilmek isteniyor. Bu kapasite için gerekli çip alanını hesaplayınız. $N_D=10^{15} \text{ 1/cm}^3$, $N_A=10^{19} \text{ 1/cm}^3$, $V_T=26\text{mV}$, $n_i=1.5 \times 10^{10} \text{ 1/cm}^3$, $q=1.6 \times 10^{-19} \text{ C}$, $\epsilon=1.04 \times 10^{-12} \text{ F/cm}$

b) p- bölgesindeki fakirleşmiş bölge genişliğini hesaplayınız.

32. Bir CMOS evincide $K_p=\mu_p C_{ox}=10\mu\text{A/V}^2$, $K_n=\mu_n C_{ox}=30\mu\text{A/V}^2$, $V_{TD}=1\text{V}$, $V_{TL}=-2\text{V}$ olarak verilmiştir. $V_{inv}=V_{DD}/2$ olması istenmektedir.

a) $(W/L)_D$ ve $(W/L)_L$ oranları oranı ne olmalıdır?

b) Gecikme sürelerinin birbirine eşit olması için $(W/L)_D/(W/L)_L$ oranı ne olmalıdır? $C_L=5\text{pF}$

33. Bipolar npn tranzistorda çizilen baz bölgesi boyutları $W=40 \mu\text{m}$ $L=30 \mu\text{m}$ difüzyon derinliği $4 \mu\text{m}$ ve baz bölgesi

direnci 50 ohm olduğuna göre bölgenin katkı yoğunluğunu hesaplayınız? $\mu=120 \text{ cm}^2/\text{V.s}$, $q=1,6 \cdot 10^{-19} \text{ C}$.

34. Bir pn jonksiyonunun $N_D = 10^{15} \text{ 1/cm}^3$ $N_A=10^{16} \text{ 1/cm}^3$ olduğuna göre,

a) Jonksiyonun belverme gerilimini hesaplayınız. $E_{\text{crit}}=3 \cdot 10^5 \text{ V/cm}$.

b) Jonksiyonun p tarafında oluşan fakirleşmiş bölge kalınlığını hesaplayınız.

($V=26 \text{ mV}$, $n_i=1,5 \cdot 10^{10} \text{ 1/cm}^3$, $q=1,6 \cdot 10^{-19} \text{ C}$ $\epsilon=1,04 \cdot 10^{-12} \text{ F/cm}$.)

35. Bir akım aynasında besleme gerilimi 5V, $I_{\text{ref}}=1 \text{ mA}$, $V_T=26 \text{ mV}$, $I_s=10^{-15} \text{ A}$ ve $\beta \gg 1$ olduğuna göre ($I_{C1}=I_{\text{ref}}=I_s e^{V_{BE}/V_T}$)

a) $V_{BE} = ?$

b) $R_1 = ?$

c) R_1 direnci proses sırasında hangi adımda gerçekleştirilebilir?

36. a) Bir npn tranzistorun çizilmiş boyutları

Emetör bölgesi	20 μm x25 μm
Gömük tabaka	41 μm x85 μm
Epi bölgesi	140 μm x75 μm
Kollektör kontağı	18 μm x49 μm
Baz bölgesi	60 μm x45 μm
İzolasyon difüzyonu	10 μm x15 μm

Olduğuna göre (bu tranzistorun çip üzerinde kapladığı alanı hesaplayınız.

36. Bir MOS tranzistörde kaynak-savak difüzyonu katkı yoğunluğu $N_A=10^{19} \text{ 1/cm}^3$, jonksiyon derinliği 3 μm ve direnci 900 Ω olduğuna

göre kaynak-savak bölgesinin $\frac{W}{L}$ oranını bulunuz.

($\mu=500 \text{ cm}^2/\text{V.sn}$, $q=1,6 \cdot 10^{-19} \text{ C}$).

37. n- tipi katkı yoğunluğu 6×10^{20} atom/cm³ olan 2 μ m kalınlığındaki difüzyon bölgesinin tabaka direncini hesaplayınız. Söz konusu difüzyon bir tümdevrede enine pnp tranzistörün hangi bölgesini oluşturur? açıklayınız. $q=1.6 \times 10^{-19}$ C.

38. Doymalı bölgede çalışan bir MOS tranzistörün savak akımı V_{GS} gerilimi 1.5V iken 100 μ A, V_{GS} gerilimi 0.8V iken 10 μ A' dir. Eşik altı iletimin ihmal ederek ve mobilitenin de değişmediğini kabul ederek, tranzistörün eşik gerilimini ve $\mu_n C_{ox}(W/L)$ çarpımını belirleyiniz.

39. Bir MOS tranzistörde kaynak-savak difüzyonu katkı yoğunluğu $N_A=10^{20}$ 1/cm³, jonksiyon derinliği 3 μ m ve direnci 100 Ω olduğuna göre kaynak-savak bölgesinin $\frac{W}{L}$ oranını bulunuz. ($\mu=500$ cm²/V.sn, $q=1.6 \times 10^{-19}$ C).

40. a)MOSIS lay-out tasarım kurallarından yararlanarak bir CMOS eviricinin kırmık üzerindeki yerleşim alanını hesaplayınız. Hesaplarda kullanılan minumum boyutları çizerek gösteriniz. ($\lambda = 0.5 \mu$ m)

b) Kontak maskesini çizerek gösteriniz.

11. Kaynaklar:

1. SEGEM, **Tubitak Seminer Notları.**
2. S. M. Kang, Y. Leblebici, **CMOS Digital Integrated Circuits**, McGraw-Hill,1999.
3. W. Maly, **Atlas of IC Technologies**, Menlo Park, CA, Benjamin/Cummings,1987.
4. R.L. Geiger, P. E. Allen, N. R. Strader, **VLSI Design Techniques for Analog and Digital Circuits**, McGraw-Hill, 1996
5. P. R. Gray, R. G. Meyer , **Analysis and Design of Analog Integrated Circuits**, John Wiley & Sons, 1997.
6. D.A. Pischnell, K. Eshraghair, **Basic VLSI Design Systems and Circuits**,1988 Prentice Hall.

7. P.Antapnetti, Gossobrio, **Semiconductor Device Modeling with Spice**, Mc Graw Hill 1998.A.B. Grebene Bipolar and MOS Analog Integrated Circuits Design, John Wiley 1984.
8. R.Geige, P.Allen., **VLSI Design Techniques for Analog and Digital Circuits** Mc Graw Hill, New York, 1990.

Prof. Dr. Ayten KUNTMAN